



Circuits from the Lab™ 実用回路は今日のアナログ・ミックスド・シグナル、RF回路の設計上の課題の解決に役立つ迅速で容易なシステム統合を行うために作製、テストされました。さらに詳しい情報と支援については www.analog.com/jp/CN0253 をご覧ください。

接続/参考にしたデバイス

ADG5408/ ADG5409	ラッチアップ保護機能付き高電圧 4/8CH マルチプレクサ
AD8226	広電源電圧範囲、レール to レール出力 計装アンプ

堅牢な低価格バッテリー・モニタ回路フロント・エンド

評価と設計支援

回路評価基板

CN-0253 回路評価用ボード (EVAL-CN0253-SDPZ)

システム・デモ用プラットフォーム (EVAL-SDP-CS1Z)

設計と統合ファイル

回路図、レイアウト・ファイル、部品表

回路の機能とその利点

図1に示す回路はインダストリアル又はプロセス・オートメーションのような過電圧が生じやすい環境で使用するために設計された堅牢なバッテリー・モニタ・フロントエンドです。回路は低電力、低価格で各セルの正確な電圧モニタを行えるように8チャンネルCMOSマルチプレクサADG5408とその後に計装アンプAD8226を使用しています。そして外付け過電圧保護回路が必要ありません。

従来のCMOSスイッチの場合過剰な過電圧状態ではラッチアップする可能性があります。接合分離構造ではPMOSとNMOSのNウェルとPウェルが寄生のシリコン制御整流子(SCR)回路を形成します。過電圧状態ではこのSCRがトリガーされ、電流が大幅に増幅してラッチアップが起こります。ラッチアップは、デバイス故障に至る異常な高電流状態で、電源がオフになるまで続きます。

ラッチアップは入力ピン又は出力ピンの電圧が電源電圧をダイオードの順方向分を超えた時、あるいは不適正な電源電圧シケンスによって起こります。もしあるチャンネルで異常が発生し、信号が最大定格を超えた場合、標準CMOS部品ではその異常によりラッチアップ状態がトリガーされる可能性があります。

回路の電源立ち上げの時、(得にCMOSスイッチ回路に複数電源が使用されている場合)CMOSスイッチに電源が供給される前に入力に電圧が現れる可能性もあります。この状態はデバイスの最大定格を超えてラッチアップ状態を引き起こす可能性があります。

この回路で使用する2つのマルチプレクサと計装アンプ(IA)の入力は堅牢です。ADG5408はラッチアップ保護機能付き高電圧8:1マルチプレクサです。ADG5408の製造に使用されているトレンチアイソレーション技術はラッチアップ状態を防ぎ、外付け保護回路の必要性を低減します。ラッチアップ保護機能は過電圧保護を保証するものではなく、スイッチが高電流SCRモードに入らない事を意味するのみです。ADG5408は又ヒューマン・バディ・モデル(ANSI/ESDA/JEDEC JS-001-2010)で8kVの静電放電(ESD)定格があります。

低コスト、低電力計装アンプのAD8226は入力が強固になっていて反対側の電源電圧から40Vまでの入力電圧に耐えられます。しかしその時出力は出力電圧範囲内に制限されます。たとえば±18V電源でAD8226の正又は負入力を、破損する事なしに±22V振らす事ができます。AD8226の全入力はESDに対して内蔵ダイオードで保護されています。

回路の説明

バッテリー・モニタ・システム(BMS)ではバッテリーの充電状態(SOC)と健全性(SOH)を評価するためにバッテリー・スタックの各バッテリー両端の電圧を必要とします。図1に示すように2つのマルチプレクサでバッテリー・スタックの端子をマルチプレックスする事により、各バッテリー両端の電圧を評価できます。

1つのマルチプレクサは正端子に使用され、もう1つは負端子に使用されます。このような差動マルチプレクシングを行う事により、8チャンネルまでは計装アンプ1個で済みます。さらにアンプはBMSで使用するために各々のバッテリーからコモン・モード電圧を除去します。

ADG5408の1チャンネル当たりのオン抵抗は低く、標準で13.5Ω、全温度範囲で最大22Ωです。入力オフセット電流の最大値は2nAなのでチャンネル抵抗両端の誤差電圧は最大44nVあります。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。

※日本語資料はREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。

©2012 Analog Devices, Inc. All rights reserved.

Rev. A

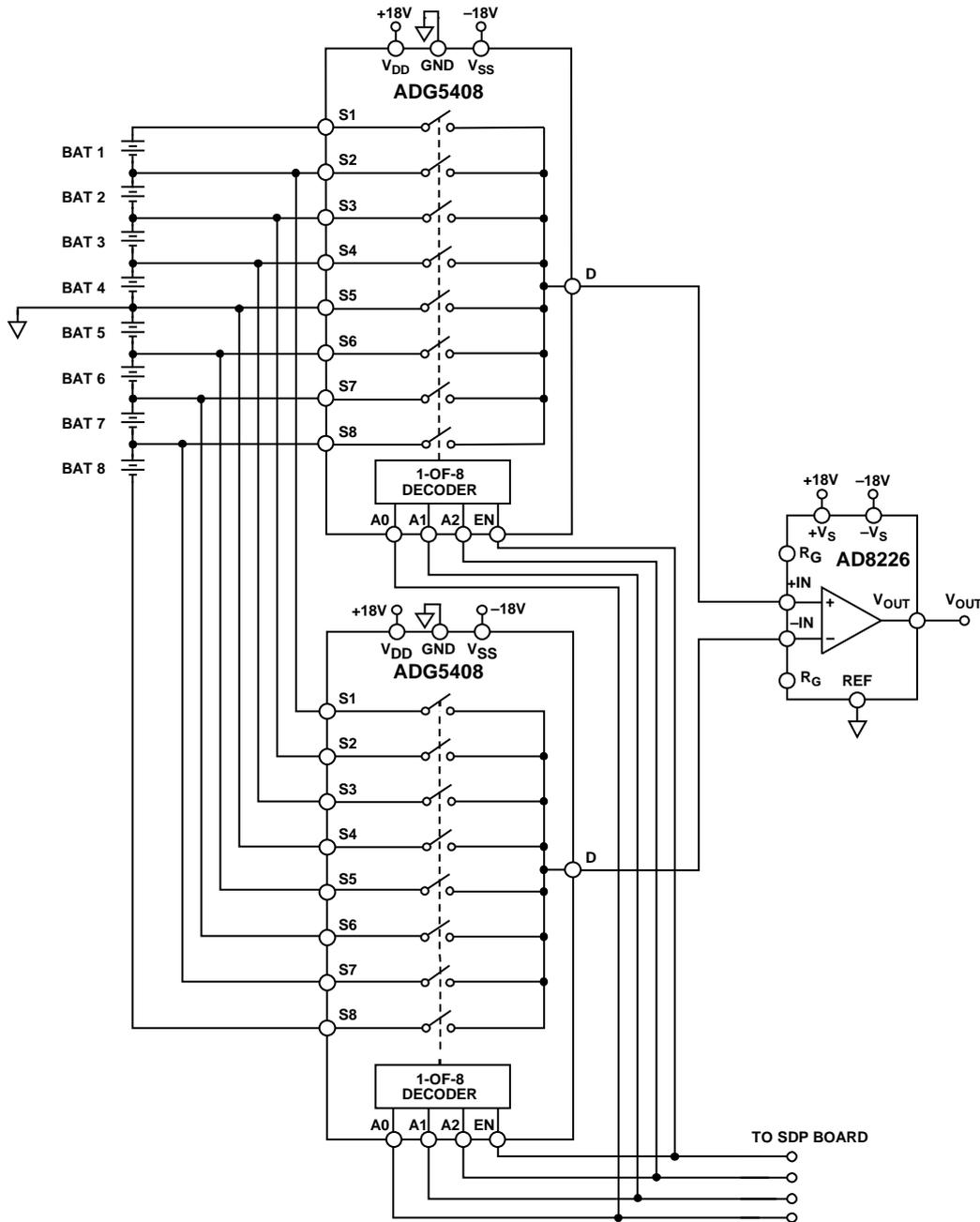


図 1. 堅牢なバッテリー・モニタ回路の簡略化した回路（接続及びデカップリングのすべては示されていません。）

10374-001

図2は（エピタキシャル層の）標準的なCMOSスイッチとADG5408にラッチアップ・テストを施した時の結果の比較です。テストの間1msのストレス電流（トリガーと呼ぶ）を端子に加え、トリガー後に端子の電流を測定します。スイッチをオープンにして特定のテストを行います（図3に示すようにドレイン（D）をVDDに設定し、ソース（S）をVSSに設定します）。そこで目標のトリガー電流が得られるまでVSSを超えてソース電圧を加えます。ラッチアップが起きなかった場合は、端子の電流がそのプリ・トリガー値に戻ります。ラッチアップが起きた後は、トリガー電圧で駆動しなくても端子から電流が流れ続けます。この場合デバイスの電源を落とすしか止める方法はありません。

図2から、この標準CMOSスイッチは-290 mAでラッチアップ電流に達し、ADG5408は-510 mAでテストを終わるまでラッチアップしない事がわかります。

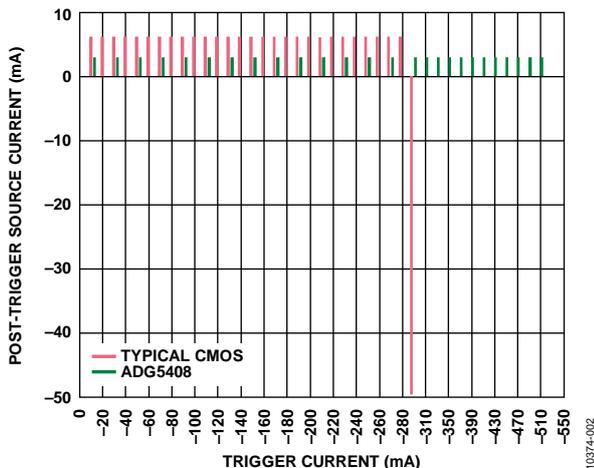


図2. ポスト・ラッチアップ・トリガー電流の比較

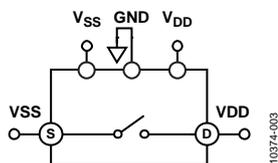


図3 ラッチアップ・テスト回路（プリトリガー）

バリエーション回路

スタックに使用するバッテリーの数が4個以下のアプリケーションには差動4チャンネルADG5409を1つ使用できます。ADG5409は4つの差動入力を切り替えて1つの差動出力に接続しますが、ADG5408と同じラッチアップ保護構造になっています。

回路評価とテスト

この回路はEVAL-CN0253-SDPZボードを使用しますがこのボードをスタンドアロン・ボードとして、あるいはEVAL-SDP-CS1Zシステム・デモ・プラットフォーム（SDP）評価用ボードと共に使用する事ができます。スタンドアロン・モードでは、A0、A1、A2、ENのロジック・レベルをボードのリンクで制御するか、あるいはSMBコネクタを介してボードに接続した外部信号源から制御できます。

コンピュータ制御が必要な場合は、120ピン適合コネクタを使ってEVAL-SDP-CS1ZをEVAL-CN0253-SDPZボードに接続します。

必要な装置

- EVAL-CN0253-SDPZ ボード
- 電源電圧：±18 V
- L-ion バッテリー
- 出力を測定するためのデジタル電圧計

PCを使用してEVAL-CN0253-SDPZボードを制御する必要がある場合は、さらに下記の装置が必要となります：

- USBポート付き Windows® XP 又は Windows Vista® (32/64ビット) 又は Windows® 7 (32/64ビット) 対応のPC
- EVAL-SDP-CS1Z SDP
- CN-0253 評価ソフトウェア

始めてみよう

スタンドアロン使用のみの場合はEVAL-CN0253-SDPZ、電源、テスト用バッテリーが必要となります。

PCでボードを設定するために、評価ソフトウェアをインストールしてください。それを行うために、CN-0253の評価ソフトウェアのCDをPCのCDドライブに挿入して評価ソフトウェアをロードしてください。**My Computer**を使用して、評価ソフトウェアCDを含むドライブを見つけ、**Readme**ファイルを開き、評価ソフトウェアのインストールと使用方法のインストールガイドに従ってください。

テスト・セットアップの機能ブロック図

図4はテスト・セットアップ機能ブロック図です。**EVAL-CN0253-SDPZ-SCH-Rev0.pdf**ファイルはボードの完全な回路図を含んでいます。このファイルは、CN0253設計支援パッケージに含まれています：<http://www.analog.com/CN0268-DesignSupport>。

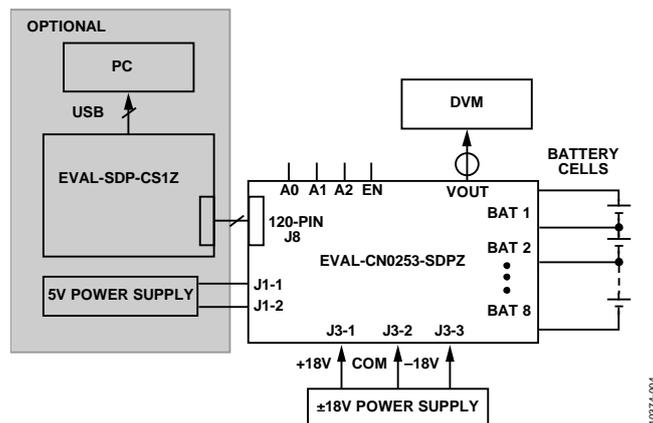


図4. テスト・セットアップ機能ブロック図

セットアップ

電源の電源出力をオフにして、+18 V 電源電圧を J3-1 ピン (VDD_EXT) に接続し、-18 V 電源を J3-3 ピン (VSS_EXT) に接続し、グラウンド接続端子を J3-2 ピン (GND_EXT) に接続します。テスト用バッテリー・セルをバッテリー接続端子に取り付けます。バッテリーが接続されていないバッテリー接続端子はリンク・ヘッダーが保持されている必要があります：すなわち、もし 4 個のバッテリーのみ使用する場合は残りのバッテリー接続端子は接続されていなければなりません。

ボードのコンピュータ制御が要求される場合に重要な事はリンク・ヘッダーを取り除く事です：EN、A0、A1、A2。EVAL-SDP-CS1Z を使用する場合、120 ピンコネクタを使って EVAL-SDP-CS1Z を EVAL-CN0253-SDPZ に接続します。ナイロン製ハードウェアを使用してコネクタを固定してください。

テスト

±18 V 電源に電源を供給します。マルチプレクサ ADG5408 からの出力を有効にするためにボードの EN リンクを使用します。テストするバッテリーの選択にはボードの A0、A1、A2 リンクを使用します。SMB コネクタ (VOUT) は EVAL-AD7298SDZ のような別の ADC 評価用ボードに接続するために使用できますが、又はデジタル電圧計を使用してマニュアルでテストします。

もしコンピュータ制御が必要な場合は USB ケーブルを使用して EVAL-SDP-CS1Z を PC に接続してください。CN-0253 評価ソフトウェアを立ち上げます。バッテリー電圧はマニュアル・テストに従ってテストする事ができます。EVAL-SDP-CS1Z を使用する場合はもう 1 つの 5V 電源ピンが提供されます。

さらに詳しくは

CN-0253 Design Support Package:
<http://www.analog.com/CN0253-DesignSupport>

Analog Dialogue 39 :
高速プリント回路基板 レイアウトの実務ガイド

Redmond, Catherine, *Winning the Battle Against Latchup in CMOS Analog Switches*, Analog Dialogue Volume 35, Number 5, October, 2001, Analog Devices.

MT-031 Tutorial : *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*

MT-069 Tutorial : *In-Amp Input Overvoltage Protection*

MT-088 Tutorial : *Analog Switches and Multiplexers Basics*

MT-092 Tutorial : *Electrostatic Discharge (ESD)*

MT-101 Tutorial : *Decoupling Techniques*

データシートと評価用ボード

CN-0253 回路評価用ボード (EVAL-CN0253-SDPZ)

システム・デモ用プラットフォーム (EVAL-SDP-CB1Z)

ADG5408 データシート

ADG5409 データシート

AD8226 データシート / 評価用ボード

改訂履歴

5/12—Rev. 0 to Rev. A

Changed 4-Channel to 8-Channel in Circuit Function and Benefits Section

1

4/12—Revision 0:初版

「Circuits from the Lab / 実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab / 実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab / 実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab / 実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2012 Analog Devices, Inc. All rights reserved. 商標および登録商標は、それぞれの所有者の財産です。

CN10374-0-5/12(A)