

Circuit Note CN-0197



Circuits from the Lab™実用回路集は、実験により得ら れた有意義な回路情報を、皆様にご提供いたします。プ ナログ・デバイセズ製品の組み合わせを、素早く回路に 実現することや、皆様の製品に安心して組み込んでいた だくことができます。

詳細は www. analog. com/jp/CN0197 をご覧ください。

接続/参考にしたデバイス	
AD7280A	リチウムイオン・バッテリ・モニタ
ADuM5401	DC/DC コンバータ内蔵 4 チャンネ ル・アイソレータ
ADuM1201	2チャンネル・デジタル・アイソレ
ADG849	SPDT スイッチ

信号と電源の両方を絶縁したリチウムイオン・バッテリ・スタック・モニター

評価と設計の支援

回路評価基板 AD7280A Evaluation Board (EVAL-AD7280AEDZ) Converter Evaluation and Development Board (EVAL-CED1Z)

設計と統合ファイル Schematics, Layout Files, Bill of Materials

回路機能とその利点

リチウムイオン(Li-Ion)バッテリ・スタックには多数の単一セル が含まれていますが、バッテリ効率を向上し、バッテリの寿命 を延ばすためにはそれらの単一セルを正確にモニターしなけれ ばなりません。図1に示した回路の中の6チャンネルデバイス AD7280A は正確な測定データをバッテリ管理コントローラ (BMC)に提供する主要モニターとしの役割を果たします。

AD7280A には内部±3 ppm リファレンスが内蔵されているので、 ±1.6 mV のセル電圧測定精度が得られます。ADC の分解能は12 ビットで、48 セルまでの変換を 7 μs 以内で行う事ができます。

バッテリ管理システム (BMS)の高電圧側に接続されている AD7280A はデイジーチェーン・インターフェースを備えている ので、AD7280A を 8 個まで直列接続して 48 個の Li-Ion セル電圧 をモニターする事ができます。スタック(直列接続)の隣接し た AD7280 の間で直接通信が可能で、絶縁する事なしにデータを スタックの上下に送る事ができます。スタックの最低電位に接 続される AD7280A マスター・デバイスは、BMC との通信に SPI インターフェースを使用しますが、この部分だけに BMS の低電 圧側を高電圧から保護するために磁気絶縁が要求されます。デ ジタル・アイソレータ ADuM1201 と DC/DC コンバータ内蔵のア イソレータ ADuM5401 の組み合わせにより、必要とされるコン パクトで、費用対効果の良い、6 チャンネル・アイソレーション が実現します。

回路説明

AD7280A デイジーチェーン回路は、自分自身の電源をモニター するバッテリ・セルから得ます。ADuM5401 には集積化された DC/DC コンバータが内蔵されていますが、それは ADuM1201 の 高電圧側の電源の供給、AD7280A SPI インターフェースのため の V_{DRIVE} 電源の供給、そして AD7280A デイジーチェーン回路に 対するパワーダウン信号の供給に使用されます。BMS の低電圧 側で+5 V 電源をロー・レベルに落とすと、アイソレータと AD7280A チェーン回路の電源はパワーダウンします。同様に、 BMC からの PD 信号をロー・レベルにすると、ADG849 スイッ チを介して ADuM5401 に分配されている低電圧側電源がロー・ レベルになり、又アイソレータと AD7280A デバイスのチェーン 回路のハードウエア・パワーダウンを提供します。

ノイズ環境下でデイジーチェーン通信の性能を最適化するため に、例えば電磁干渉がある時に、デイジーチェーン信号をプリ ント回路基板 (PCB)の内部層にしてシールドします。シールド は(デイジーチェーンの上位デバイスの Vss ピンに接続される) Vss 電源プレーンによって上面と下面で行います。図2に上のシ ールドを含んだ EVAL-AD7280AEDZ PCB の最上層を示します。 図3にシールドしたデイジーチェーン信号を含む内部層(第2 層)を示します。そして下のシールドは図4に示すように第3層 で行います。各デイジーチェーン接続には個々の22pF コンデン サが接続され、(データがデイジーチェーンを流れる方向に応 じて) 上位デバイスの V_{SS} ピンか又は低位デバイスの V_{DD} ピンに 終端されます。PD、CS、SCLK, SDI、と CNVSTのデイジーチェ ーン接続はデータをデイジーチェーンの上位に送ります。そこ でこれらのピンの 22 pF コンデンサはデイジーチェーンの上位 デバイスの Vss に終端されます。

SDOlo と ALERTIo のデイジーチェーン接続はデータをデイジ ーチェーンの下位に送ります。そこでこれらのピンの 22 pF コン デンサはデイジーチェーンの下位デバイスの Vpp に終端されま す。ノイズ環境下で低電位デバイスの V_{DD} と上位デバイスの V_{SS} の2つの電位をできるだけ近い電位に保つために、直接低イン ピーダンス・パターンを使用して接続します。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用に よって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利 の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2010 Analog Devices, Inc. All rights reserved

Rev. 0

本 社/〒105-6891

東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 電話 03 (5402) 8200

大阪営業所/〒532-0003

CN-0197 Circuit Note

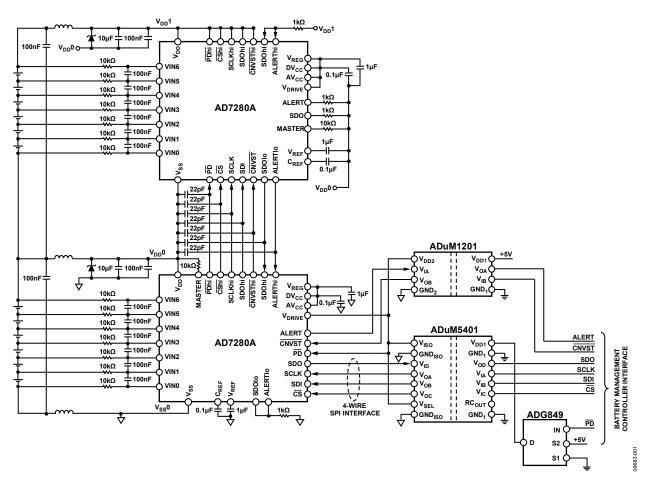


図 1.AD7280A デイジーチェーン接続と絶縁回路(回路は簡略化されており、接続およびデカプリングのすべては示されてはいません。)

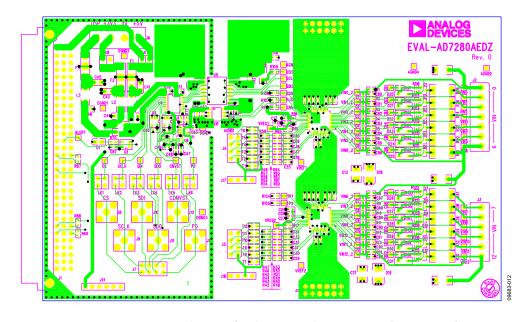


図 2.EVAL-AD7280AEDZ PCB の最上層 デイジーチェーン信号のための上方シールドを含みます。

Circuit Note CN-0197

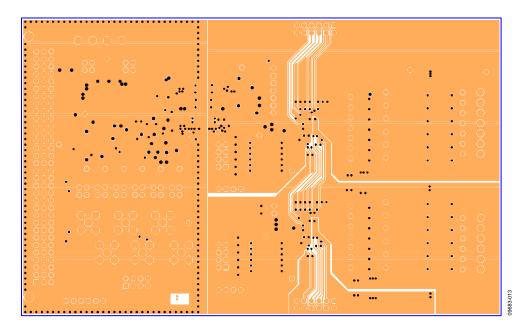


図 3.EVAL-AD7280AEDZ PCB の第2層 シールドされたデイジーチェーン信号を含みます。

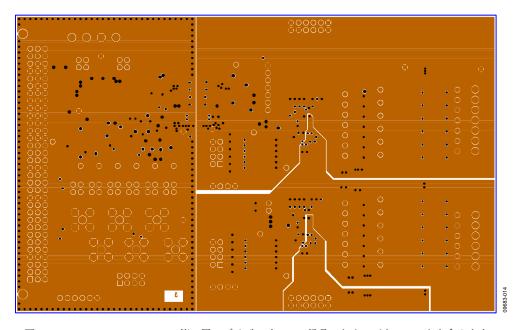


図 4.EVAL-AD7280AEDZ PCB の第 3 層 デイジーチェーン信号のための下方シールドを含みます。

CN-0197 Circuit Note

PCB の左側で構成されている低電圧側を覆うように絶縁障壁のグランド・フェンスが使用されています。このフェンスはビアと組み合わせたガード・リングで構成され、基板を通して全層のデジタル・グラウンドに接続されています。回路基板のエッジ(縁)に到達した電源プレーンやグラウンド・プレーン上のノイズは外部に放射する可能性がありますが、このシールド構造によってそのノイズは反射して戻されます。

入力一出力間ダイポール放射も又、グラウンド・プレーン間の間隙を跨いで電流源を駆動する時に発生する可能性があります。これを最小限にするために、絶縁間隙で(重複したシールドを使ってクロスバリア結合を形成するためにグランド・プレーンをPCBの全層に拡張した)連続シールドが使用されます;そして各層の絶縁間隙を最小に保ちます。ちなみにテスト基板で採用している間隙は0.4 mmです。この回路で使用しているADuM5401のようなisoPower® デバイスで放射波を制御する推

ADuM5401 のような *iso*Power® デバイスで放射波を制御する推薦方法に関しては Application Note AN-0971 を参照してください。

テスト結果

回路性能で重要な値は最終的な出力電圧測定の中のノイズの大きさです。

図5はVIN3-VIN2チャンネルについて得られた10,000個の測定サンプルのヒストグラムです。このデータはAD7280評価基板にEVAL-CED1Zコンバータ評価と開発基板を接続して取得されました。設定の詳細はこの回路ノートの"回路の評価とテスト"のセクションに述べられています。

セル電圧をシミュレーションするために電源で駆動する抵抗分割ストリングを使用しました。取得されたコード 2675 は 標準的なリチウムイオン・セル電圧の代表値 3.612 V を表します。 ノイズの影響で主要なビンから外れているコードがわずかな割合ある事に注意してください。

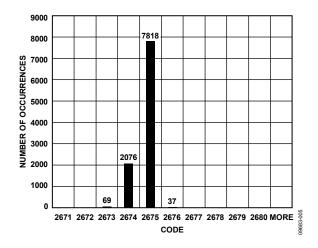


図 5.10,000 サンプルのコード・ヒストグラム、VIN3 – VIN2 チャン ネル

バリエーション回路

この回路は、優れた安定性と高精度で動作する事が証明されています。絶縁されたチャンネルの他の組み合わせをiCoupler® アイソレーション製品で使用する事ができます。 例えば、この回路のように1チャンネル節約してAD7280AのPD信号を駆動するために VISO 出力電源を利用する代わりに、AD7280AへのPD信号に対応する特別な絶縁チャンネルを追加する事ができます。各アイソレータを通過する信号の選択も変更する事ができます。この回路では、4 SPI 信号 (SCLK, \overline{CS} , SDI, SDO) は ADuM5401アイソレータを通過し、 \overline{CNVST} と ALERT 信号は ADuM1201アイソレータを通過します。

回路の評価とテスト

AD7280A 評価基板には図1に示された回路が使用されています。 AD7280A 評価基板とテスト方法の詳細については Evaluation Board User Guide UG-252 をご覧ください。

必要な装置

AD7280A評価基板を EVAL-CEDIZ と一緒に使用する時は、すべての電源(バッテリ接続を除いて)が EVAL-CEDIZ から 96 ウエイ・コネクタを通して提供されます。 基板の出荷時には、ユーザーが EVAL-CEDIZ 基板といっしょに使用すると想定しています。全ての電源とコントロール信号を EVAL-CEDIZ から供給するように適切なリンクがセットされています。

EVAL-CEDIZ、AD7280A と通信するソフトウエアは AD7280A 評価基板パッケージと共に提供されます。

EVAL-CEDIZ 基板は評価基板に必要なすべての電源を供給します。その電源は入力電圧 $100 \, \mathrm{V} \sim 240 \, \mathrm{V}$ が可能で、世界使用の対応するアダプタを含む、 $+7 \, \mathrm{V}$ 、 $15 \, \mathrm{W}$ のACアダプタから供給されます。電源はEVAL-CEDIZと共に提供されます。

EVAL-CEDIZ と P C の USB ポートとの間の接続は EVAL-CEDIZ パッケージの一部として提供される標準の USB 2.0 接続ケーブルを介して行われます。

評価開始にあたって

ハードウエアのセットアップとソフトウエアのインストールに 関する完全な詳細は UG-252 に含まれています。

機能ブロック図

AD7280A 評価基板のブロック図をこの回路ノートと UG-252 の中の図 1 に示します。

セットアップとテスト

基本的なテストのセットアップはEVAL-CED1Zコンバータ評価 基板に AD7280A 評価基板を接続する事で構成されます。他の唯 一必要とする接続はリチウムイオン・バッテリ・スタックの接 続です。バッテリ・スタックは高精度 DC 電源で駆動される抵抗 分割でシミュレートできます。 Circuit Note CN-0197

より詳しい内容は

CN0197 Design Support Package: http://www.analog.com/CN0197-DesignSupport

Cantrell, Mark. Application Note AN-0971, Recommendations for Control of Radiated Emissions with isoPower Devices, Analog Devices.

Chen, Baoxing. 2006. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers*. Analog Devices, Inc.

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices, Inc.

Wayne, Scott. "iCoupler Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications." *Analog Dialogue* (October 2005).

データシートおよび評価ボード

AD7280A 評価ボード (EVAL-AD7280AEDZ)

Converter Evaluation and Development Board (EVAL-CED1Z)

AD7280A データシート

ADuM5401 データシート

ADuM1201 データシート

ADG849 データシート

改訂履歷

4/11-Revision 0:初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用に作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。 商標および登録商標は各社の所有に属します。