

**いい加減な設計だと性能を出し切れない逐次比較 ADC の AIN と REF 入力（前編）**
**SAR ADC 駆動インピーダンスの考え方と 100dB を超える高性能 ADC との格闘**

著者：石井 聡

**はじめに：「君に伝えたいメッセージ」**

君はこの WEB ラボを見ることがあるかもしれないし、見ないかもしれない。見たとしても、この記事にたどり着くのだろうか。それでも、もし君がこの記事を、偶然にでも、その冒頭だけでも読んでくれれば、私は本当にうれしい。心からうれしい。

私は（キリスト教徒ではないが）、この歌詞を、君に、あらためて、伝えたい。

讃美歌 288 番「たえなる道標の光よ」 ([1]より引用)

1st chorus

たえなる道しるべの光よ、家路もさだかならぬやみ夜に、さびしくさすらう身を導きゆかせたまえ。

2nd chorus

行く末遠く見るを願わじ、主よ、わが弱き足を守りて、ひとあし、またひとあし、道をば示したまえ。

3rd chorus

あだなる世の栄えを喜び、誇りて おのが道を歩みつ、むなく過ぎにし日を わが主よ、忘れたまえ。

4th chorus

標 となりたまひし光よ、今よりなおも野路に山路に、闇夜のあけゆくまで、導きゆかせたまえ。

5th chorus

とこ世の朝に、覚むるそのとき、しばしの別れをだに嘆きし愛するものの笑顔、御国にわれを迎えん

元気に暮らして行ってほしい

**さて、今回は…**

逐次比較型 AD コンバータ（Successive Approximation Register Analog-Digital Converter; SAR ADC）は、一番汎用的な ADC であり、多くの人が使用する ADC ではないでしょうか。アナログ・デバイセズでも、多数の SAR ADC IC 製品を販売しています。もしそのような単独の IC を使うことはないにしても、マイコンに内蔵されている ADC（たとえば Arduino のマイコン ATmega328P や、Raspberry Pi Pico のマイコン RP2040 に内蔵されている ADC）も SAR ADC です。

この SAR ADC。「AD 変換したい信号源をつなぐだけでいいだろう」と思うかもしれませんが。しかし SAR ADC アナログ信号入力は「サンプリング・コンデンサ」がそのまま見えているため、この ADC アナログ信号入力の駆動は実はとても難しい話なのです。

また同じように、これもあまり気にしていない人が多いかもしれませんが、リファレンス電圧入力もテキトーに端子処理すると ADC の性能を適切に引き出せない事態が生じてしまいます。

今回以降の 3 冊の技術ノートは、SAR ADC の評価ボードを使用して、さらにそれを不適切な入力回路構成に修正して、どのように ADC の性能劣化がみられるかを実験してみたいと思います。

**18 ビット ADC AD7960 で実験してみる**

使用した ADC は、最高 5Msps、18 ビットの [AD7960](#) [2] です。この実験では同 ADC の評価ボード、[EVAL-AD7960FMCZ](#) [3] を用います。この評価ボードはこの WEB ラボでも、技術ノート [TNJ-079](#) や [TNJ-080](#) の記事で使用したものです。まずは AD7960 をご紹介しておきましょう。

AD7960 18 ビット AD コンバータ、5 MSPS、差動入力、PULSAR®

<https://www.analog.com/jp/ad7960>

**【概要】**

AD7960 は、18 ビット、5Msps の電荷再配分式逐次比較型（SAR）の A/D コンバータ(ADC)です。SAR アーキテクチャのため、ノイズと直線性の両方に関して並外れた性能が達成されています。AD7960 は、低消費、高速、18 ビットのサンプリング ADC、内部変換クロック、それに内部のリファレンス・バッファ回路を内蔵しています。（後略）

この評価ボード EVAL-AD7960FMCZ は、アナログ・デバイセズの製品評価用デジタル回路基板 System Demonstration Platform (SDP) ボード、EVAL-SDP-CH1Z と接続し、SDP ボードからパソコンへ USB 接続する方法で評価システムを実現しています。

図 1 に手持ち環境で今回の評価システムを構成したようすを示します。EVAL-AD7960FMCZ 上の ADC 入力回路あたりが少し乱れていますが、実はこれはこの技術ノートを書くうえで改造した箇所です（笑）。

**SAR ADC 入力を充電するのは時間がかかる**
**SAR ADC の AIN 入力/REF 入力はコンデンサが見える**

SAR ADC の AIN（アナログ信号入力）/ REF（リファレンス電圧入力）端子からは、サンプル・ホールド・コンデンサがそのまま見えます。AD7960 の AIN 入力を簡易的に等価回路としたものを図 2 に示します（データシート [2]からの抜粋）。

この等価回路は±（差動）の AIN 入力の片側だけを示したもので、グラウンド基準で考えると、26pF の容量がサンプル・ホールド・コンデンサに相当すると考えられます。

# アナログ電子回路技術ノート

TNJ-089

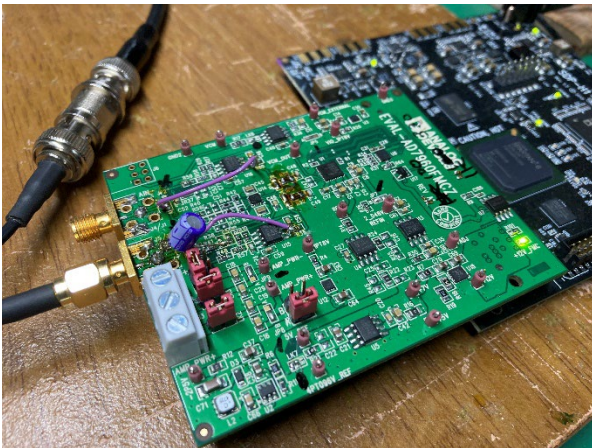


図 1. 実験に使用した EVAL-AD7960FMCZ と SDP ボード

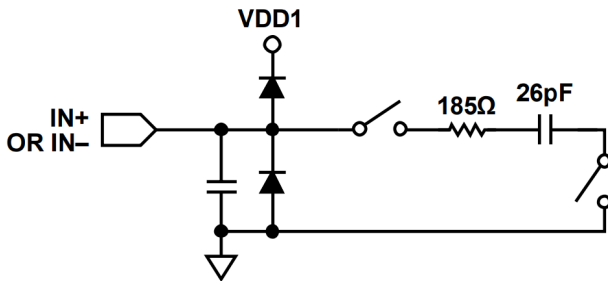


Figure 30. Equivalent Analog Input Circuit

図 2. AD7960 の AIN (アナログ信号) 入力簡易等価回路  
([2]より抜粋)

この 26pF を、ADC 変換サイクル中のサンプル期間で、LSB/2 の誤差まで充電する必要があります (LSB は Least Significant Bit、ADC 分解能の意。18 ビットの AD7960 なら 5V リファレンスで LSB/2 の誤差は  $19\mu\text{V}$ )。ここでは最悪条件/ワーストケースを考えてみましょう。

この最悪条件は、図 3 のように AIN 入力が多プレックスされており、1 回のサンプリングごとでマルチプレクサが切り替わり、一つの入力 ( $V_1$ ) がプラス側フルスケール、もう一つの入力 ( $V_2$ ) がマイナス側フルスケールで、それが AIN 入力に交互に現れるというものです。

## 1 次の時定数回路での電圧変化と最終値への収束

まず図 4 のような抵抗  $R$  とコンデンサ  $C$  で構成されている回路 (LTspice の回路) を考えます。これを 1 次の時定数回路と呼びます。コンデンサ  $C_1$  が時間  $t$  で充電されていく波形は

$$v(t) = E \left( 1 - \frac{1}{e^{t/\tau}} \right) \quad (1)$$

ここで  $\tau$  は時定数で

$$\tau = RC \quad (2)$$

になります。単位は「秒」です。 $e$  はネイピアの数というもので、2.71828... という数になります。まあこの数がいくつかはここではあまり関係ありませんが。また  $E$  は加えるステップ変化する電圧です。図 4 をシミュレーションした波形を図 5 に示します。ここでは時定数  $\tau = 1 \text{ sec}$ 、ステップ電圧  $E = 1 \text{ V}$  としています。1sec で最終値 1V の 63.21%、2 sec で 86.47%、3sec で 95.02% と変化していることが分かります。といっても時定数  $\tau = 1 \text{ sec}$  の 3 倍の時間が経過しても、最終値から 5% 程度も離れていることが分かります。「LSB/2 の誤差まで」はまだまだです。

## $V_{LSB}/2$ への収束条件を検討する

ここで図 4 の抵抗  $R$  を、ADC を駆動する駆動インピーダンス (別の言い方をすれば ADC ドライバの出力インピーダンス)、コンデンサ  $C$  を AIN の入力等価容量 (図 2 では 26pF の容量としたもの) と考え直します。

このように考えたうえで、AIN の入力等価容量  $C$  を  $V_{LSB}/2$  ( $V_{LSB}$  は ADC の分解能 1 ステップ = 1LSB) まで充電できる時間がどれほどかを計算してみましょう。この「 $V_{LSB}/2$ 」というのは、AIN の入力等価容量  $C$  の端子電圧が目的とする正しい電圧値となり、AD 変換される条件になります。まず  $V_{LSB}$  を考えます

$$V_{LSB} = \frac{FS}{2^N} \quad (3)$$

ここで  $FS$  は ADC のフルスケール電圧、 $N$  は ADC の分解能ビット数です。これから「 $V_{LSB}/2$ 」というのは、

$$\frac{V_{LSB}}{2} = \frac{FS}{2 \times 2^N} = \frac{FS}{2^{N+1}} \quad (4)$$

ここで先に示した式(1)が最悪条件で  $V_{LSB}/2$  にまで収束する時間を求めてみましょう。さきのステップ電圧  $E$  [V] を、ADC のフルスケール電圧  $FS$  と等しいものとして計算していきます。まず

$$\frac{V_{LSB}}{2} = FS - v(t) \quad (5)$$

として差分電圧を考えます。 $E = FS$  (最悪条件) ですから

$$\frac{V_{LSB}}{2} = FS - FS \left( 1 - \frac{1}{e^{t/\tau}} \right) = \frac{FS}{e^{t/\tau}} \quad (6)$$

$$\frac{V_{LSB}}{2} = \frac{FS}{2^{N+1}} = \frac{FS}{e^{t/\tau}} \quad (7)$$

となり

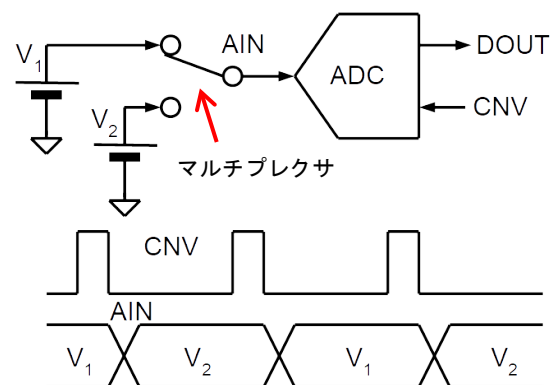


図 3. ADC 入力が多プレックスされており、1 回のサンプルごとにプラス側フルスケール、マイナス側フルスケールで入力電圧が切り替わるアプリケーション

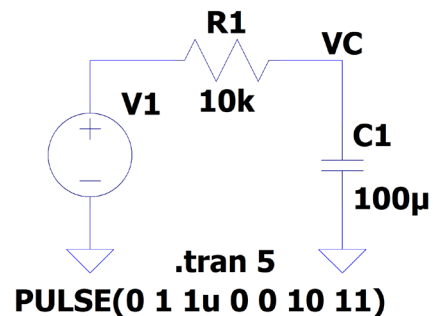


図 4. RC による時定数回路

# アナログ電子回路技術ノート

TNJ-089

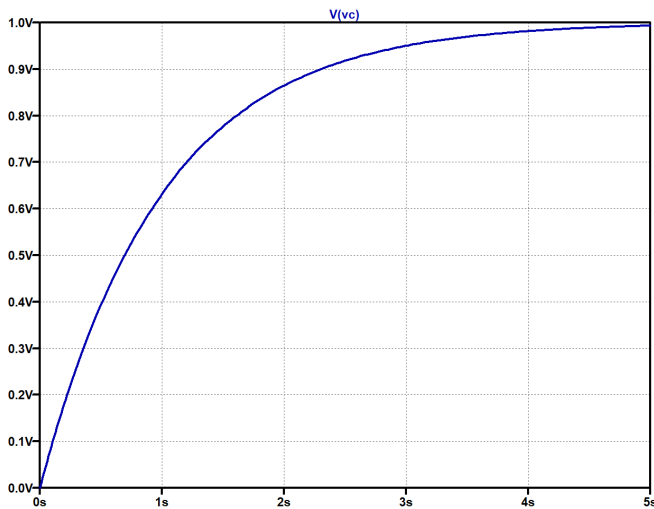


図 5. 図 4 の回路のシミュレーション結果

Table 3.

| Parameter                | Symbol    | Min | Typ             |
|--------------------------|-----------|-----|-----------------|
| Time Between Conversions | $t_{CYC}$ | 200 |                 |
| Acquisition Time         | $t_{ACQ}$ |     | $t_{CYC} - 115$ |

図 6. AD7960 データシート Table 3 より抜粋 [2]

$$\frac{1}{2^{N+1}} = \frac{1}{e^{t/\tau}}, \quad e^{t/\tau} = 2^{N+1} \quad (8)$$

両辺の自然対数を取ります。

$$\ln(e^{t/\tau}) = \ln(2^{N+1}) \quad (9)$$

$$\frac{t}{\tau} \ln(e) = \frac{t}{\tau} = (N+1) \ln(2) \quad (10)$$

これから AIN の入力等価容量  $C$  を  $V_{LSB}/2$  まで充電できる時間  $t$  は

$$t = 0.6931 \tau (N+1) \quad (11)$$

$\tau$  は時定数で、

$\tau = RC$  です。  $N$  は ADC の分解能です。

入力等価容量  $C$  が適切なレベル（誤差）まで充電されるためには、最悪条件でこれだけ時間がかかることになります。つまり高速に入力等価容量  $C$  を充電するためには、十分に低い駆動インピーダンス（ADC ドライバの出力インピーダンス）である必要があります。

## での $V_{LSB}/2$ への収束時間を計算する

実際に実験する前に、18 ビット SAR ADC である AD7960 の AD 変換タイミングから計算できる、信号源（駆動）抵抗の最大値を計算してみましょう。

AD7960 のデータシートを確認してみると、Table 3（図 6 に転載）に「Acquisition Time」として、サンプリング時間  $t_{CYC} - 115\text{ns}$  と記載があります。 $t_{CYC}$  は「Time Between Conversions」ですから、変換周期になります。つまり最大の  $5\text{Msps}$  で動作させたい場合には  $t_{CYC} = 200\text{ns}$  で、Acquisition Time はなんと  $85\text{ns}$  しかありません。式(11)を用いてみると、

$$t = 0.6931 \tau (N+1) \quad (11)\text{再掲}$$

AD7960 の分解能ビット数は  $N = 18$  ですから

$$85\text{ ns} = 0.6931 \tau (18+1)$$

から

$$\tau = 6.654\text{ ns}$$

と計算できます。AD7960 の AIN 端子の入力容量を図 2 のように  $26\text{pF}$  とすると、式(2)、

$$\tau = RC \quad (2)\text{再掲}$$

から  $R = 256\ \Omega$  と計算できます。図 2 の IC 素子の内部抵抗成分  $185\ \Omega$  を差し引くと、AIN 入力の外部に許容される最大駆動抵抗値は  $71\ \Omega$  と計算できます。

図 7 は AD7960 の評価ボード EVAL-AD7960FMCZ の AIN 入力回路の部分です（[4] より抜粋）。この右の IN+, IN- が ADC AD7960 への入力部分となりますが、入力抵抗  $R52, R53$  が  $33\ \Omega$  であり、AIN 入力の最大駆動抵抗値  $71\ \Omega$  よりも小さい値で設計されていることが分かります。

しかしこの抵抗が「 $33\ \Omega < 71\ \Omega$ 」だから良いというわけではなく、この前段にある ADC ドライバの出力抵抗がいくつかという点も重要なポイントです。

## EVAL-AD7960FMCZ を動かしてみる

では実際に EVAL-AD7960FMCZ を使ってこのようすを実験してみましょう。

## いにしへの $500\text{kHz}$ RC 発振器の信号を加えてみる

図 8 は今回実験に用いた評価ボード EVAL-AD7960FMCZ の入力フロントエンドの部分改造したブロックを示しています。

ここにいにしへの  $500\text{kHz}$  RC 発振器 417B（図 9）を  $250\text{kHz}$  出力にして接続します。これもヤフオクでゲットしたものです。落札したときは相当ボロボロだったのですが、塗装や部品交換をして、以降 10 年近く元気に動いています。当時、メーカーのサービスの方から回路図もいただきましたので、もしこれ以降、故障しても安心です。ヤフオクを見てみると、各社から  $500\text{kHz} \sim 1\text{MHz}$  までの RC 発振器が多数出品されています。当時、標準回路のようなものがあつたのではないかと推測しています。発振方式はウィーンブリッジ発振器です。ウィーンブリッジ発振器は WEB ラボのデビュー・ネタです [5]。

この RC 発振器は古いにも関わらず結構高性能なのです。そこでこの発振器を  $250\text{kHz}$  出力にして EVAL-AD7960FMCZ の入力（図 8 のように改造したフロントエンド）に加えてみました。

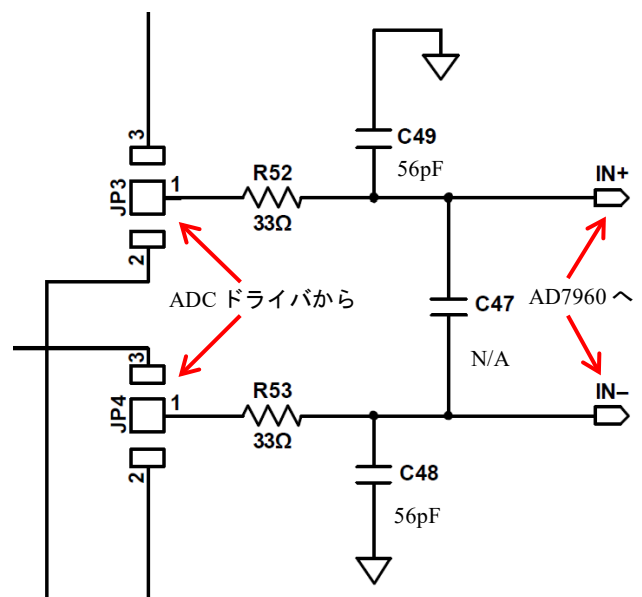


図 7. EVAL-AD7960FMCZ の ADC ドライバ・アンプから AD7960 に加わる経路は抵抗が  $33\ \Omega$  になっている（[4] より抜粋）

## アナログ電子回路技術ノート

TNJ-089

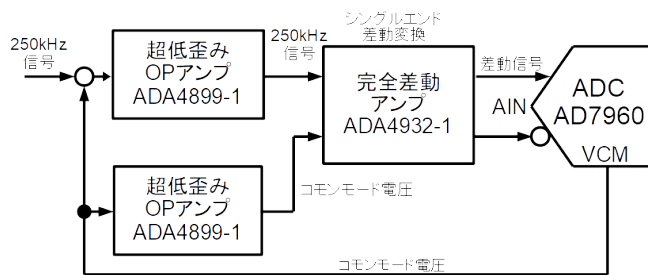


図 8. EVAL-AD7960FMCZ のフロントエンドの経路を改造した

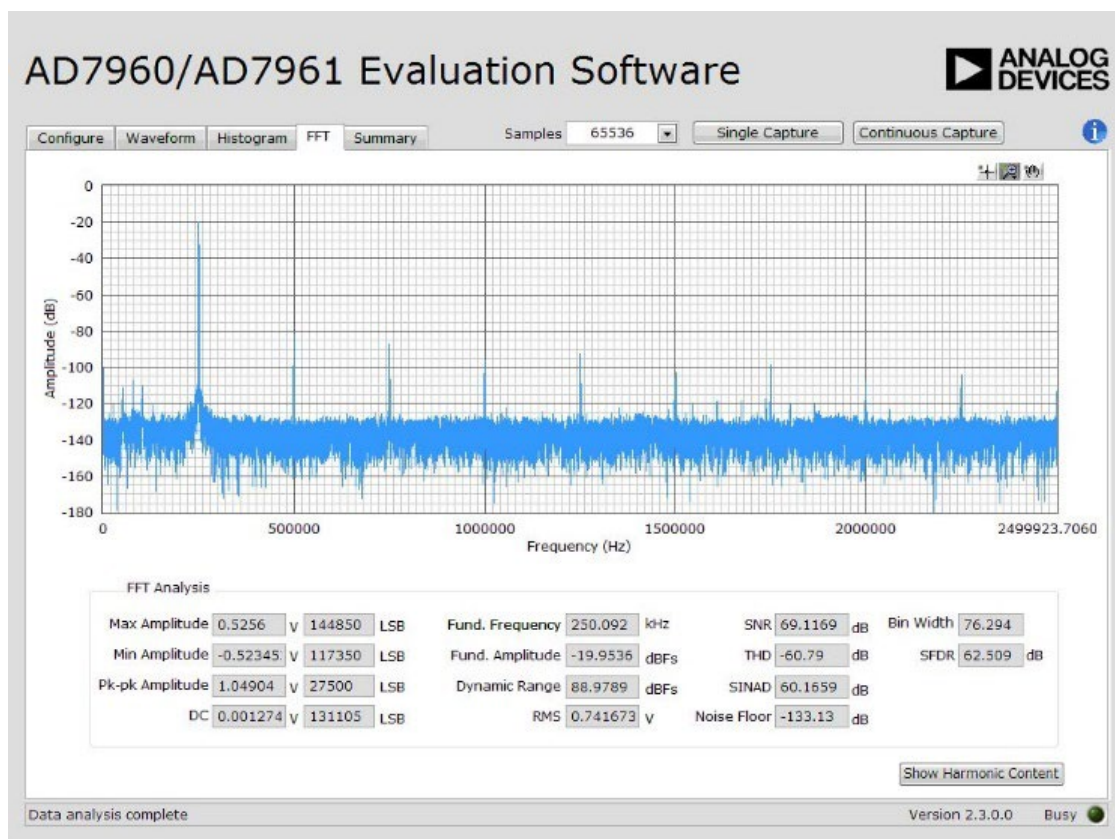
発振器の出力インピーダンスが  $600\ \Omega$  なので、EVAL-AD7960FMCZ 側も  $600\ \Omega$  で終端してあります（低周波なので意味はあまりありません）。

信号レベルは  $-20\text{dBFS}$ （FS = フルスケール）、 $1\text{Vp-p}$  に設定します。EVAL-AD7960FMCZ の評価ソフトウェアで FFT したものを図 10 に示します。ノイズ・フロアは 65536 点 FFT で、フルスケールに対して  $-130\text{dBFS}$  になっています。このようにダイナミック・レンジが非常に広いことから、高調波やノイズはより明らかにスペクトラム上に見えてしまいます。

スペクトラム上に信号の高調波が出ていることもひとつの問題ではありますが、低域に「もやもや」したノイズが観測されます（汗）。一体これは何のノイズでしょうか（汗）。



図 9. 500kHz RC 発振器 KIKUSUI 417B

図 10. RC 発振器の信号をそのまま加えてみた（信号は 250kHz、 $-20\text{dBFS}$ 。65536 ポイント FFT）

## ノイズと高調波との格闘が始まる

AD7960 は 18 ビット ADC です。18 ビット分解能における理論 SNR（量子化ノイズのみを考慮したときの SNR）は

$$SNR_{Q,dB} = N \times 6.02 + 1.76$$

で計算できます。 $N = 18$  を代入してみると、 $SNR_{Q,dB} = 110.12\text{dB}$  と計算でき、驚異的な理論 SNR であることが分かります！とはいえ AD7960 の実際の SNR はこれより低く、 $99\text{dB}$  になっています。

## アナログ電子回路技術ノート

TNJ-089

それでもほぼ 100dB…。また FFT したスペクトラムとしてノイズ・フロアがさらに低減し、さきの図 10 のようにフルスケールに対して -130dBFS となりますから、観測できるダイナミック・レンジは非常に広いことになります。

一般的にスペアナや FFT アナライザの縦軸の目盛りは 10 段階で、一般的な使い方では 100dB 表示ですが、機器自体のノイズ・フロアはその画面（これを「管面」と私は呼びたい…）下側に見えます。つまり機器のダイナミック・レンジは 100dB もありません。

この図 10 の低域での「もやもやノイズ」は -100dB 以下であり、今回のような高ダイナミック・レンジの測定環境でようやく気が付いたもので、これまでの測定環境では気が付かなかったものなのです。

「このノイズ源は何だろうか」と自宅ラボの測定器、パソコン（測定に用いている以外のもの）などの電源をすべて切ってみました、それでも消えません。

RC 発振器自体から出ているとも思いましたが、非常に古い機器なので、電源回路はトランス+ダイオード・ブリッジ+ドロップ型電源で構成されているため、RC 発振器の電源がノイズ源という可能性は低いと想定されます。

この業界の皆様がご存じのとおり、電子機器は電源を切っても、電源スイッチを入れればすぐに動作できるように（というより電源スイッチを監視するために）、電源は待機状態で「動作して」います。そのため周辺の機器の電源スイッチをすべて切ったとしても、外来のノイズがゼロになることはありません。ムムム…です。たくさんの差込口かつ複数個ある自宅ラボのコンセントから、測定器の差込口を一個ずつ引っっこ抜くことは物理的に難易度が高い状態でした。

これから長い、かなり長い（他の仕事もあるので、早く決着つけないと…、なのですが）時間をかけて回避策を考えていきました。とはいえ、使えるカードが限定される自宅ラボ。たとえばシールド・ボックスなどを用意することができません…。

### 高調波の軽減をまずやってみた

まずは RC 発振器の高調波を除去するためにローパス・フィルタを作りました。信号源抵抗は  $600\Omega$ 、負荷抵抗も  $600\Omega$  として図 11 のような 5 次 LC LPF を作りました。実機は図 12 のような感じです。10 年ほど前に作った BNC コネクタで実験回路を構成できるシャーシにブラック組み（仮り組み）として作ってみました。300kHz で -3dB になるフィルタです。あまりにもアマチュア・チックですいません（汗）。

これで少しは高調波が減ってくれると願うばかりです…。なお EVAL-AD7960FMCZ のフロントエンドでも歪みが出ますので、この軽減が直に FFT スペクトラムに影響するものではありませんが。

### 低域の「もやもやノイズ」の原因はやはり待機電源からの迷結合だった

図 11 の 5 次 LC LPF に接続する RC 発振器のケーブルを抜いて、5 次 LC LPF 入力をショートすると、もやもやノイズは消え去ります。ということから、RC 発振器の経路を源とするノイズだと切り分けすることはできました。

そこで「なんとか回路テクニックで」と思い、コモンモード除去とシングルエンド・差動変換を実現するため、図 13 のようなトロイダル・コアによるトランスを作ってみました、磁界ループが広がってしまうようで、「もやもやノイズ」はさらに大きくなってしまいました（笑）。全く違う周波数にもノイズが生じてしまいました。トホホです。

それでも格闘していると、解決は訪れてくれるものです。RC 発振器の上に配置してあるオシロスコープ（TDS784D）のプローブのグラウンド・クリップを RC 発振器に接続した状態で、EVAL-AD7960FMCZ に信号を注入すると、もやもやノイズが消えたのです…。

図 9 の上に少し見えていますが、このオシロスコープの待機用電源回路のスイッチング・ノイズが金属棚（これも電氣的に浮いていまして…）を挟んで、RC 発振器のケースに結合していたのです。RC 発振器の AC 電源はグラウンド端子付きのものではないため、シャーシ・グラウンドが共通にならない、ということも迷結合の原因と考えられます。

ともあれようやくこれで実験結果をお見せできるレベルの実験系ができました！この状態で先と同じ -20dBFS、1Vp-p の信号を注入し（レベルを大きくすると歪みが増大するためこの程度としました）、5Msps でサンプリングし、65536 ポイントで FFT したスペクトラムを図 14 に示します。

それでもスプリアスと思われる信号が -115dBFS くらいのところに観測されます。750kHz 付近に見えているスプリアスは何も接続せずとも出ていたものです。400kHz 付近に見えているものは RC 発振器からの入力ケーブルを外すと消え去りますが、接続した状態で RC 発振器の出力レベルを変化させても、FFT 観測結果は変わらない、というこれまた不思議なスプリアスです。これも迷結合でしょうか。「本格的にシールド・ボックスなどを用意しないといけないなあ」と現在のラボ環境（と自分の能力！）の限界を思い知ったものでした(>\_<)。

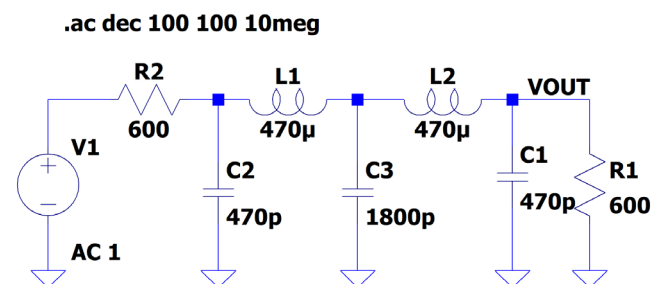


図 11. 300kHz で -3dB となる 5 次 LC LPF（入出力インピーダンス  $600\Omega$ ）



図 12. 図 11 の 5 次 LC LPF を実際に作ってみた（入出力インピーダンス  $600\Omega$ 。アマチュア・チックですいません。それでも一応相互インダクタンス結合を避けるために、黒の 470uH のインダクタは  $90^\circ$  弱相互に傾けてあります）

## アナログ電子回路技術ノート

TNJ-089

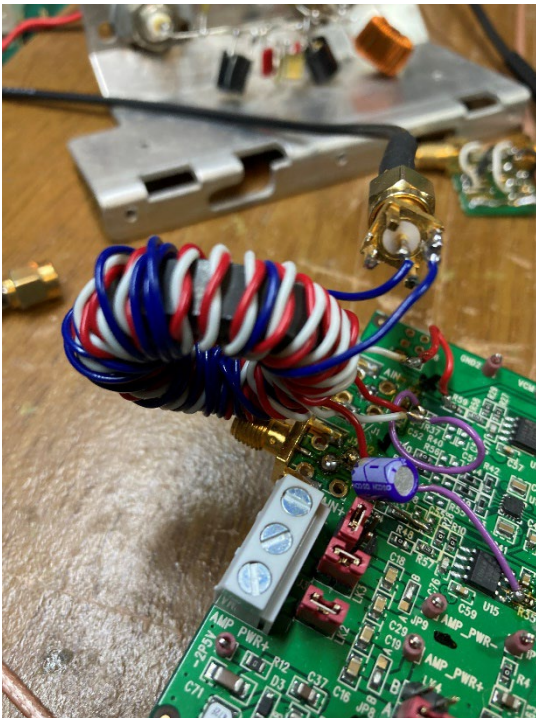


図 13. トロイダル・コアによるコモンモード除去フィルタを作ってみたが、ノイズはさらに大きくなってしまった!

## 今回はとりあえずここまで。次回乞うご期待

とりあえず今回はここまででいったん終わりにいたします。次回以降で、実際に ADC の信号源 (駆動) 抵抗を変えて、駆動抵抗を大きくしていったときの FFT スペクトラムの変化や、リファレンス入力周辺のインピーダンスを変化 (容量を小さく、駆動抵抗を大きく) したときの FFT スペクトラムの変化を見ていきたいと思います。

興味深い結果が出ています。如何に ADC の駆動インピーダンスを低くすることが重要かご理解いただけたと思いますので、乞うご期待ください。

## 参考文献

- [1] 美竹教会のホームページ, 讃美歌 288 番「たえなる道標の光よ」, <https://blog.goo.ne.jp/yuyumitake/ef3ae4e0747720c0e6e77a2aeadfc43c9>
- [2] AD7960 Datasheet, Analog Devices
- [3] EVAL-AD7960, AD7960 Evaluation Kit, <https://www.analog.com/jp/design-center/evaluation-hardware-and-software/evaluation-boards-kits/eval-ad7960.html>
- [4] Evaluating the AD7960 18-Bit, 5 MSPS PulSAR Differential ADC, Evaluation Board User Guide EVAL-AD7960FMCZ, UG-490, Analog Devices
- [5] 石井 聡; つれづれなるままに WIENブリッジ発振器, TNJ-001, 回路設計 WEB ラボ, アナログ・デバイセス

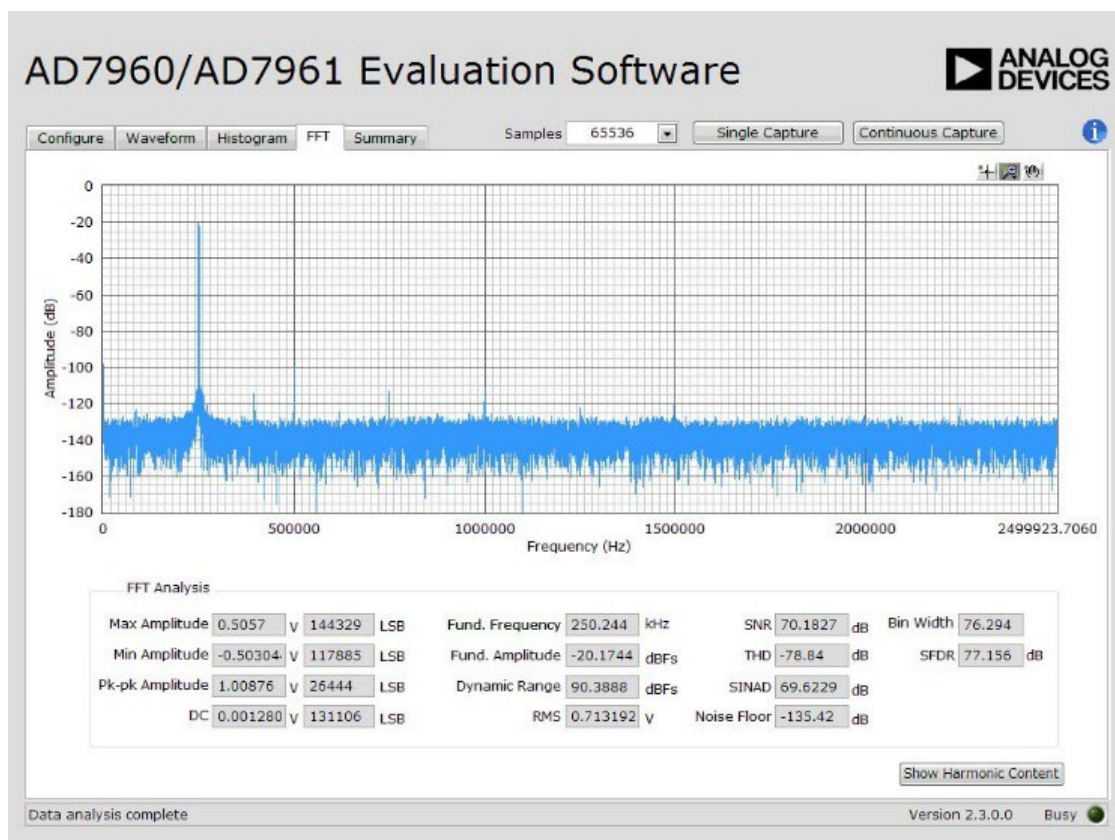


図 14. なんとかお見せできるレベルとなった FFT 観測結果 (信号は 250kHz、-20dBFS、65536 ポイント FFT)