

ADIのRF IC でトラッキング・ジェネレータを作りたい (前編)

RF がいちばんの芸と思っているエンジニアのRF回路設計プロセス

著者: 石井 聡

はじめに

私は技術者経験として、高周波 (Radio Frequency; RF) 回路の設計を長くやってきました。アナログ・デバイゼス株式会社入社後はあまりRF寄りの生活ではありませんでしたが、自分としてはRFがいちばんの芸だと思っています。なお、それでも社内ではRF寄りの人間 (エンジニア) として取り扱ってもらってはおります…。

その私はアナログ・デバイゼスに入社後から、自分のラボ環境を整えようと測定器をだいぶオークションで購入してきました。結果的にまた幸運なことに、完全なるハズレ品は一個も掴みませんでした。それぞれ修理して直したりしましたが、元気に動いてくれています (最近はなかなか電源を入れる機会も少ないのですが)。

今回のWEBラボは、そんな自身の世界、RFと測定器と、ものづくりの話題です。

トラジェネがほしい

図1のように回路の伝送特性を測定したいケースは多くあります。これはチューナブル・バンドパスフィルタ [HMC890ALP5E](#) のデータシート Figure 8 (Insertion Loss vs. Frequency) からの抜粋です。「アナログ・デバイゼス、こんな製品もあるのね!」と私も驚くものですが…。これは同図下のように系の入出力の伝達 (伝送) 特性を測定したものです。それこそ低周波であればOPアンプの増幅率の周波数特性です。図1下では測定対象HMC890ALP5EをDUT (Device Under Test) と記載していますが、回路屋らしくカッコよく表現するなら、このDUTという用語を使うのがよいでしょう (笑)。

私の手持ちの測定器としては、150MHzまでの伝送特性 (トランスミッション) を測定できるHP 3589A (図2) はありますが、それから上の周波数は (TNJ-074 [1]でも紹介した) 2.9GHz対応のスペクトラム・アナライザHP 8560E (以降、RF屋の言い方として「スペアナ」という用語を用います…笑) しかありません (図3)。そのため150MHzから上では伝送特性 (トランスミッション) の測定ができないのです。

スペアナを利用して伝送特性を測定するために、トラッキング・ジェネレータ (以降、RF屋の言い方として「トラジェネ」という用語を用います…笑2) という付属装置があります。

トラジェネは図4のようにスペアナと接続してDUTの伝送特性を測定できます。トラジェネがスペアナの測定周波数に等しい周波数を出力し、それがDUTを通過した出力レベルを測定するしくみです。

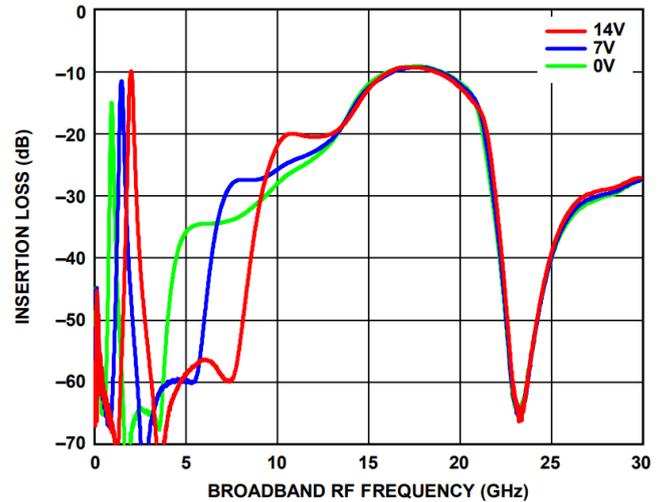


Figure 8. Insertion Loss vs. Broadband RF Frequency at Various Voltages ($V_{FCTL} = V_{BwCTL}$)



図1. 回路の伝送特性を測定したいケースは多々ある (上はHMC890ALP5Eのデータシートからの抜粋)

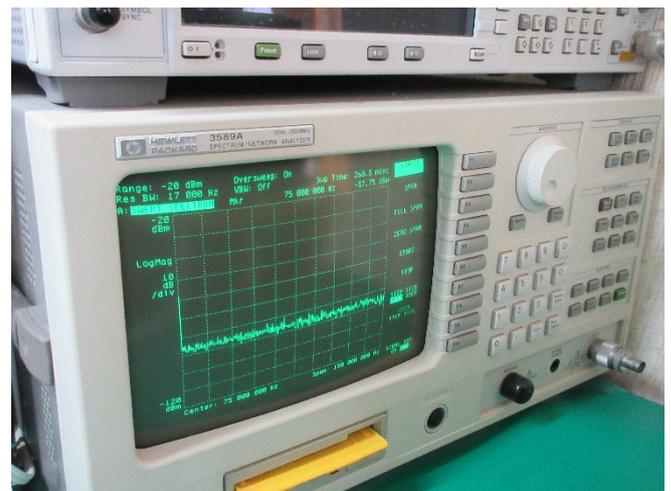


図2. 150MHzまでなら伝送特性 (トランスミッション) を測定できるHP 3589A

アナログ・デバイゼス株式会社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイゼス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。
©2022 Analog Devices, Inc. All rights reserved.

Rev. 0

ミキサには f_{1stLO} の3910.7MHz~6810.7MHzと、 f_{1stLO} 以外に周波数ステップ・ダウンのため、別の高い固定周波数(3910.7MHz)を加えます。それぞれ周波数が意外と高く広帯域で、数年前ではこの帯域(3910.7MHz~6810.7MHz)の信号を目的に周波数までステップ・ダウンできる、つまりポート間の周波数関係を満足できる適切なミキサ製品はなかったのです…。

またミキサに加える高い固定周波数信号を生成するためのVCO内蔵PLL ICも(VCO = Voltage Controlled Oscillator; 電圧制御発振器)、数年前には対応できるものではありませんでした。そしてさらに厄介な話として(以降にも示しますが)、分数型PLL/Fractional PLLを使う必要があったのです…。技術の進展によりこの周波数を発生できるVCO内蔵PLL製品(Fractional N PLL)が近年発売されてきています。

使用する IC を選定する

ということでトラジェネ製作に利用できる IC をまずは探してみよう。

各 IC に必要なスペックは

ミキサ IC に最低限必要なスペックは

- ・ RF IN の周波数 3910.7MHz~6810.7MHz
- ・ LO IN の周波数 (固定) 3910.7MHz
- ・ IF OUT の周波数 0Hz~2900MHz

ここでLOとは無線業界用語で「局部発振 = Local Oscillation」を意味します。

またPLL ICで最低限必要なスペックは

- ・ 3910.7MHzを発生できること (リファレンス周波数と整数関係が必要な整数型PLL/Integer PLLは分周比率が大きくなるので、分数型PLL/Fractional PLLの必要あり)
- ・ リファレンス入力 は 300MHzまで対応していること (これは必須ではないが)

PLL ICにはFractional N型がよい

PLL ICの出力周波数は3910.7MHzということで、リファレンス入力300MHzに対して、整数比となる周波数は100kHzになります。これはPLLの分周比が1/39,107になり、PLLのサイドバンド位相ノイズ(SSB位相ノイズと呼ばれるもの)が増加してしまいます。理由は[2]をご覧くださいとよいです。

ともあれ、このような大きな分周比を設定することなく、目的とする3910.7MHzを発生させるためには、分数型PLL/Fractional N型PLLを用いたほうが適切です。Fractional N型PLLは分周比を分数=Fractionとして設定できるPLLで、「分周比は整数でなくて良い」という魅力的な特徴を持っています。といってもこの分数分周動作で、フラクショナル・スプリアスというノイズが発生しますので、これを適切に取り扱っていく必要があります。

ネットでトラジェネ自作記事を探してみると[3]、その方が製作された時点では良好なFractional PLLがなかったようで、またスペアナのスパン(表示周波数範囲)を変えるとスペアナ内部の周波数に変化する対策として、DDS(Direct Digital Synthesizer)を用いてPLLのリファレンス信号を作ったようです。涙ぐましいご苦労をされてトラジェネを作られたのだなと思いました。

300MHzのリファレンス周波数にこだわる訳は

「300MHzって、そんなにこだわる必要はないだろう」と思われる方もいらっしゃるかと思います。この理由はリファレンス周波数のソースを8560EのCAL OUTPUT端子(図7)から取るからです。この出力が300MHzであり、また8560E内部の基準周

波数源と周波数同期していますから、結果的にトラジェネも8560E内部の基準周波数源と周波数同期させることができます。

ミキサ IC の選定は

希望としてはLO INのドライブ・レベルが低いものがよいです。パッシブ型のDBM(Double Balanced Mixer)は、直線性はよいのですが、内蔵のダイオードをスイッチさせて乗算動作を実現するため、LO INのドライブ・レベルが高めになります。そうするとそのレベルまで振幅を拡大できるLOドライバ・アンプを検討する必要が出てくるため、設計が厄介になります。

アナログ・デバイセズのホームページで使いそうなICを探してみました。まずはDBMのHMC219Bを見つけました。HMC219Bをご紹介しますおきましょう。

HMC219B 2.5 GHz ~ 7.0 GHz, GaAs MMIC 基本ミキサ <https://www.analog.com/jp/HMC219B>

【概要】

HMC219Bは超小型の汎用ダブル・バランスド・ミキサで、露出パッドの付いた8ピン・プラスチック表面実装ミニ・スモール・アウトライン・パッケージ(MINI_SO_EP)を採用しています。このパッシブ・モノリシック・マイクロ波集積回路(MMIC)ミキサは、ガリウム・ヒ素(GaAs)金属半導体電界効果トランジスタ(MESFET)プロセスで製造されており、外付け部品やマッチング回路が不要です。このデバイスは、2.5 GHz ~ 7.0 GHzのアップコンバータ、ダウンコンバータ、2相復調器、または位相コンプレータとして使用することができます。

HMC219Bはバラン構造が最適化されているため、局部発振器(LO)と無線周波数(RF)およびLOと中間周波数(IF)のアイソレーションが優れています。(後略)



図 7. 8560E の 300MHz CAL OUTPUT 出力

Table 1.

Parameter	Min	Typ	Max	Unit
FREQUENCY RANGE				
RF	2.5		7.0	GHz
LO	2.5		7.0	GHz
IF	DC		3	GHz
LO DRIVE LEVEL		13		dBm

図 8. HMC219 の動作周波数帯域

HMC219Bは図8のような周波数範囲で動作します。これは先に示した「ミキサ IC に最低限必要なスペック」の周波数スペックに「ドンピシャ」です。しかし LO IN のドライブ・レベルが +13dBm = 20mW と大きいです。PLL IC 出力から HMC219B を駆動させるためには、 $V^2 = 0.02W \times 50 \Omega$ から、 $V = 1 \text{ Vrms}$ となり、ピーク・ツー・ピークで 2.83Vp-p、負荷開放で考えるとさらに 2 倍の 5.66Vp-p が必要ですから、HMC219B をそのまま使うことには躊躇してしまいます。

そこでもう少し探してみると、LTC5562 というアクティブ・ミキサを見つけることができました。LTC5562 を紹介しておく

LTC5562 LF-7GHz 広帯域低消費電力アクティブ・ミキサ
<https://www.analog.com/jp/LTC5562>

【概要】

LTC5562 は、広い入力帯域幅、低歪み、および低 LO リークが要求されるアプリケーションに対して最適化された多用途の低消費電力ミキサです。本ミキサは、アップコンバージョンとダウンコンバージョンの両方のアプリケーションで使用可能で、変換利得は公称値で 1dB です。差動入力 は 1:1 の伝送線バランとともに使用した場合に合わせて最適化されており、入力は 30MHz~7GHz という広帯域で 50Ω に整合されます。

LO は差動でもシングルエンドでも可能であり、優れた歪み性能とノイズ性能を発揮するために LO に必要な電力はわずか -1dBm です。LO 入力のインピーダンス整合はシャットダウン中も維持されます。本ミキサは LO リークが少ないので、LO 抑圧要求条件を満たすための出力フィルタリングの必要性を大幅に減らすことができます。

PLL IC の選定は

ミキサの LO IN に加える固定周波数は 3910.7MHz です。数年前はこの帯域の周波数を生成できる VCO 内蔵 PLL IC はありませんでした。技術の進歩により、ADF4356 のようなワンチップでこんな高い周波数にも対応できる製品がリリースされてきました。ADF4356 をご紹介しておきましょう。

ADF4356 6.8 GHz 広帯域シンセサイザ、VCO 内蔵
<https://www.analog.com/jp/ADF4356>

【概要】

ADF4356 は、外部のループ・フィルタと外部のリファレンス周波数を使うことによって、フラクショナル N またはインテジャー N の PLL 周波数シンセサイザを実現することができます。他の周波数出力での一連の周波数分周器により 53.125 MHz ~ 6800 MHz の動作が可能です。

ADF4356 は、3400 MHz ~ 6800 MHz の基本出力周波数をもつ VCO を内蔵しています。さらに、VCO 周波数は 1/2/4/8/32/64 の分周回路に接続されているので、53.125 MHz までの低い RF 出力周波数を発生させることができます。アイソレーションを必要とするアプリケーション用として、RF 出力段をミュートさせる機能があります。このミュート機能は、ピンおよびソフトウェアの両方で制御できます。

これ以外にも ADF4355 という製品があります。機能的、ピン配置的にも、それぞれかなり似通った製品同士ですが、ADF4355

は以下にも示すように、位相ノイズ性能は ADF4356 と比較して低めになっています。

周辺回路の検討

なお通常トランジェネは、出力レベルを可変できるアッテネータ (減衰器; Attenuator) が用意されていますが (図6にも ATT として示しました)、それはコネクタ出力に外付けとし、同軸アッテネータを縦続接続することで対応します。そのためこのトランジェネでは出力レベルの可変機能はナシということで考えていきます。

PLL の分周比と SSB 位相ノイズ

「PLL は 3910.7MHz を発生できればよい」というところですが、Integer N PLL (整数分周型 PLL) を用いて、位相比較周波数を 100kHz とした場合を考えてみます。

PLL は図9のように基準となる位相比較周波数 f_{PFD} と、出力周波数 f_{OUT} を N 分周器で 1/N した周波数とを、位相比較器で位相比較し、出力周波数 f_{OUT} を基準となる位相比較周波数 f_{PFD} のぴったり N 倍になるように制御するよう動作をします。これはまるで図 10 のように OP アンプ非反転増幅回路の入力信号が増幅率 N 倍で出力に現れている (出力電圧を制御している) ことと同じ動作です。

位相比較器は Phase Frequency Detector; PFD と呼ばれ、位相比較周波数 f_{PFD} で動作する回路のことを指します。

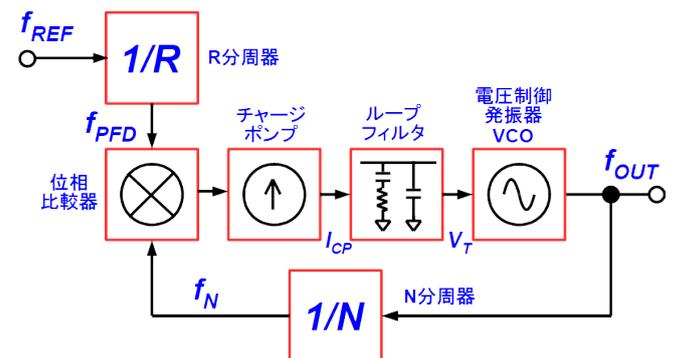


図 9. PLL の基本構成

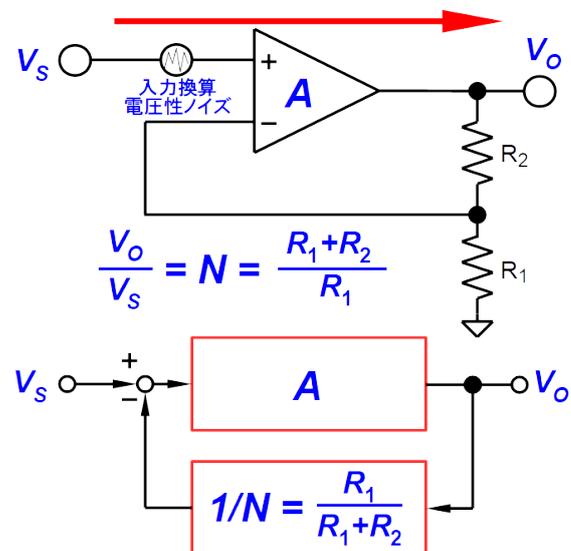


図 10. OP アンプの非反転増幅回路が増幅率 N で出力電圧を制御している

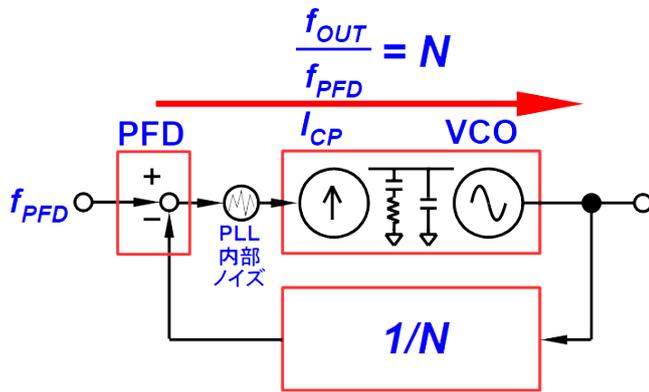


図 11. PLL の基本構成と出力周波数制御

このときは PLL 分周比 $N = 39,107$ となり、分周比は非常に大きくなります。PLL の分周比は図 11 のように、図 10 の OP アンプ非反転増幅回路の増幅率が大きいことと同じモデルになります。ということは、OP アンプの入力換算電圧性ノイズに相当する PLL の内部位相ノイズ（データシートには Normalized In-Band Phase Noise Floor と表記されています）も N 倍で出力に現れてしまいます。出力に現れる位相ノイズ密度は

$$PN_{SYS} = -225 + 10 \log(f_{PFD}) + 20 \log(N)$$

ここでの単位は dBc/Hz です。 f_{PFD} は位相比較周波数、 N は PLL の N 分周器の分周比です。キャリア (carrier; 本来の信号) に対して、SSB 位相ノイズの 1Hz あたりの密度 (dB 値) として PN_{SYS} が得られることとなります。SSB とはキャリア近傍の帯域のことで、キャリア傍の電力を考えましょうということです。これを「片側側帯域」Single Side Band 略して SSB と呼びます。

ここで位相という用語が出てきましたが、ここで考えるノイズは、キャリアの位相変動によりキャリア近傍に現れるノイズです。そのため「位相ノイズ」という表現を用いています。

分周数を大きくしていくと

位相比較周波数を 100kHz とした場合、希望する出力周波数が 3910.7MHz なので、さきに示したように分周比 N は $N = 39,107$ となります。これから PN_{SYS} は

$$PN_{SYS} = -225 + 10 \log(100\text{kHz}) + 20 \log(39107)$$

実際に計算してみると、 -83.2dBc/Hz となり、だいぶ悪化することが分かります。さきに示したように同様な製品の ADF4355 では、内部位相ノイズ (Normalized In-Band Phase Noise Floor) が低下しており、 -221dBc/Hz (Fractional N PLL の場合) なので、上記と比較してもさらに 4dB 悪化することになります。

ここで使用する ADF4356 は Fractional N PLL なので、分周比 N を整数以外にも設定することができます。ADF4356 は位相比較周波数 f_{PFD} の最大が 125MHz なので、8560E の CAL OUTPUT (300MHz) をリファレンス周波数とし、それを 3 分周したものを位相比較周波数 $f_{PFD} = 100\text{MHz}$ として利用します。そうすると

$$N = 39.107 \approx 39 + \frac{1,795,162}{16,777,216}$$

となり、Fractional N モードで出力に現れる位相ノイズ密度は

$$PN_{SYS} = -225 + 10 \log(100\text{MHz}) + 20 \log(39.107)$$

から -113.2dBc/Hz が得られ、このままの単純計算では 30dB も改善することが分かります。

ADIsimPLL でやってみる

上記でみてきた SSB 位相ノイズのようすを実際に ADIsimPLL という PLL 特性計算ツールを使って確認してみましょう。

図 12 は位相比較周波数を 100kHz とした場合です。中心周波数からの離調 (SSB オフセット) 1kHz から 20MHz までの帯域での積分位相ノイズは -33.12dBc (ここでは帯域で積分した位相ノイズなので dBc/Hz ではありません) です。SN 比として置き換えて考えても 33dB しか無いということです。

つづいて図 13 は位相比較周波数を 100MHz とした場合です。同じ条件での積分位相ノイズは -53.83dBc で、実質的に 20dB ほど改善していることが分かります。

とか言ってもトラジェネ用なら SSB 位相ノイズはそれほど気にならないのでは？

ここまで位相ノイズについて検討してきましたが、トラジェネ用として考えるなら、SSB 位相ノイズはそれほど問題にならないのではないかと思います。実際はどうでしょう。

広帯域なアンプの周波数特性を測定するくらいであれば、この SSB 位相ノイズは測定結果として見えてくるものではありません。測定帯域が広いために、スペアナの分解能帯域幅 Resolution Bandwidth; RBW が広い設定で測定され、また DUT であるアンプの周波数特性の変化も緩慢であることから、SSB 位相ノイズが大きくても測定結果には顕著に表れてきません。

その一方でクリスタル・フィルタなど、数 kHz の狭帯域で特性が大きく変化する DUT も存在します。このような場合は SSB ノイズの広がりがあるまま測定結果を「広がらせた」形として影響を与えてしまいます。この考察からしても、SSB ノイズの低い PLL IC の出力信号であるほうがよさそうです。

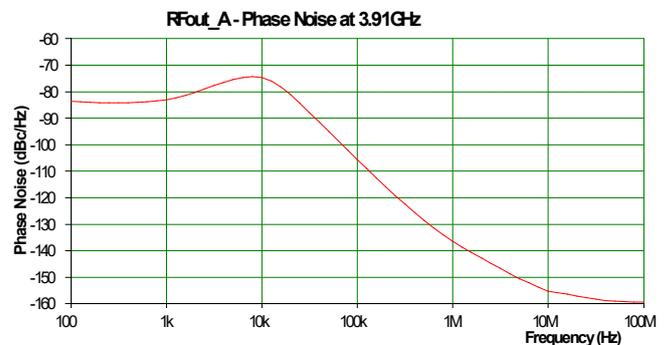
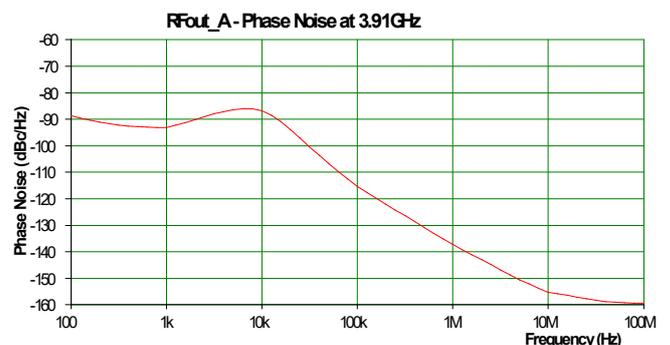


図 12. 位相比較周波数 100kHz、ループ帯域 10kHz、積分位相ノイズ -33.12dBc @1kHz – 20MHz BW



13. 位相比較周波数 100MHz、ループ帯域 10kHz、積分位相ノイズ -54.4dBc @1kHz – 20MHz BW

アナログ電子回路技術ノート

TNJ-086

電源はどうしよう

現代のこのような電子工作設計を考えると、やはり USB Powered が好まれます。USB ハブでバス・パワー動作を考え、5V で 100mA max を目安としてみます。100mA で NG なら USB AC アダプタ利用で 500mA としてみます。

まず LTC5562 は 3.3V 動作で 40mA typ です。ADF4356 はアナログ系、デジタル系が 3.3V で、チャージ・ポンプ（位相誤差パルス電流生成回路）が 5V となっています。

ADF4356 の消費電流はアナログ、デジタル込み込みで 82mA typ です。すくなくともこの時点で USB ハブでのバス・パワー動作の望みは消え去りそうです（笑）。まあ、1.5 倍くらいのオーバであれば USB ハブさんも目をつぶってくれるかもしれませんが（笑）。

でも実際にはミキサ LTC5562 出力に、以降の技術ノートにも示すように出力アンプが必要なので、結局は 100mA をゆうに超過しそうな電流量になりそうです…。この出力アンプの考え方は次々回に示します。

結局は USB AC アダプタ利用で 500mA コースでしょうか…。

ところで 5V 電源が必要なチャージ・ポンプは、PLL での VCO の位相制御動作で誤差電流を生成する回路ですから、この電源が一番電源ノイズに注意をすべきところになります。しかしこれが 5V で、USB Power を直入れれる必要があることとなり、それこそこの経路は十分に注意して設計が必要です。

とりあえず今回はここまで

なんだかんだ書き始めてみると、あっという間にノートのページ数が増加していってしまいます！とりあえず今回はこの辺にして、次回の技術ノートに持ち越したいと思えます。

次回以降は IC 間でどのように高周波かつ広帯域信号を受け渡しかを検討してみます。広帯域かつ周波数特性をフラットに、また IC で必要十分な（一方でオーバ・ロードにならない）信号レベル配分をすることは、RF 回路設計で非常に重要なポイントなのです。そのあたりを実際に設計ストーリーとしてまとめてみます。

ヤ○オクでの出品者の誠実さに心温まる想いを

最近も、（測定器ではなく）とある用途のエンジン系のものをオークションで購入しました。何モノなのかとかブツ自体は、キーワードや写真のご紹介はできませんが…（汗）。

オークション・サイトでの写真を見て「汚いかな？」と思っていましたが、キャプテターのオーバ・ホール済とのことで、それほど高くない即決価格で落としました。到着してビックリでした。

30 年くらいの年季の入ったものだったのですが、ネットでサーチすると「劣化してボロボロになっている」と注意喚起があったエア・フィルタまで新品に変えてくれてあったのです！「自分で交換するか！」と思っていましたが、あまりのうれしさに、普段のオークションのやりとりではすることのない、お礼のメールをお送りしました。

オークションではハズレを掴ませられることもありますが、この取引は本当に、出品者様の誠実さに、心温まる想いをいたしました。

参考文献

[1] 石井 聡; たまには手を動かして DDS AD9913 の動作実験を試みよう（後編）, TNJ-074, 回路設計 WEB ラボ, アナログ・デバイセズ

[2] 石井 聡; PLL（位相ロック・ループ）の理論的側面を OP アンプとの比較で理解する その 3, WCJ-016, 回路設計 WEB ラボ, アナログ・デバイセズ

[3] Tracking Generator の試作①, <http://jr1pwz.my.coocan.jp/ham/hm-mesure/tracking-gene.htm#hp8568a-tg1-100517>