

高性能 LPF である FDNR 型フィルタの仕組みをお勉強してみる（中編）

FDNR のもととなる GIC 回路の原理検討に深くダイブしてみる

著者：石井 聡

経営戦略論などにある「弱みは強み／強みは弱み」

WEB ラボ相変わらずのヨタ話しからなので、ご興味ない方は飛ばしてください…。次回の最終回、TNJ-072 でご説明する、FDNR（Frequency Dependent Negative Resistor; 周波数依存性負性抵抗）型フィルタのバリュウ提案の前振りでもあるわけですが…。

我が家と近隣の施設でのケース・スタディ「弱みは強み」

最近、妻が趣味でカフェを始めてみたいと言い出している。私も数年前に学んだ経営戦略論やマーケティング理論をフル活用して、彼女のお茶のみ相手をしている。自宅の一部を開放するという低コストな実現方法だ。「でも、なーんにも取り柄がないわよね」「取り柄より弱みばかり」という彼女の言葉が最初だった。「だよな。弱みばかりだ…」と私も応答した。

しかし数日たって気が付いた。「いや、その弱みが、標的顧客を選べば、その標的顧客に凄い魅力を提供できるんだ…」「あら！ホントね！」「そうだよ、それを SNS で訴求すればいいんだ！」。弱みは、見かたを変えれば、強みになる。

最近、自宅近隣に新しい観光客集客施設ができた。完成後に行ってみた。施設内には地域紹介ビデオが流れている。「なにもない、けど、〇〇いい」。これも驚愕だ！たしかに観光資源は何も無い。それを強みとして訴求しているのだ。その施設内には温泉浴場がある。折角だからと入浴してまた驚いた。地下深くから汲み上げた茶色がかかった水をそのまま用いている。地元民からすれば「〇〇水」と呼び、忌み嫌って来た地下水なのだが、これを「〇〇を含んだ太古の水」として訴求しているのだ。そのキャッチは偽りのものではなく、確かに間違いないホンモノであり、「見かたを変えることにより弱みを強みにした好例」だと、いたく感動した。どこかの経営コンサルタントが支援・提案しているのだろう。とはいえ当該施設の HP ではこの訴求が弱く、もっと PR すればいいのにとも思うところだ。

一方で「強みが弱み」になることもある。自分が「強い」と思われるところに固執して、結果的にそれが周囲と合わなくなったり、時代の流れについていけなくなったりすることで、「弱み」に変化してしまうというものである。これは経営戦略論でも頻出といえる話題だ。

この話題は次回の技術ノートへと続く

そう、見かたを変えれば「弱みは強み」になります。そして「強みは弱み」になります。しかしこれはしくみの内的な部分、いわゆる「内部環境」です。より実践的には PEST 分析 [1]などで分析する、外的な影響、いわゆる「外部環境」も考慮する必要があります。この辺は次回 TNJ-072 であらためてより深く踏み込んだヨタ話として、そして FDNR 型フィルタのバリュウ提案としてご提供したいと考えております（ということで、次回の技術ノートへ続きます…）。

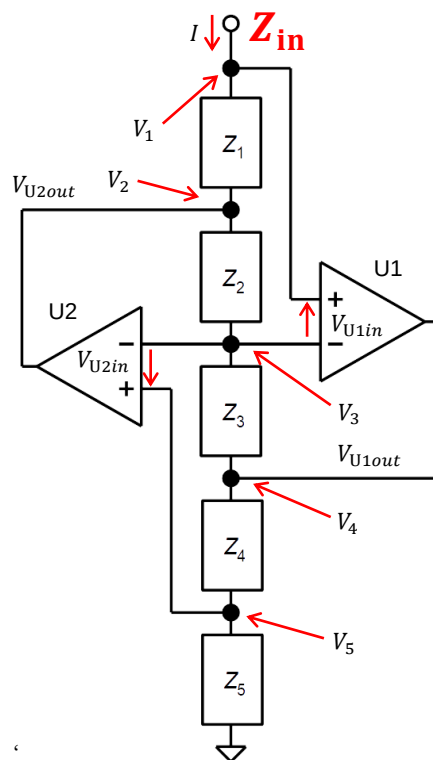


図 1. GIC（Generalized Impedance Converter）回路の基本構成（TNJ-070 の図 8 に加筆し再掲）

GIC 回路の式の成り立ちを考えてみたい

また悪い性分が…

前回の技術ノートで説明したように、FDNR の基礎となる GIC（Generalized Impedance Converter）回路は、図 1 のようにグラウンドに向けて接続される直列素子経路と、そこにつながる 2 つの OP アンプから形成されます。GIC 回路では入力端子 Z_{in} から見たインピーダンスが

$$Z_{in} = \frac{Z_1 Z_3 Z_5}{Z_2 Z_4} \quad (1)$$

として得られます。「これでいいじゃん、十分じゃん」と思うところですが、またまた悪い性分がむくむくと持ち上がってしまいました。「GIC 回路のインピーダンスの式はどのように得られるのか」と思うと居てもたってもいられません（笑）。この「検閲なし」の WEB ラボ。皆様だいぶ飽食気味の数式ネタに、またまたダイブしてみたいと思います（汗）。

さて、図 1 の GIC 回路のインピーダンス Z_1 から Z_5 に流れる電流を、その素子番号に合わせて I_1 から I_5 とします。そうすると

アナログ・デバイス株式会社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。
©2020 Analog Devices, Inc. All rights reserved.

アナログ電子回路技術ノート

TNJ-071

$$I_1 = \frac{V_1 - V_2}{Z_1} (= I) \quad (2)$$

$$I_2 = I_3 = \frac{V_2 - V_3}{Z_2} = \frac{V_3 - V_4}{Z_3} \quad (3)$$

$$I_4 = I_5 = \frac{V_4 - V_5}{Z_4} = \frac{V_5}{Z_5} \quad (4)$$

と式を立てることができます。 V_1 から V_5 はインピーダンス Z_1 から Z_5 の上側の端子電圧を示しています。式(2)の I は図 1 で端子 Z_{in} から流れ込む電流 ($I = I_1$) です。OP アンプ U1, U2 はそれぞれの開ループ利得が無限大だと仮定すると、それぞれの反転入力・非反転入力の端子間は仮想ショートになっているので

$$V_1 = V_3 = V_5 \quad (5)$$

であり、式(3)と式(4)は

$$I_2 = I_3 = \frac{V_2 - V_1}{Z_2} = \frac{V_1 - V_4}{Z_3} \quad (6)$$

$$I_4 = I_5 = \frac{V_4 - V_1}{Z_4} = \frac{V_1}{Z_5} \quad (7)$$

この式(7)の青部分を移項し整理すると

$$V_4 = Z_4 \left(\frac{V_1}{Z_5} + \frac{V_1}{Z_4} \right) \quad (8)$$

式(6)の V_4 (赤部分) に式(8)を代入すると

$$\frac{V_2 - V_1}{Z_2} = \frac{V_1}{Z_3} - \frac{Z_4}{Z_3} \left(\frac{1}{Z_5} + \frac{1}{Z_4} \right) V_1 \quad (9)$$

Z_2 を両辺にかけて、左辺の V_1 を移項すると

$$\begin{aligned} V_2 &= Z_2 \left[\frac{1}{Z_2} + \frac{1}{Z_3} - \frac{Z_4}{Z_3} \left(\frac{1}{Z_5} + \frac{1}{Z_4} \right) \right] V_1 \\ V_2 &= Z_2 \left(\frac{1}{Z_2} + \frac{1}{Z_3} - \frac{Z_4}{Z_3 Z_5} - \frac{1}{Z_3} \right) V_1 \end{aligned} \quad (10)$$

赤部分がキャンセルされ

$$V_2 = \left(1 - \frac{Z_2 Z_4}{Z_3 Z_5} \right) V_1 \quad (11)$$

が得られます。式(2)に式(11)の V_2 (赤部分) を代入すると

$$\begin{aligned} I = I_1 &= \frac{V_1 - V_2}{Z_1} = \frac{V_1}{Z_1} - \frac{1}{Z_1} \left(1 - \frac{Z_2 Z_4}{Z_3 Z_5} \right) V_1 \\ &= \frac{Z_2 Z_4}{Z_1 Z_3 Z_5} V_1 \end{aligned} \quad (12)$$

から GIC 回路の入力端子 Z_{in} から見たインピーダンスが

$$Z_{in} = \frac{V_1}{I} = \frac{Z_1 Z_3 Z_5}{Z_2 Z_4} \quad (13)$$

として、式(1)相当が得られます。この導出については[2]を参考にしました。最初は以下の「重ね合わせの理」を用いて頑張って答えを得てみた (ちゃんと得られました!) ののですが、それ以降に[2]の書籍に記載のある説明を発見し (あわせてとてもがっかりし)、それに倣って導出して見たのが上記です。

OP アンプの開ループ利得が有限な場合はどうなるのだろうか

上記は「OP アンプ U1, U2 は、それぞれの開ループ利得が無限大だと仮定」していました。そうすると悪い性分がさらにむくむくと持ち上がってしまうのです。「それではOPアンプそれぞれの開ループ利得が有限の場合はどうなる」と…。

とかいいつつ、実は上記で自力で頑張って答えを得た成果物は是非生かしてみたいと思ったからなのでした [弱みを強みに？

(汗)]。数式ネタに飽食気味の WEB ラボ。最近数式が多いのに飽き飽きしている (大変反省しております…) の方もいらっしゃると思いますが、以降は式の展開を丁寧に、詳しいコメントをつけていきますので、是非ご覧ください。

皆様が数式を見てげんなりするのは、式展開が飛んでおり、追いきれないところが理由と感じておりまして…。

ところで以下の計算では、導出がうまくいかなかったり、間違ってしまったったりして、WEB ラボの技術ノートの記事執筆として相当な時間がかかってしまいました。それでも興味深い成果が得られたので、ご覧いただければ幸いです。

それではやってみましょう！

基本戦略は「重ね合わせの理」

たとえば筆記試験で「OP アンプの開ループ利得 A が有限な GIC 回路の入力インピーダンスを導出せよ」とあったら、どのようなアプローチをとるでしょうか。「キルヒホッフの法則で式をたてて気合いで式変形していく」とか、「その複数次式を行列として逆行列を掛ける (ほぼ不可能でしょうが)」などが考えられますが、気が狂いそうですね (笑)。

そこで以降の導出では、回路網解析の基本中の基本である、「重ね合わせの理」を用いてみます。重ね合わせの理は TNJ-035 での差電圧アンプの解析 [3]など、この WEB ラボでもところどころに出てきた重要定理です。重ね合わせの理はその TNJ-035 [3]でも、

『電源を複数持つ線型回路において、任意点の電流および任意点間の電圧は、それぞれの電源が単独に存在していた場合の和に等しい。なお、電圧源・電流源をそれぞれ取り除く場合は、前者は短絡、後者は開放したものとして考える (Wikipedia の記事[4]を引用)。もう少し簡単にいい直すと、

- ① 電圧源／電流源を 1 個ずつ取り付け
- ② 取り付けた以外の電圧源はその点をショート
- ③ 取り付けた以外の電流源はその点を開放
- ④ これで各点の電流、電圧をそれぞれ測定する
- ⑤ すべての電圧源／電流源を取り付けたときは、それぞれの測定値の和に等しい』

と説明しました。

ここでの検討では、重ね合わせの理としての個々の電圧源／電流源を

- ① 回路のインピーダンスを得るために、図 1 の入力端子 V_1 に「仮に加えた」として考える電流源 I 。電流 I を加えて端子電圧が V_1 になれば、それで GIC 回路の入力インピーダンス Z_{in} を求めることができるから。これを取り去ったときには、その点は開放
- ② 図 1 の GIC 回路の右側の OP アンプ U1。これを取り去ったときには、この OP アンプの出力 V_{U1out} 接続点はグラウンドにショート ($V_{U1out} = V_4 = 0$)
- ③ 図 1 の GIC 回路の左側の OP アンプ U2。これを取り去ったときには、この OP アンプの出力 V_{U2out} 接続点はグラウンドにショート ($V_{U2out} = V_2 = 0$)

として考えて (計算の戦略を立てて) みます。重ね合わせの理を用いると、回路網の計算をかなりすっきりと行えます。

実際に重ね合わせの理を適用してみる

先に示したように、解説文章を多めにして数式導出を進めてみたいと思います。式展開は単純に加減乗除しているだけのものなので、以降の展開を追っていくのは簡単だと思います。

アナログ電子回路技術ノート

TNJ-071

なお書き始めの現時点、年末押し迫った深夜の自宅においては、本当に導出できるかどうか、とても不安があります（笑）。

ステップ1「電流源のみが回路入力に接続された条件」

まず最初にステップ1として、電流源 I のみが入力 Z_{in} に接続された条件を計算してみます。二つのOPアンプ出力は電圧源ですが、重ね合わせの理では、OPアンプが無い条件（電圧源が無い条件）で、OPアンプ出力（電圧源）接続点はグラウンドにショートとなりますので、

$$V_{U1out} = V_4 = 0$$

$$V_{U2out} = V_2 = 0$$

この条件（二つのOPアンプが無い条件）でOPアンプU1の非反転入力と反転入力の端子間差電圧を V_{U1in0} とすれば、

$$V_{U1in0} = (V_1 - V_3) = Z_1 I + V_2 - V_3 = Z_1 I \quad (14)$$

これは V_2 がゼロですから V_3 もゼロ（ V_3 はOPアンプの入力端子しかないので、ゼロとして決まります）で、 $V_2 = V_3$ になるからです。同じくOPアンプU2の非反転入力と反転入力の端子間差電圧を V_{U2in0} とすれば、

$$V_{U2in0} = V_5 - V_3 = 0$$

これは V_2, V_4 がゼロですから

$$V_2 = V_3 = V_4 = V_5 = 0$$

となるからです（ V_5 もOPアンプの入力端子しかないので、ゼロとして決まります）。これがステップ1です。

ステップ2「OPアンプU1のみが接続された条件」

つづいてステップ2として、OPアンプU1のみが接続された条件（ $V_4 = V_{U1out}, V_2 = 0$ ）を計算してみましょう。電流源 I は接続されませんので、端子 Z_{in} は開放になります。この条件でOPアンプU1の非反転入力と反転入力の端子間差電圧を V_{U1in1} とすれば、

$$V_{U1in1} = Z_1 0 - \frac{Z_2}{Z_2 + Z_3} V_{U1out} = -\frac{Z_2}{Z_2 + Z_3} V_{U1out} \quad (15)$$

これは $V_{U2out} = V_2 = 0$ だからです。同じくOPアンプU2の非反転入力と反転入力の端子間差電圧を V_{U2in1} とすれば、

$$V_{U2in1} = \left(-\frac{Z_4}{Z_4 + Z_5} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U1out} \quad (16)$$

が得られます。これがステップ2です。

ステップ3「OPアンプU2のみが接続された条件」

ステップ3として、OPアンプU2のみが接続された条件（ $V_2 = V_{U2out}, V_4 = 0$ ）を計算してみましょう。電流源 I は接続されませんので、端子 Z_{in} は開放になります。この条件でOPアンプU1の非反転入力と反転入力の端子間差電圧を V_{U1in2} とすれば、

$$V_{U1in2} = Z_1 0 + \frac{Z_2}{Z_2 + Z_3} V_{U2out} = \frac{Z_2}{Z_2 + Z_3} V_{U2out} \quad (17)$$

同じくOPアンプU2の非反転入力と反転入力の端子間差電圧を V_{U2in2} とすれば、

$$V_{U2in2} = -\frac{Z_3}{Z_2 + Z_3} V_{U2out} \quad (18)$$

これは $V_{U1out} = V_4 = 0$ だからです。符号がマイナスなのは、OPアンプU2の非反転入力と反転入力の端子間差電圧を V_{U2in2} に接続されているからです。

ステップ4「重ね合わせをする」

つづいてステップ1からステップ3で得られたU1, U2の非反転入力と反転入力の端子間差電圧を重ね合わせします（重ね合わせ

せた電圧を $V_{U1in-ALL}, V_{U2in-ALL}$ とします）。それぞれのOPアンプの開ループ利得を A_{U1}, A_{U2} とすれば、それぞれのOPアンプの出力電圧は

$$\begin{aligned} V_{U1out} &= A_{U1} V_{U1in-ALL} \\ &= A_{U1} (V_{U1in0} + V_{U1in1} + V_{U1in2}) \end{aligned} \quad (19)$$

$$\begin{aligned} V_{U2out} &= A_{U2} V_{U2in-ALL} \\ &= A_{U2} (V_{U2in0} + V_{U2in1} + V_{U2in2}) \end{aligned} \quad (20)$$

が得られます。まずにU1の出力 V_{U1out} について重ね合わせの計算をしてみると

$$\begin{aligned} V_{U1out} &= A_{U1} \left(Z_1 I - \frac{Z_2}{Z_2 + Z_3} V_{U1out} \right. \\ &\quad \left. + \frac{Z_2}{Z_2 + Z_3} V_{U2out} \right) \end{aligned} \quad (21)$$

U2の出力 V_{U2out} について重ね合わせの計算をしてみると

$$\begin{aligned} V_{U2out} &= A_{U2} \left[0 + \left(-\frac{Z_4}{Z_4 + Z_5} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U1out} \right. \\ &\quad \left. - \frac{Z_3}{Z_2 + Z_3} V_{U2out} \right] \end{aligned} \quad (22)$$

なお最終的には、入力端子に電流 I を加えたときの端子電圧 V_1 を求めたいので（入力端子のインピーダンス $Z_{in} = V_1 / I$ を求めたいので）

$$V_1 = Z_1 I + V_{U2out} \quad (23)$$

を得ることが当面のゴールです。

得られた式を単に加減乗除で変形していくと答えが得られるようになる

見出しのとおりです…。まず式(21)を変形します。 A_{U1} を分解し、赤部を左辺に移項します。

$$\begin{aligned} V_{U1out} &= A_{U1} Z_1 I - \frac{A_{U1} Z_2}{Z_2 + Z_3} V_{U1out} + \frac{A_{U1} Z_2}{Z_2 + Z_3} V_{U2out} \\ \left(1 + \frac{A_{U1} Z_2}{Z_2 + Z_3} \right) V_{U1out} &= A_{U1} Z_1 I + \frac{A_{U1} Z_2}{Z_2 + Z_3} V_{U2out} \end{aligned}$$

両辺を A_{U1} で割り、左辺を通分します。

$$\frac{1}{A_{U1}} \left[\frac{Z_3 + (1 + A_{U1}) Z_2}{Z_2 + Z_3} \right] V_{U1out} = Z_1 I + \frac{Z_2}{Z_2 + Z_3} V_{U2out}$$

V_{U1out} の係数で両辺を割ります。

$$\begin{aligned} V_{U1out} &= \frac{A_{U1} (Z_2 + Z_3)}{Z_3 + (1 + A_{U1}) Z_2} Z_1 I \\ &\quad + \frac{A_{U1} Z_2}{Z_3 + (1 + A_{U1}) Z_2} V_{U2out} \end{aligned} \quad (24)$$

つづいて式(22)を再掲します。

$$\begin{aligned} V_{U2out} &= A_{U2} \left[\left(-\frac{Z_4}{Z_4 + Z_5} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U1out} \right. \\ &\quad \left. - \frac{Z_3}{Z_2 + Z_3} V_{U2out} \right] \end{aligned} \quad (22 \text{ 再掲})$$

この両辺を A_{U2} で割って、右辺第2項（赤部分）を移項します。

$$\begin{aligned} \frac{V_{U2out}}{A_{U2}} &= \left(-\frac{Z_4}{Z_4 + Z_5} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U1out} - \frac{Z_3}{Z_2 + Z_3} V_{U2out} \\ \frac{V_{U2out}}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} V_{U2out} &= \left(-\frac{Z_4}{Z_4 + Z_5} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U1out} \end{aligned}$$

ここに式(24)を以下のように代入し、 V_{U1out} を消し

アナログ電子回路技術ノート

TNJ-071

$$\begin{aligned} & \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U2out} \\ &= \left(-\frac{Z_4}{Z_4 + Z_5} + \frac{Z_3}{Z_2 + Z_3} \right) \left[\frac{A_{U1}(Z_2 + Z_3)}{Z_3 + (1 + A_{U1})Z_2} Z_1 I \right. \\ & \quad \left. + \frac{A_{U1}Z_2}{Z_3 + (1 + A_{U1})Z_2} V_{U2out} \right] \end{aligned} \quad (25)$$

右辺の V_{U2out} の項(赤部分)を左辺に移項すると

$$\begin{aligned} & \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U2out} \\ &+ \left(\frac{Z_4}{Z_4 + Z_5} - \frac{Z_3}{Z_2 + Z_3} \right) \frac{A_{U1}Z_2}{Z_3 + (1 + A_{U1})Z_2} V_{U2out} \\ &= \left(-\frac{Z_4}{Z_4 + Z_5} + \frac{Z_3}{Z_2 + Z_3} \right) \left[\frac{A_{U1}(Z_2 + Z_3)}{Z_3 + (1 + A_{U1})Z_2} Z_1 I \right] \end{aligned} \quad (26)$$

赤部分の V_{U2out} の係数(Z_2 は除外)で両辺を割ります

$$\begin{aligned} & \left[\frac{Z_3 + (1 + A_{U1})Z_2}{A_{U1}} \right] \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U2out} \\ &+ \left(\frac{Z_4}{Z_4 + Z_5} - \frac{Z_3}{Z_2 + Z_3} \right) Z_2 V_{U2out} \\ &= \left(-\frac{Z_4}{Z_4 + Z_5} + \frac{Z_3}{Z_2 + Z_3} \right) (Z_2 + Z_3) Z_1 I \end{aligned} \quad (27)$$

上記右辺の赤で示したカッコ内の部分で、両辺を割ります。得られた式の青部分は以降で説明します。

$$\begin{aligned} & \frac{1}{A_{U1}} \frac{Z_3 + (1 + A_{U1})Z_2}{\left(-\frac{Z_4}{Z_4 + Z_5} + \frac{Z_3}{Z_2 + Z_3} \right)} \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U2out} \\ & - Z_2 V_{U2out} = (Z_2 + Z_3) Z_1 I \end{aligned} \quad (28)$$

一旦検算してみる

ここで $A_{U1} \approx \infty, A_{U2} \approx \infty$ として、端子 Z_{in} から見たインピーダンスの式(1)が得られるかどうか検算してみましょう。 $A_{U1} \approx \infty$ であれば、式(28)の青で示した以下の部分は

$$\frac{1}{A_{U1}} \frac{Z_3 + (1 + A_{U1})Z_2}{1} = \frac{Z_3 + Z_2}{A_{U1}} + \frac{Z_2}{1} \approx Z_2 \quad (29)$$

となりますし、 $1/A_{U2}$ の項はゼロです。そのため式(28)は

$$\begin{aligned} & \frac{Z_2}{-\frac{Z_4}{Z_4 + Z_5} + \frac{Z_3}{Z_2 + Z_3}} \left(\frac{Z_3}{Z_2 + Z_3} \right) V_{U2out} - Z_2 V_{U2out} \\ &= (Z_2 + Z_3) Z_1 I \end{aligned} \quad (30)$$

と表すことができます。ここで左辺第1項を変形すると

$$\begin{aligned} & \frac{Z_2(Z_2 + Z_3)(Z_4 + Z_5)}{Z_3(Z_4 + Z_5) - Z_4(Z_2 + Z_3)} \left(\frac{Z_3}{Z_2 + Z_3} \right) V_{U2out} - Z_2 V_{U2out} \\ &= (Z_2 + Z_3) Z_1 I \end{aligned} \quad (31)$$

その項の分母を展開します。そうすると以下の赤部分がキャンセルされ

$$\begin{aligned} & \frac{Z_2(Z_2 + Z_3)(Z_4 + Z_5)}{Z_3Z_4 + Z_3Z_5 - Z_2Z_4 - Z_3Z_4} \left(\frac{Z_3}{Z_2 + Z_3} \right) V_{U2out} - Z_2 V_{U2out} \\ &= (Z_2 + Z_3) Z_1 I \end{aligned} \quad (32)$$

$$\frac{Z_2(Z_4 + Z_5)}{Z_3Z_5 - Z_2Z_4} Z_3 V_{U2out} - Z_2 V_{U2out} = (Z_2 + Z_3) Z_1 I \quad (33)$$

が得られます。

つづいて端子 V_2 の電圧 V_{U2out} を得るため、式を V_{U2out} でくくり、通分します。

$$\frac{Z_2Z_3(Z_4 + Z_5) - Z_2(Z_3Z_5 - Z_2Z_4)}{Z_3Z_5 - Z_2Z_4} V_{U2out} \quad (34)$$

$$= (Z_2 + Z_3) Z_1 I$$

そうすると赤部分がキャンセルされ

$$\frac{Z_2Z_3Z_4 + Z_2Z_2Z_4}{Z_3Z_5 - Z_2Z_4} V_{U2out} = (Z_2 + Z_3) Z_1 I \quad (35)$$

$$\begin{aligned} V_{U2out} &= \frac{(Z_2 + Z_3)(Z_3Z_5 - Z_2Z_4)}{Z_2Z_3Z_4 + Z_2Z_2Z_4} Z_1 I \\ &= \frac{(Z_2 + Z_3)(Z_3Z_5 - Z_2Z_4)}{Z_2Z_4(Z_2 + Z_3)} Z_1 I = \frac{Z_3Z_5 - Z_2Z_4}{Z_2Z_4} Z_1 I \end{aligned} \quad (36)$$

このように端子 V_2 の電圧 V_{U2out} が得られました。当面のゴールが式(23)

$$V_1 = Z_1 I + V_{U2out} \quad (23 \text{ 再掲})$$

でしたので、これを計算してみます。上記の式の V_{U2out} に式(36)を代入すると

$$V_1 = Z_1 I + \frac{Z_3Z_5 - Z_2Z_4}{Z_2Z_4} Z_1 I \quad (37)$$

通分し分子も整理すると、赤部分がキャンセルされます。

$$\begin{aligned} V_1 &= \frac{Z_2Z_4 + Z_3Z_5 - Z_2Z_4}{Z_2Z_4} Z_1 I \\ &= \frac{Z_3Z_5}{Z_2Z_4} Z_1 I = \frac{Z_1Z_3Z_5}{Z_2Z_4} I \end{aligned} \quad (38)$$

これで式(1)に相当するものが得られました。計算は合っているようです。

OP アンプの開ループ利得が有限な場合の結果を得てみる

どうやら大丈夫なことが確認できたところで、OP アンプの開ループ利得が有限な場合の詳細計算に突入してみましょう。まず式(28)を再掲し、赤部分を変形します。展開のストーリーはここでも端子 V_2 の電圧 V_{U2out} を軸に考えます。

$$\begin{aligned} & \frac{1}{A_{U1}} \frac{Z_3 + (1 + A_{U1})Z_2}{\left(-\frac{Z_4}{Z_4 + Z_5} + \frac{Z_3}{Z_2 + Z_3} \right)} \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U2out} \\ & - Z_2 V_{U2out} = (Z_2 + Z_3) Z_1 I \end{aligned} \quad (28 \text{ 再掲})$$

上記の赤部分を通分すると、以下の赤部分がキャンセルされます。

$$\begin{aligned} & \frac{1}{A_{U1}} \frac{Z_3 + (1 + A_{U1})Z_2}{\left[\frac{-Z_4(Z_2 + Z_3) + Z_3(Z_4 + Z_5)}{(Z_4 + Z_5)(Z_2 + Z_3)} \right]} \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U2out} \\ & - Z_2 V_{U2out} = (Z_2 + Z_3) Z_1 I \end{aligned} \quad (39)$$

$$\begin{aligned} & \frac{1}{A_{U1}} \frac{Z_3 + (1 + A_{U1})Z_2}{\frac{Z_3Z_5 - Z_2Z_4}{(Z_4 + Z_5)(Z_2 + Z_3)}} \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U2out} \\ & - Z_2 V_{U2out} = (Z_2 + Z_3) Z_1 I \end{aligned} \quad (40)$$

両辺を上記の青部分に相当する $Z_2 + Z_3$ で両辺を割ります。

$$\begin{aligned} & \frac{1}{A_{U1}} \frac{Z_3 + (1 + A_{U1})Z_2}{\frac{Z_3Z_5 - Z_2Z_4}{Z_4 + Z_5}} \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) V_{U2out} \\ & - \frac{Z_2}{Z_2 + Z_3} V_{U2out} = Z_1 I \end{aligned} \quad (41)$$

両辺を $V_{U2out}Z_1$ で割ります。

$$\begin{aligned} & \frac{1}{Z_1 A_{U1}} \frac{Z_3 + (1 + A_{U1})Z_2}{\frac{Z_3Z_5 - Z_2Z_4}{Z_4 + Z_5}} \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) - \frac{Z_2}{Z_1(Z_2 + Z_3)} \\ &= \frac{I}{V_{U2out}} \end{aligned} \quad (42)$$

アナログ電子回路技術ノート

TNJ-071

アドミッタンス（インピーダンスの逆数）で検討する

以降では図 1 の端子 V_2 （電圧 V_{U2out} ）から見たアドミッタンス Y_{V2} （インピーダンス Z_{V2} の逆数）

$$Y_{V2} = \frac{1}{Z_{V2}} = \frac{I}{V_{U2out}} = \frac{I}{V_2} \quad (43)$$

を求めるストーリーとしています。理由は数式の展開（説明）が楽になるからです。また以降の図 2 で示す並列接続モデルでも説明がしやすくなるからです。式(43)に式(42)の左辺を代入すると、

$$Y_{V2} = \frac{1}{Z_1 A_{U1}} \cdot \frac{Z_3 + (1 + A_{U1})Z_2}{\frac{Z_3 Z_5 - Z_2 Z_4}{Z_4 + Z_5}} \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) - \frac{Z_2}{Z_1(Z_2 + Z_3)} \quad (44)$$

上記の式(44)の右辺を取り出し、以下の赤の部分に着目します。

$$\frac{1}{Z_1 A_{U1}} \cdot \frac{Z_3 + (1 + A_{U1})Z_2}{\frac{Z_3 Z_5 - Z_2 Z_4}{Z_4 + Z_5}} \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) - \frac{Z_2}{Z_1(Z_2 + Z_3)}$$

この赤部分は

$$\begin{aligned} & \frac{1}{Z_1 A_{U1}} \cdot \frac{Z_3 + (1 + A_{U1})Z_2}{\frac{Z_3 Z_5 - Z_2 Z_4}{Z_4 + Z_5}} = \frac{Z_4 + Z_5}{Z_1 A_{U1}} \cdot \frac{Z_3 + (1 + A_{U1})Z_2}{Z_3 Z_5 - Z_2 Z_4} \\ & = \frac{Z_4 + Z_5}{Z_1 A_{U1}} \cdot \frac{Z_3 + Z_2 + A_{U1}Z_2}{Z_3 Z_5 - Z_2 Z_4} \\ & = \frac{(Z_4 + Z_5)(Z_2 + Z_3)}{A_{U1}Z_1(Z_3 Z_5 - Z_2 Z_4)} + \frac{(Z_4 + Z_5)Z_2}{Z_1(Z_3 Z_5 - Z_2 Z_4)} \end{aligned} \quad (45)$$

と変形できます。青部分を分離しました。またその第 2 項では分母・分子の A_{U1} を取り去っています。ここで

$$k = \frac{Z_4 + Z_5}{Z_1(Z_3 Z_5 - Z_2 Z_4)} \quad (46)$$

とすれば式(45)の赤部分は

$$\begin{aligned} & \frac{1}{Z_1 A_{U1}} \cdot \frac{Z_3 + (1 + A_{U1})Z_2}{\frac{Z_3 Z_5 - Z_2 Z_4}{Z_4 + Z_5}} = \frac{Z_3 + Z_2 + Z_2 A_{U1}}{Z_1 A_{U1} \frac{Z_3 Z_5 - Z_2 Z_4}{Z_4 + Z_5}} \\ & = \frac{(Z_4 + Z_5)(Z_2 + Z_3)}{A_{U1}Z_1(Z_3 Z_5 - Z_2 Z_4)} + \frac{(Z_4 + Z_5)Z_2}{Z_1(Z_3 Z_5 - Z_2 Z_4)} \\ & = \frac{k(Z_2 + Z_3)}{A_{U1}} + kZ_2 \end{aligned} \quad (47)$$

青部分もキャンセルされ、このように k を使って見通し良く表現できます。

開ループ利得に関係する項と関係しない項にわけられる

そうすると端子 V_2 （電圧 V_{U2out} ）から見たアドミッタンス Y_{V2} である上記の式(44)は

$$Y_{V2} = \left[\frac{k(Z_2 + Z_3)}{A_{U1}} + kZ_2 \right] \left(\frac{1}{A_{U2}} + \frac{Z_3}{Z_2 + Z_3} \right) - \frac{Z_2}{Z_1(Z_2 + Z_3)} \quad (48)$$

となり、この式(48)は OP アンプの開ループ利得 A_{U1}, A_{U2} に関係する項

$$\begin{aligned} & \left[\frac{k(Z_2 + Z_3)}{A_{U1}} + kZ_2 \right] \frac{1}{A_{U2}} + \frac{kZ_3}{A_{U1}} \\ & = \frac{k(Z_2 + Z_3)}{A_{U1}A_{U2}} + \frac{kZ_3}{A_{U1}} + \frac{kZ_2}{A_{U2}} \end{aligned} \quad (49)$$

と関係しない項

$$\frac{kZ_2 Z_3}{Z_2 + Z_3} - \frac{Z_2}{Z_1(Z_2 + Z_3)} \quad (50)$$

に分解できることが分かります。

開ループ利得が有限な場合の結果を「検算」する

開ループ利得が無限大の条件で検算してみる

OP アンプの開ループ利得が無限大の条件で検算してみましょう。OP アンプの開ループ利得 A_{U1}, A_{U2} が関係する項となる式(49)は、 $A_{U1} \approx \infty, A_{U2} \approx \infty$ ではゼロになります。アドミッタンスがゼロということはインピーダンスが無限大であり、この部分が回路動作に影響を与えないことが分かります。

端子 V_2 から見たアドミッタンス Y_{V2} のうち「開ループ利得 A_{U1}, A_{U2} に関係しない項」である式(50)と式(23)により、式(1)が得られるか、あらためて検算してみます。この項を $Y_{V2}(@URT)$ とし（Unrelated Term = @URT）、式(50)で k とした部分を元に戻すと

$$\begin{aligned} Y_{V2}(@URT) &= \frac{kZ_2 Z_3}{Z_2 + Z_3} - \frac{Z_2}{Z_1(Z_2 + Z_3)} \\ &= \frac{Z_4 + Z_5}{Z_1(Z_3 Z_5 - Z_2 Z_4)} \cdot \frac{Z_2 Z_3}{Z_2 + Z_3} - \frac{Z_2}{Z_1(Z_2 + Z_3)} \end{aligned}$$

つづいて式全体をこの第 2 項でくくります。

$$= \left[\frac{(Z_4 + Z_5)Z_3}{Z_3 Z_5 - Z_2 Z_4} - 1 \right] \frac{Z_2}{Z_1(Z_2 + Z_3)}$$

さらに[]の中を通分します。そうすると $Z_3 Z_5$ がキャンセルされます。

$$\begin{aligned} &= \frac{(Z_4 + Z_5)Z_3 - Z_3 Z_5 + Z_2 Z_4}{Z_3 Z_5 - Z_2 Z_4} \cdot \frac{Z_2}{Z_1(Z_2 + Z_3)} \\ &= \frac{Z_3 Z_4 + Z_2 Z_4}{Z_3 Z_5 - Z_2 Z_4} \cdot \frac{Z_2}{Z_1(Z_2 + Z_3)} \\ &= \frac{(Z_2 + Z_3)Z_4}{Z_3 Z_5 - Z_2 Z_4} \cdot \frac{Z_2}{Z_1(Z_2 + Z_3)} = \frac{Z_2 Z_4}{Z_1(Z_3 Z_5 - Z_2 Z_4)} \end{aligned} \quad (51)$$

インピーダンスに戻してみる

ここまで端子 V_2 から見たアドミッタンス $Y_{V2}(@URT)$ で計算してきましたので、上記の式(51)を逆数にして、インピーダンス $Z_{V2}(@URT)$ に変換してみると

$$Z_{V2}(@URT) = \frac{1}{Y_{V2}(@URT)} = \frac{Z_3 Z_5 - Z_2 Z_4}{Z_2 Z_4} Z_1 \quad (52)$$

となり、よかった…。端子 V_2 から見たインピーダンスに関連する式(36)と同じ結果が得られました。でも、ここまでの導出には、相当な時間を要してしまいました（汗）。

開ループ利得が有限な場合の結果を検証する

ここまでで分かったこととして、端子 V_2 （電圧 V_{U2out} ）から見たアドミッタンスである式(48) [その要素は式(49)、式(50)でもあります] は、図 2 のように「4 素子のアドミッタンスの並列接続」として

$$Y_{V2\alpha} = \frac{k(Z_2 + Z_3)}{A_{U1}A_{U2}} = \frac{Z_4 + Z_5}{Z_1(Z_3 Z_5 - Z_2 Z_4)} \cdot \frac{Z_2 + Z_3}{A_{U1}A_{U2}} \quad (53)$$

$$Y_{V2\beta} = \frac{kZ_3}{A_{U1}} = \frac{Z_4 + Z_5}{Z_1(Z_3 Z_5 - Z_2 Z_4)} \cdot \frac{Z_3}{A_{U1}} \quad (54)$$

$$Y_{V2\gamma} = \frac{kZ_2}{A_{U2}} = \frac{Z_4 + Z_5}{Z_1(Z_3 Z_5 - Z_2 Z_4)} \cdot \frac{Z_2}{A_{U2}} \quad (55)$$

アナログ電子回路技術ノート

TNJ-071

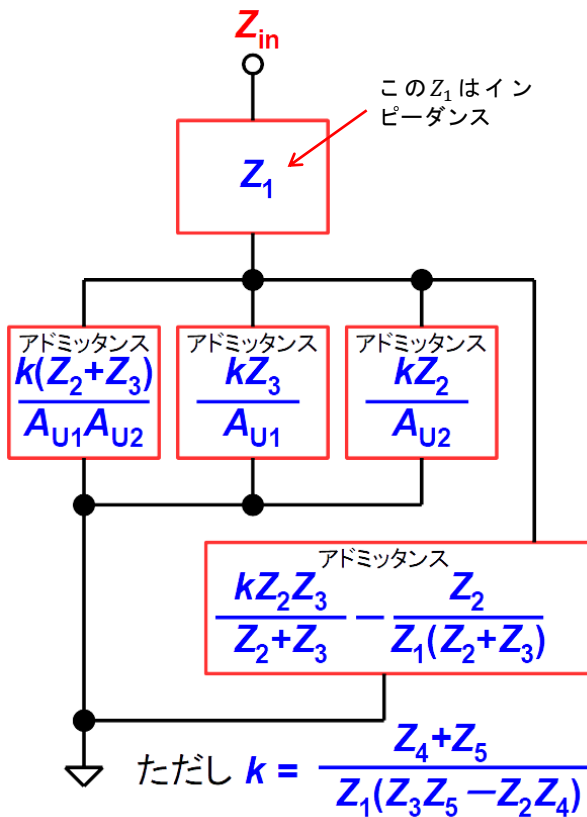


図 2. 開ループ利得が有限な場合の GIC 回路のモデル

最後のひとつは開ループ利得に影響を受けない部分で

$$\begin{aligned}
 Y_{V2\delta} &= \frac{kZ_2Z_3}{Z_2 + Z_3} - \frac{Z_2}{Z_1(Z_2 + Z_3)} \\
 &= \frac{Z_4 + Z_5}{Z_1(Z_3Z_5 - Z_2Z_4)} \cdot \frac{Z_2Z_3}{Z_2 + Z_3} - \frac{Z_2}{Z_1(Z_2 + Z_3)} \\
 &= \frac{Z_2Z_4}{Z_1(Z_3Z_5 - Z_2Z_4)} \quad (56)
 \end{aligned}$$

とモデル化できることが分かりました。

GIC 回路の入力端子で得られるインピーダンス Z_{in} は、この合成アドミッタンスを逆数にしてインピーダンスとし、さらにこれに Z_1 を直列接続したものとしてモデル化できることになります。

A_{U1} と A_{U2} が無限大であれば、式(53)から式(55)のアドミッタンスがゼロとなり、式(56)のアドミッタンスのみがノン・ゼロとして得られます。しかし A_{U1} と A_{U2} が有限だと式(53)から式(55)のアドミッタンスが大きくなり、これが GIC 回路の入力インピーダンス Z_{in} を変化させてしまいます。

科学技術計算ソフトウェアで検証してみる

図 2 に示した式(53)から式(56)の並列接続に Z_1 を接続した Z_{in} の計算式が本当に正しいかどうか (GIC 回路の入力インピーダンス Z_{in} になるかどうか) を検証してみます。図 3 は前回の TNJ-070 の図 10 で紹介した GIC 回路で FDNR を構成したものを、計算式による数値計算とびつたり答えを合わせるため OP アンプを理想化 Laplace モデルとしたものです。パラメータは前回の TNJ-070 の図 10 の OP アンプと同じになるように、開ループ DC 利得

$Avol(DC) = 10M$ ($1E7 = 1 \times 10^7$)、利得帯域幅 $GBW = 100MHz$ に設定します。そのため Laplace モデルでは

$$laplace(1E7/(1+s/62.83))$$

とします。 $1+s/62.83$ が 10Hz のドミナント・ポール (開ループ利得が $-3dB$ になるポイント) を決める部分となり、これで利得帯域幅 $GBW = 100MHz$ になります。バイアス抵抗 R_7 も $1T \Omega$ として、影響が出ないようにしてあります (このバイアス抵抗の影響については、次回の TNJ-072 で詳しく検討してみます)。

LTspice による図 3 のシミュレーション結果を図 4 (大きさ) と図 5 (位相) に、科学技術計算ソフトウェアを用いて図 2 の数式モデルに図 3 の素子定数を代入し数値計算したものを図 6 (大きさ) と図 7 (位相) に示します。それぞれびつたり同じになっていることが分かります。数式モデルの導出は正しかったようです。

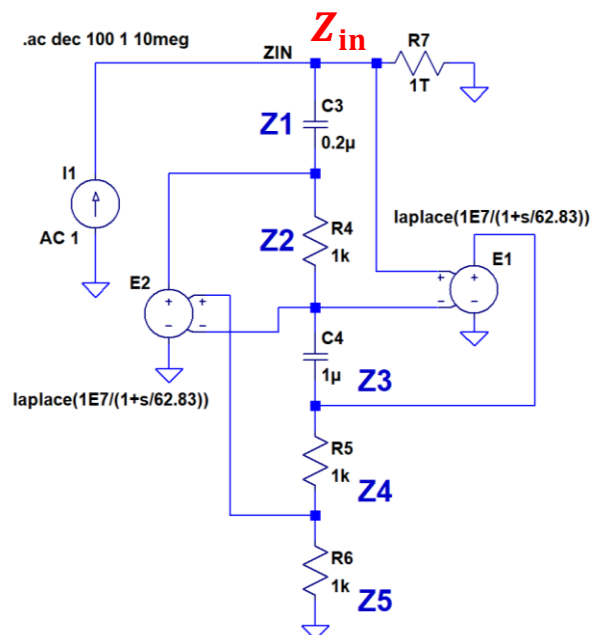
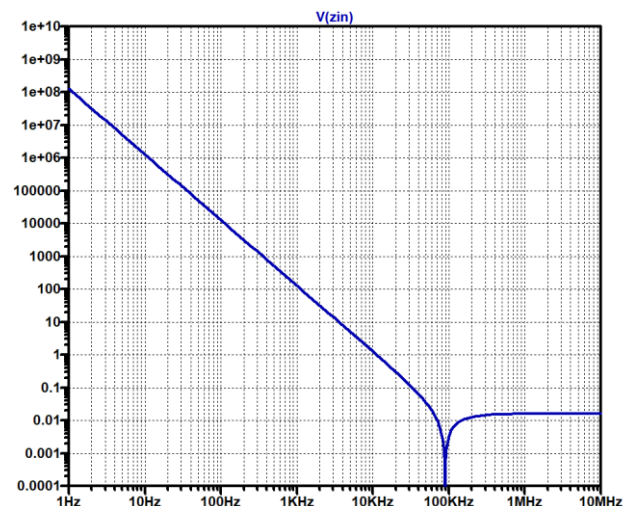


図 3. TNJ-070 の図 10 の OP アンプを Laplace モデルに変換してみた GIC 回路 (LTspice シミュレーション・モデル)

図 4. 図 3 の Z_{in} から見た FDNR インピーダンス (大きさ) の LTspice シミュレーション結果

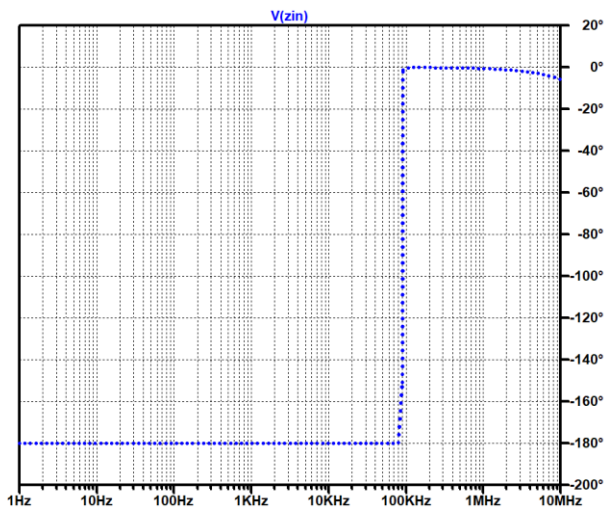


図 5. 図 3 の Z_{in} から見た FDNR インピーダンス (位相) の LTspice シミュレーション結果

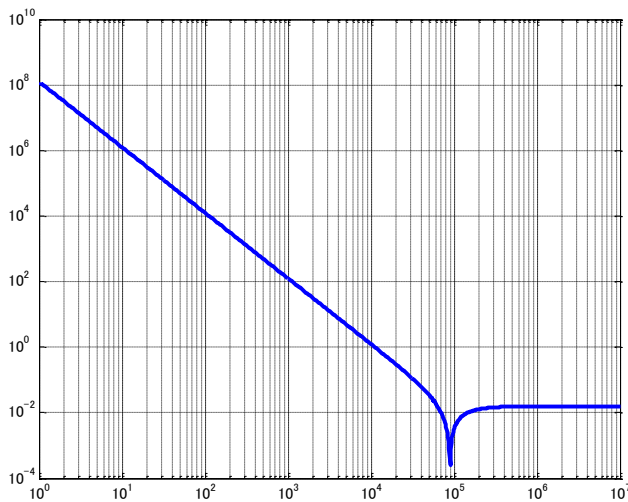


図 5. 図 2 の数式モデルにおいて図 3 の素子定数を用いて数値計算した、 Z_{in} から見た FDNR インピーダンス (大きさ)

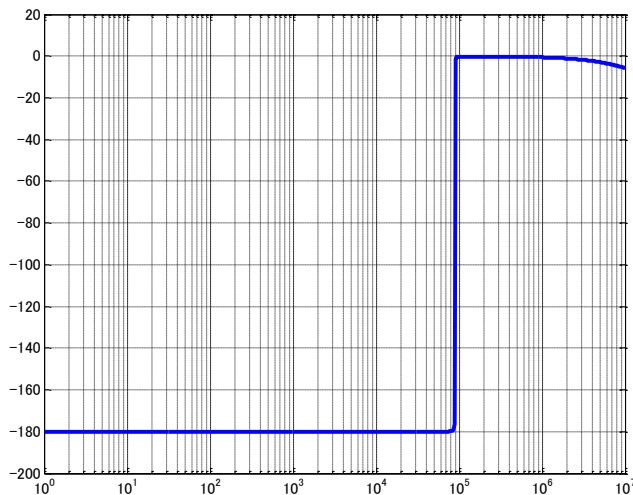


図 6. 図 2 の数式モデルにおいて図 3 の素子定数を用いて数値計算した、 Z_{in} から見た FDNR インピーダンス (位相)

ここで恐ろしいこと (?) に気づく

ここで恐ろしいことに気がつきました (笑)。式(53)から式(56)の分母に

$$Z_3 Z_5 - Z_2 Z_4$$

という「ゼロ」になる可能性のある要素があるではないですか! $Z_3 Z_5 = Z_2 Z_4$ であれば、OP アンプ U1, U2 の開ループ利得がどんなに大きくても、式(53)から式(56)のアドミッタンスがゼロになりえません…。

でももうすこし落ち着いて考えてみると、 $Z_3 Z_5 = Z_2 Z_4$ であれば式(1)は

$$Z_{in} = \frac{Z_1 Z_3 Z_5}{Z_2 Z_4} = Z_1 \quad (57)$$

という単純な結果になり、GIC 回路を使用する必要もありません。また素子定数が変わっても Z_1 と同一の周波数変化特性を維持したいのであれば、 $Z_3 Z_5 : Z_2 Z_4$ が一定となるように素子定数を設定する必要があり、ここでも素子の選び方に大きな制限ができることになります。これで一安心 (?) です。

重ね合わせの理は本当に有益だ!

このように重ね合わせの理を用いることで、たいへん見通しの良い数式導出ができることを確認できました。重ね合わせの理の解析能力 (?) をあらためて思い知った感じでしょうか。相当な「強み」をもつ定理ですね。

式導出の途中 (先に示したように、年末押し迫った深夜の自宅) では答えが出ないかなとビクビクしていましたが、なんとか正しい答えを導出できました。導出できたのはその数日後の大みそか、紅白歌合戦終了時でした。さらに図 5 と図 6 で結果を確認できたのは、新年 3 日でした…。年末年始ずっと相当ウンウン唸っていましたが、よかったです (笑)。

次回予告

今回はこの FDNR 型フィルタ・シリーズの最終回として、このフィルタを活用するうえでのより深いところを考察してみます。とくに、FDNR 型フィルタが高い Q を実現できるため高度なフィルタに適している、という話題を深掘りしてみます。

なお、今回の技術ノートの最初に示した「強みは弱み」についても、ヨタ話しとしてより深くダイビングし、「SWOT 分析」や「クロス SWOT」というもの (フレームワーク) を通じて説明し、それから (本論である) FDNR 型フィルタのバリュー提案までもっていきたいと思います。

参考文献

- [1] PEST 分析の具体例, RICOH のダイレクトマーケティング, <https://drm.ricoh.jp/lab/glossary/g00023.html>
- [2] 特集 フィルタの設計と使い方, トランジスタ技術 SPECIAL No. 44, CQ 出版社
- [3] 石井 聡; OP アンプ回路に「はまりすぎる」重ね合わせの理…それを「ディファレンス・アンプ」で考えてみる, TNJ-035, 回路設計 WEB ラボ, アナログ・デバイス
- [4] 重ね合わせの原理_(電気回路), Wikipedia, [https://ja.wikipedia.org/wiki/重ね合わせの原理_\(電気回路\)](https://ja.wikipedia.org/wiki/重ね合わせの原理_(電気回路))