

低周波アナログ回路の VGA ゲイン設定を上げるとなぜか実ゲインが低下する

著者: 石井 聡

はじめに

設計・評価が完了した時点では、本人としては「これでよし」として量産化（といっても、この技術ノートで説明するものは、そんな大げさなものではありませんでしたが）するものです。しかし往々にしてありがちなことが、「だいぶ時間が経ってから問題が見つかる」ということではないでしょうか。

この技術ノートでは、私が作ったアナログ回路プリント基板、それは LNA（Low Noise Amp）に [AD8092](#)、VGA（Variable Gain Amp）に [AD603](#) が用いられたものでしたが、そこで発生した「不具合」、それも作ってから何年か経過したあとにそれが露呈した話と、それをどのようにトラブルシューティングして修正を施したかという話題をご提供したいと思います。

まずは使用した IC をご紹介

このプリント基板で使用した IC をそれぞれご紹介します。まず [AD8092](#) は、

[AD8092](#): オペアンプ、高速、レール to レール、低価格（デュアル）

【概要】

[AD8091](#)（シングル）と [AD8092](#)（デュアル）は、低価格、電圧帰還の高速アンプであり、+3V、+5V、±5V の電源で作動するように設計されています。これらのデバイスは、負側レールの下側 200mV まで、かつ正側レールの内側 1V までの入力電圧範囲を持つ真の単電源動作機能を備えています。

低価格にもかかわらず、[AD8091](#)/[AD8092](#) は全体に渡って優れた性能と多様性を提供します。出力電圧の振幅はそれぞれのレールの 25mV 以内と拡張されており、優れたオーバードライブ回復特性を備え、最大出力ダイナミックレンジを提供します。

（中略）

広帯域幅で高速スルーレートが備わっているため、これらのアンプは、最大±6V の両電源や+3V～+12V の単電源を必要とする、多くの汎用、高速アプリケーションにも適しています。

というものです。低電圧・低消費電流で低歪み、またセトリグ時間も高速なので、ハイスピードな携帯用／バッテリー駆動の回路で多様に活用できるデバイスといえます。

つづいて [AD603](#) は、

[AD603](#): 可変ゲインアンプ、電圧制御、90MHz、低ノイズ

【概要】

[AD603](#) は、RF および IF の AGC システム用のローノイズ電圧制御アンプです。ピン選択可能な高精度のゲインを提供し、90MHz の帯域幅で -11～+31dB、または 9MHz の帯域幅で +9～+51dB です。外付け抵抗を 1 つ使用すれば、あらゆる中間ゲイン・レンジが得られます。入力換算ノイズ密度は 1.3nV/√Hz で、消費電力は推奨電圧±5V において 125mW です。

デシベルのゲインは「dB 単位でリニア」で、正確に校正され、温度と電源に対して安定しています。ゲインは高インピーダンス（50MΩ）、低バイアス（200nA）の差動入力で制御されます。このとき、スケールリングは 25mV/dB で、1V のゲイン制御電圧で制御できるゲイン・レンジは 40dB に及びます。いずれのレンジを選択しても、1dB のオーバーレンジとアンダーレンジが設けられています。ゲイン制御応答は、40dB の変化に対して 1μs 未満です。

（後略）

[AD603](#) の入力換算ノイズ密度はとても低い

[AD603](#) の 1.3nV/√Hz の入力換算ノイズ密度はかなり低いです…。超ローノイズといわれている OP アンプ、[AD797](#) でも 0.9nV/√Hz ですから、それからプラス 3dB 程度しか悪化していません！

[AD603](#) の入力端子から見た入力抵抗は 100Ω なので、ハイ・インピーダンスの信号源を接続するには適切ではありませんが（減衰してしまうし、結果的に NF が低下するので）、その場合は、前段に OP アンプを使ってプリアンプを構成すると、最適なシステムが実現できそうです。[AD603](#) のブロック図を次頁の図 1 に示します。

[AD603](#) は dB で直線な連続可変減衰量が実現されている

[AD603](#) のアッテネータ・ブロックは 7 段構成の R-2R ラダー抵抗で構成されています。それによりラダーの 1 タップあたりで 6.021dB の減衰が確保され、合計で -42.14dB の「ステップ可変」減衰量が得られます。この「ステップ」の間は、アナログ・デバイセズの特許取得技術により、アナログで内挿され、dB で直線となる「連続可変」減衰量を得ることができます。

また図 1（次頁）から分かるように、ポストアンプは非反転構成となっており、VOUT 端子と FDBK 端子をショートすれば、トータル・ゲインを元々の +9dB～+51dB から、-1dB～+41dB に変更することができます。お気づきになるように、この端子間に適切な抵抗を挿入すれば、この 2 種類のゲイン設定の間となるゲイン可変範囲を実現できます（ゲインを変えることで、OP アンプの GB 積により、動作 -3dB 周波数がそれぞれ変化します）。

ということで、それぞれ特徴のある IC です。

アナログ・デバイセズ株式会社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。
©2017 Analog Devices, Inc. All rights reserved.

Rev. 0

アナログ電子回路技術ノート

TNJ-031

といっても、これは意図的にノイズ・レベルを上昇させるために接続しているもので、「ノイズに塗（まみ）れた信号を観測してみましょう」という、これまた「謎の理由」により接続されているものです（笑）。

この R81 の追加で全体のノイズ・レベルがどれほどになるかを見積もってみましょう。

まず、AD8092 単体の電圧性ノイズは $V_N = 16\text{nV}/\sqrt{\text{Hz}}$ (@ $\pm 5\text{V}$ 電源) です。この技術ノートの最初に、「AD603 の入力換算ノイズ密度はかなり低く $1.3\text{nV}/\sqrt{\text{Hz}}$ 」「超ローノイズといわれている OP アンプ AD797 は $0.9\text{nV}/\sqrt{\text{Hz}}$ 」と説明しました。AD8092 は電圧性ノイズが AD797 に比較して 25dB も高いものです。このように高いノイズ・レベルである理由は、バッファやビデオアンプ用として、低電圧でもスルーレートが高い（入力バイアス電流も $1.4\mu\text{A}$ @ $\pm 5\text{V}$ 電源と大きい）ことなど、単電源用途でも性能が出るように構成されているからだと考えられます。

次に R81 の $11\text{k}\Omega$ で発生する熱ノイズを計算してみます。熱ノイズの式

$$V_{RN} = \sqrt{4kTB R}$$

を用います。ここで k はボルツマン定数、 T は絶対温度、 B は帯域幅で単位は Hz ですが、ここではノイズ密度で考えますので、 $B = 1$ とします。 R は抵抗の大きさです。

この式を用いて 1Hz あたりのノイズ密度を計算すると、 $V_{RN} = 13.5\text{nV}/\sqrt{\text{Hz}}$ となります。

回路で発生するノイズはこれだけではありません。OP アンプの電流性ノイズというものもあります。これはデータシートによると、 $I_N = 900\text{fA}/\sqrt{\text{Hz}}$ (@ $\pm 5\text{V}$ 電源) となり、これが R81 に流れることで電圧降下によりノイズ電圧が発生し、この量は $11\text{k}\Omega \times 900\text{fA}$ から $V_{IN} = 9.9\text{nV}/\sqrt{\text{Hz}}$ と計算できます。なお R82 と R83 でも同じように I_N による電圧降下でノイズ電圧が発生しますが、並列合成抵抗が 456Ω になるため無視できる大きさです（といっても一応計算してみると、 $456\Omega \times 900\text{fA}$ より $V_{IN} = 0.41\text{nV}/\sqrt{\text{Hz}}$ になります）。

これらから合計を Root Sum Square で計算すると、 $16^2 + 13.5^2 + 9.9^2 = 23.2\text{nV}/\sqrt{\text{Hz}}$ になります。ということで「意識的に LNA にならない LNA を構成している」ことになります。

次段の AD603 で構成される VGA は、図 2 の SW5 をハイ・ゲイン側に倒せば、AD603 の GPOS、つまりゲイン設定端子に $+0.3\text{V} \sim +0.7\text{V}$ 位が加わり、最大ゲインのあたりで幅 10dB くらい可変できるという回路です。SW5 をロー・ゲイン側に倒せば、GPOS に $-0.3\text{V} \sim -0.7\text{V}$ 位が加わり、最小ゲインのあたりで幅 10dB くらい可変できます。

来訪した知人が問題点を見つける

このアナログ回路プリント基板の J2 端子に加える入力信号は、キャリア周波数が 625kHz というものです。スペクトラム・アナライザ（以降「スペアナ」）を AD603 出力に接続し、その周波数の周辺だけを観測しながらボリュームの RV51 を回転させると、「あれ？ボリュームでゲインを上げていくと、実際の出力ゲインが下がるよ？」「え！（汗）」「ちょっと待ってね」

「マルチメータで測ってみると、AD603 の GPOS 入力電圧はちゃんとスムーズに変わっているねえ…。その電圧範囲をデータシートで確認してみると、たしかに 10dB くらいの変化量だねえ」と彼。つづけて「スペアナで見てみると、6~7dB くらいまではゲインが上昇するんだけど、それ以上にボリュームを回転させると、ゲインが 5dB くらいまで下がっていくんだよねえ…」

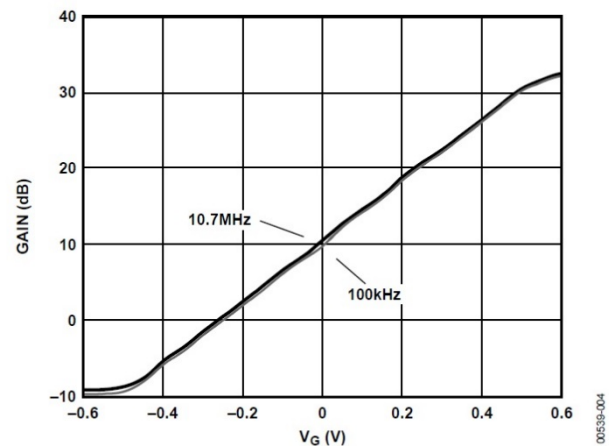


Figure 4. Gain vs. V_G at 100 kHz and 10.7 MHz

図 3. AD603 のゲイン制御電圧と実ゲイン

「動作周波数も低いしねえ…。何が原因なんだろう？」

この基板自体はだいぶ前に作ったものなのですが、実動作としてはそのレンジのところは使わないので、これまで気が付かなかった（問題とはならなかった）のでした。

さて、何が悪かったのでしょうか？

なぜこうなるのか原因が分からない

AD603 のデータシートの GPOS 入力電圧 v.s. ゲインのグラフ（図 3）を見ていました。「おかしいなあ、どうみても下がるようには見えないなあ、当然だよなあ…。あらためて電卓で、R53 ~ R56 と RV51 の抵抗分割で形成される GPOS のゲイン制御電圧を計算してみても $0.3\text{V} \sim 0.7\text{V}$ 程度で、マルチメータで測ったとおり、なおかつ図 3 での目論見レンジのとおりです。

初段のアンプ AD8092 で 30dB、AD603 を最大ゲインにしたときに約 30dB になり、全体で約 60dB という増幅率になっています。

AD603 を交換しても症状は変わりません（とほほ）。

「周波数低いしなあ…。こんなことは変だなあ」と二人で基板を眺めていました。

「ゲインが上昇し、出力が飽和したことが原因でないか？」という意見もありましたが、入力レベルが一定であるため、もし飽和したのであれば、ゲインを上げていっても出力で得られるレベルが低下することはありません。それも原因ではありませんでした。

予想から仮説をたてる

具体的情景は割愛しますが（汗）、そういえば…と、過去によくぶち当たった経験が思い出されてきました。「そうだ、これは異常発振しているのではないか？」と私。「でも 625kHz っていう低い周波数だし、AD603 自体もそんなに高周波対応の IC ではないし…」と彼。

私の「異常発振によって信号のレベルが低下する」という予想は、以下の根拠によるものでした。

- ① どこかで「入出力間が迷結合」していて、ゲインを上げていくと、あるところで異常発振が始まり、さらにゲインを上げていくと異常発振の強度が強まってくる
- ② 異常発振の強度が強まってきた、これが回路のリニアな動作範囲を超えて、飽和してきたことを考える
- ③ そうすると、この異常発振が回路動作の支配的な大振幅となり、希望信号（この状態では異常発振の振幅よりも小

アナログ電子回路技術ノート

TNJ-031

さい) が、本来増幅されるべきものが、異常発振波形の飽和により抑圧され、相対的に増幅率が低下する

この「迷結合」とは、寄生容量や寄生インダクタンスによりプリント基板上の想定外のところで想定外の経路（結合）が出来ていることをいいます。

ともあれこれらの予想から「どこかで迷結合ができていて、VGA AD603 のゲインを上げれば、異常発振のレベルが大きくなり、より深い飽和となってきた、その結果として本来の信号の増幅率が低下してくる」という仮説を立てることができます。この仮説は正しいのでしょうか。

仮説を検証するため実験してみる

「それでは」ということで、これまでスペアナでの観測では、AD603 出力で 625kHz の信号周波数付近しか、狭いスパンでしか見ていなかったものを、スペアナの周波数掃引レンジを 0MHz ~8MHz くらいにして、また RV51 のボリュームはゲイン最大の設定にして測定してみました。AD603 出力に接続するプローブは、回路動作に影響をあまり与えないように、50Ω の同軸ケーブルに 470Ω を直列に接続し、10:1 の Z0 プローブを構成して測定しました。

高いゲインで異常発振が観測された

図 4 のように、4.8MHz あたりでなんだか変なスペクトル（異常発振）が見えました…。ゲイン設定のボリューム RV51 をゲインが低下する方向に廻すとスペクトルが消えました。

「これかぁ…」

「でも 4.8MHz だなんて、低い周波数だよなあ、どんな経路で結合しているんだろう」と、今度はふたりでプリント基板の方を眺めて、しばし沈黙が続きました。

少なくともここで申し上げたいことは、「このような異常発振現象が実際に生じる」ということです。またこれは、OP アンプの帰還ループでの位相余裕不足による異常発振とは異なるものです。このことは、読者の皆様の今後のデバッグ時の「引きだし」として、ご記憶いただければと思うところです。

しかし 4.8MHz とは「とほほ」です。「こんな低い周波数でも異常発振するのねえ…」と彼はいいます。「同感だよなあ。とほほだよ」と私。

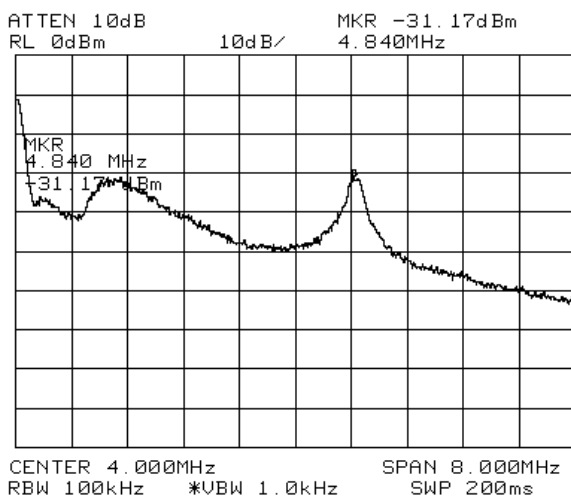


図 4. 4.8MHz あたりでなんだか変なスペクトル（異常発振）が観測された

あらためて切り分けしてみる

プリント基板上で入出力が結合しているのか、それとも測定用のケーブル接続がおかしいのか、最初に確認してみました。

同軸ケーブルの接続もいい加減で、また同軸ケーブルの先端はミノムシ・クリップになっていたので、プローブ接続による電磁結合ループはかなり大きくなっていました。「コイツが原因だったらラッキーなんだが…」と、ミノムシ・クリップのグランド側の接続をいろいろ変えてみましたが、あまり変化はありませんでした。

数 10MHz から数 100MHz を超える周波数レンジに詳しい方、取り扱った経験のある方は知っていると思いますが、「魔法の指」というものがあります。「魔法の指」とは、プリント基板のパターンを指でなぞってみるというものです。指をパターンに近づけると容量変化や抵抗損の変化（もしくは指により形成される他のパターンとの迷結合）により、パターン上の電圧や流れる電流量が少し変化し、それにより異常発振が停止（もしくは迷結合により変化）する、それにより問題点がどこにあるかを探りだす、という技です。

この「魔法の指」でパターンをなぞってみても変化なし。「4.8MHz だもの、当然だよなあ」というところでした。

「出力あたりかねえ？」というので、図 2 の AD603 出力の R58 とその後段の LPF の部品を外しても変化なし。

どうやら AD603 から（謎の LNA の）AD8092 の入力側に「迷結合」により直接戻っているような感じです。

AD8092 と AD603 の段間の結合コンデンサ C51 を切ると発振は止まります。AD8092 のフィードバック抵抗 R83 をピンセットでショートしても（ゲインを低下させると）発振は止まります。入力をグラウンドにショートしても止まります。

これらから異常発振の原因は、LNA AD8092 と VGA AD603 の連鎖（ループ）だろうということが分かりました。

これはプリント基板のパターン・レイアウトが怪しい！

しかし図 2 の回路図上では回路的な帰還経路はありません。この迷結合はプリント基板が原因だろうと、「パターンが怪しい」とばかりに、P 板.com で作ったプリント基板の CAD データの VIEW ファイルを HDD の中から見つけだし、想定外の迷結合ができていそうな経路を追いかけてみました。

「いわくつき」な基板だからこそトラブルが生じていた

このプリント基板は「いわくつき」というのも変ですが、ある個人事業者にアートワーク設計をしてもらったもので、その設計品質があまりにもひどかった（さらに指示が全然通じない…）ので、それまでの設計データを引き上げて P 板.com さんに転注して、以降の仕上げを行ってもらったものです。

図 5 のように CADLUS VIEWER を使って、関係しそうなパターン（ネット）をひとつずつハイライトさせてみました。VGA AD603 (IC51) の 6 ピンや LNA AD8092 (IC57A) の 6 ピンであるマイナス 5V 電源あたりに、どうも怪しいニオイがします。

図 5 ではそのマイナス 5V 電源ネットをハイライト表示にしていますが、VGA AD603 (IC51) の出力が 7 番ピンで、ここと隣の 6 ピン、つまりマイナス 5V 電源が結合し、それが謎の LNA AD8092 (IC57A) の 6 ピンへの「迷結合の帰還経路」となり、連鎖（ループ）が出来てしまっているようです。しかし謎の LNA AD8092 (IC57A) 側はどうなっているのでしょうか。

アナログ電子回路技術ノート

TNJ-031

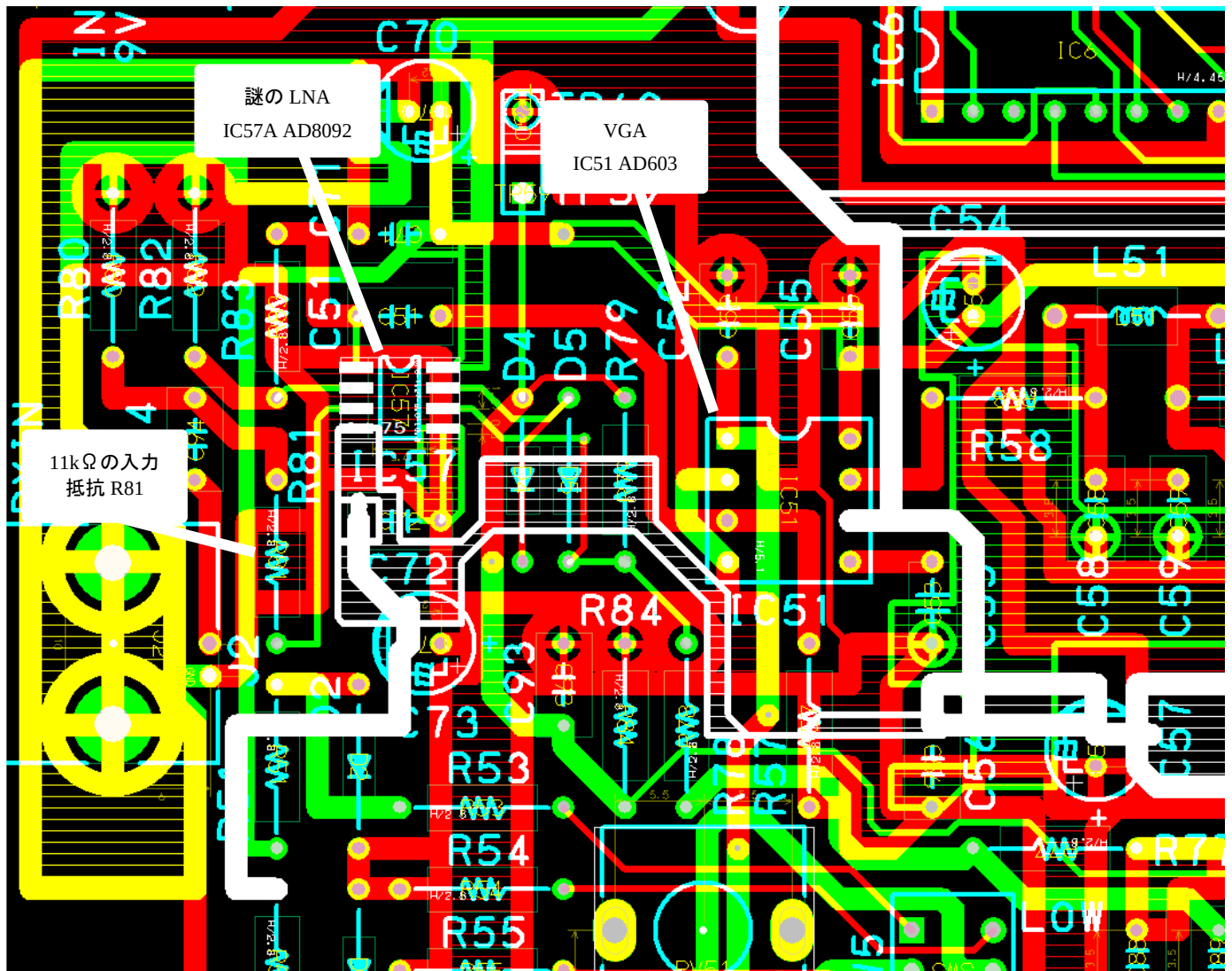


図 5. AD8092 (IC57A) から AD603 (IC51) の経路と並走するマイナス 5V 電源ラインをハイライトしてみた

回路自体が間違っているのではないかな？

「いやいや、基板ではなくて、回路自体が間違っていないかな？」という意見もありました。

ひとつは「AD8092 (IC57A) と AD603 (IC51) の段間の結合コンデンサ C51 を小さくしたらどうか」というコメントでした。

ここは AC 結合のコンデンサですが、この容量を小さくすると、迷結合により出来た連鎖 (ループ) のゲインを低下させることができ、異常発振の対策にはなります。しかし異常発振している周波数が 4.8MHz、希望波の周波数が 625kHz ということで、希望波のゲインも低下してしまうので、そういう対策は (私もちらりとアタマにかすめました) できないのでありました。

もうひとつは「なぜ AD603 (IC51) の 5 番ピン FDBK に 18pF のコンデンサ C53 がついているのか？」というコメントでした。

C53 は、たしかに回路図を再確認し、そして AD603 のデータシートをよく見てみると、+9dB ~ +51dB のゲイン状態で高域ゲインをアップさせるために必要なモノで、なぜこの C53 を最初の設計時に付けていたのか良く分からないのでした (汗)。C53 を取り去っていましたが、異常発振のようすはほとんど変わりませんでした。

謎の LNA 入力のパターンがマイナス電源のパターンに並走していた！

ここまで「発振の原因」に関する物理的な確認として分かったことは、

- ① AD8092 (IC57A) のフィードバック抵抗 R83 をショートしてゲインを下げる
- ② AD8092 の入力をグラウンドにショートする

と異常発振が止まるということでした。

CADLUS VIEWER で図 5 のパターンをよく見てみると、この技術ノートの最初にお話した、謎の LNA を作るために AD8092 (IC57A) の入力に直列に挿入した、R81 11kΩ の AD8092 側のパターンが長く、かつ図 5 でハイライト表示しているマイナス 5V 電源ラインに近づいていることが気になりました！

このようすを写真撮影したものを図 6 に示します。ここでは (以降に説明するように) 直列抵抗の R81 は取り外して、入力 (J2 端子) のスルーホールから直結 (抵抗の足でジャンパ) した状態にしてあるものです。

アナログ電子回路技術ノート

TNJ-031

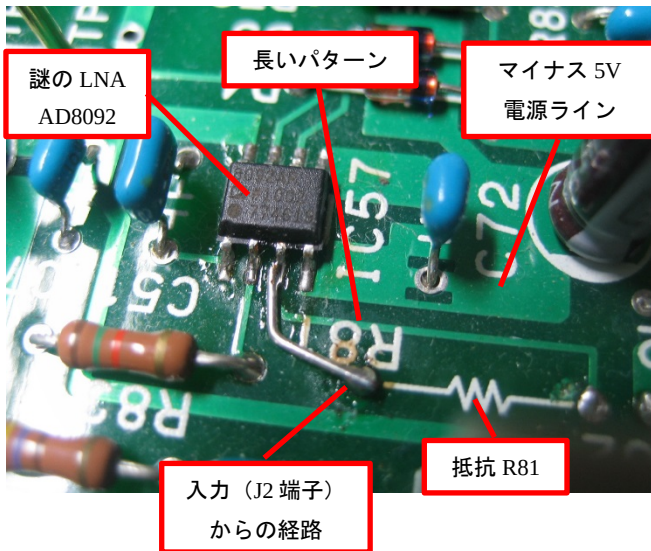


図 6. 「いわくつき」のパターン・レイアウト。入力 (J2 端子) が R81 の左側 (謎の LNA AD8092 の 3 ピン) 側にレイアウトされ、R81 を経由して右側につながり、マイナス 5V 電源ラインに並走して長いパターンになっており、それが 3 ピンに接続されている。この写真ではその長い経路をスキップして、抵抗の足で R81 の左側と 3 ピンをジャンプしてある

図 6 の右下の抵抗のシルクが R81 の部分です。入力 (J2 端子) からの接続が図中の抵抗 R81 の左側になっています。それが R81 を経由して図中の右側につながり、そこから長いパターンを経由して、謎の LNA である AD8092 (IC57A) の 3 ピンに入力されるという構成でした。

他人に責任をなすりつけてはいけませんが (笑) 「いわくつき」な基板であったこと、また使用する抵抗類は、とある理由により 1/4W のリード付きのもので、使用している表面実装の IC やプリント基板のパターンと比較しても大きく長めになる制限があったのでした…。そ・し・て・検図も不十分 (汗) …。

だんだんトラブルの原因が特定できてきた

図 2 のように、謎の LNA AD8092 (IC57A) の 3 ピンは非反転入力端子でありハイ・インピーダンス、また R81 の 11k Ω が接続されていることにより、3 ピンからは 11k Ω が見え、経路のインピーダンスも高い状態になっていました。

入力経路のインピーダンスを下げると発振が止まった

この AD8092 (IC57A) の 3 ピンの経路のインピーダンスを下げて、異常発振がどのように変化するかを実験してみました。あらためて図 6 をご覧ください。ここでは謎の LNA AD8092 (IC57A) 入力に直列に挿入してある R81 11k Ω を取り外し、R81 の入力側と AD8092 (IC57A) の 3 ピンをジャンプしてあります。なお問題と思われたパターンはそのままにして実験してみました。

ジャンプを施すことで、AD8092 (IC57A) の 3 ピンからは 25 Ω (R80 51 Ω と信号源抵抗 50 Ω との並列) が見え、経路のインピーダンスが低下することになります。このとき AD603 (IC51) 出力をスペアナで観測したスペクトルを図 7 に示します。異常発振は止まりました…。信号経路のインピーダンスを低下させることで止まるのです。「なるほどねえ」という感じでした。

R81 の 11k Ω により経路のインピーダンスが高くなり、外部から結合しやすくなっていたのです。普通の LNA として設計する／考えるのであれば、このような高い直列抵抗 R81 は不要です、

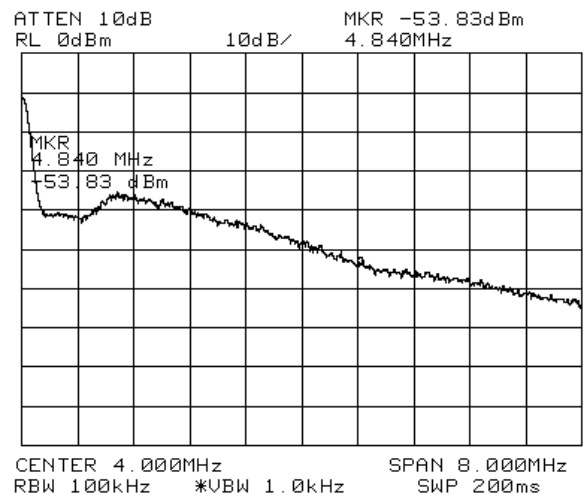


図 7. 入力経路のインピーダンスを下げると 4.8MHz あたりで観測された異常発振が止まった

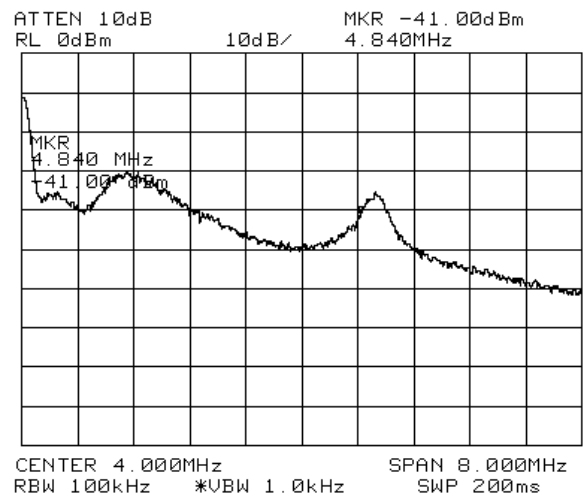


図 8. 問題と思われる長いパターンをカットして、R81 の入力 (J2 端子) 側のスルーホールから IC57A の 3 ピンに 11k Ω を直結した。なんだかまだ発振気味になりそうな「盛り上がり」が見える (なおマークは図 4 でのピーク点の位置のままなので、この図での盛り上がりの頂点は指していない)

というより付けてはいけません！でもこの用途では謎の理由により必要なのでした…。さてどうしたものでしょう…。

想定していた長いパターンだけが問題ではなかった！

次に問題と思われた図 6 の長いパターンをカットして、R81 の入力 (J2 端子) 側のスルーホールから AD8092 (IC57A) の 3 ピンに、「11k Ω を空中配線で直結」してみました。このとき AD603 (IC51) 出力で観測されるスペクトルのようすを図 8 に示します。なんだかまだ発振気味になりそうな「盛り上がり」が見えます。なおマークは図 4 でのピーク点の位置のままなので、この図での盛り上がりの頂点を指していません。

この図 8 のようすは、低周波のエンジニアの方はあまり見ないようなスペクトルかもしれませんが、RF 系のエンジニアの方だとスペアナで良くみる、異常発振時の増幅回路の特性に「そっくり」なのです。まだ対策が完全でないことが分かります。

アナログ電子回路技術ノート

TNJ-031

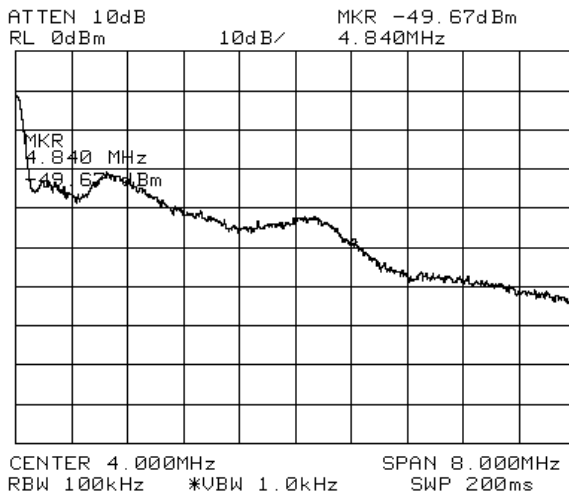


図 9. 10pF を AD8092 の入力とグラウンド間につけるとだいぶ安定する（マークは図 4 でのピーク点の位置のまま）

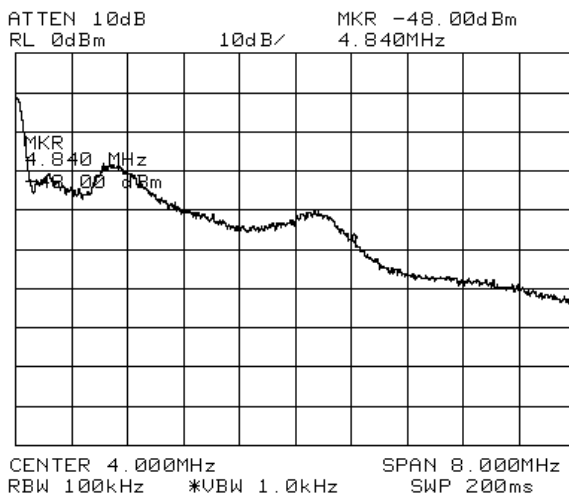


図 10. 10pF を 6pF に変えてみる。あまり劣化しない（マークは図 4 でのピーク点の位置のまま）

ここで分かることは、単純に長いパターンだけが問題の根本原因ではないということです（カットしても消えないから）。

AD8092（IC57A）の入力が R81 の 11k Ω によりハイ・インピーダンスになっているので、周辺のパターン（当初想定していた、マイナス 5V 電源）からの迷結合も大きそうです。

コンデンサを対グラウンドに接続して無理やり対策してみた

ここまでで、マイナス 5V 電源ラインのパターンが不適切そうだということは分かってきましたが、すでに完成したプリント基板ですから、あらためて改版するわけにはいきません。

そこで目の前に転がっていた（他の実験回路から取り外した）10pF を AD8092（IC57A）の入力とグラウンド間につけてみました。これにより問題となっている信号経路のインピーダンスを交流的に下げてみます。

4.8MHz でリアクタンスが $-j3.3k\Omega$ 程度になります。基板を改版できないための「苦肉の対策」です（汗）。

こうすると図 9 のようにだいぶ安定したスペクトルが観測できます。ちょっとピークが出ていますが、3dB 程度ですし、問題なさそうです。しかし通すべきキャリア周波数の 625kHz での減衰が大きくなるため（10pF を接続することで -3dB の周波数が 1.45MHz になってしまうので）、ちょっと問題です。

そこで 10pF を 6pF に変えてみました。この 6pF というのも手持ちの都合ですが、本当に「苦肉な、とっかえひっかえ」です…。これだと逆に、問題の 4.8MHz の減衰が不足するか？とも思われましたが、無事に図 10 のように 10pF と同レベルのスペクトルが得られました。

この状態で図 2 のボリューム RV51 をゲインが上昇する方向に回転させても、「実際の出力ゲインが下がる」という事態はなくなり、ボリュームの回転にあわせてスムーズに出力ゲインが上昇するようになりました。めでたし、めでたし。

これらの実験的アプローチで仮説が検証でき問題を修正できた

最初に立てた仮説、「どこかで迷結合が出来ていて、VGA AD603 のゲインを上げれば、異常発振のレベルが大きくなって、より深い飽和となってきた、その結果として本来の信号の増幅率が低下してくる」を実験的アプローチで検証し、問題を修正することができました。

驚いたことは、「数 MHz という意外と低い周波数でも迷結合が出来て発振してしまう」ということです。このような周波数でも回路をなめてかかることなく、異常発振などに十分な注意が必要ということです。

この迷結合対策はラジオなど高周波回路の回路図でよく見るものだ！

そういえばラジオなどの高周波回路で、図 11 のような電源に直列に抵抗が挿入されている回路を見ることがあります。これはトランジスタ 2 段構成のアンプの部分ですが、各段のゲインが高いため、この技術ノートで説明したような問題（電源を経由して前段に信号が戻り、迷結合から発振に至る）が生じやすいものです。

そのため図中に破線で示すように、抵抗とコンデンサで LPF を構成してデカップリングし、迷結合の経路を排除します。これも今更ながら「なるほどねえ」ですね。

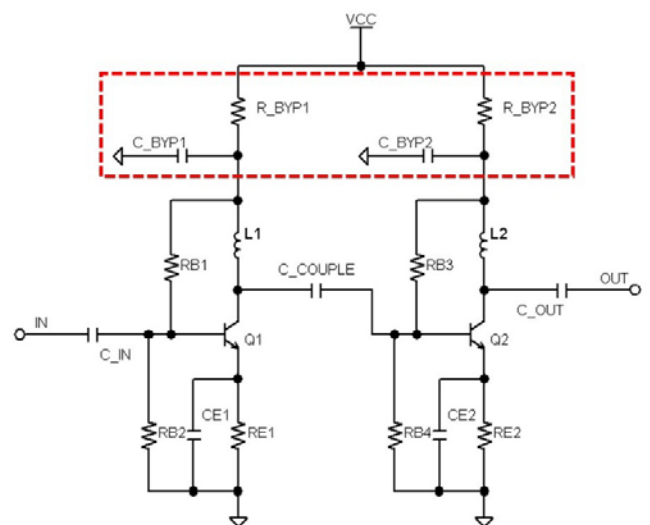


図 11. ラジオの回路図などで見る段間のデカップリング