

電子回路で生じるコモンモード・ノイズと差動回路の活用

著者：石井 聡

はじめに

TNJ-022, TNJ-023 での広帯域アッテネータ回路を構成する話題で、「広い減衰範囲を実現するうえでの、飛び込みや迷結合の問題」ということを、何度もお話させていただきました。「具体的には、それらをどう考えるのか？」というのはもっともな疑問と思われます。

これは主に「コモンモード（同相モード）の飛び込みや迷結合」が原因です。しかしコモンモード、これが余計な成分となってしまうコモンモード・ノイズのしくみは、なかなか理解できないところではないかと思います。

このことについて、この技術ノートで考えてみたいと思います。

伊藤健一先生の名著「アースシリーズ」

私も若い、技術者駆け出しのころに、元大学教授、現在イトケン研究所の伊藤健一先生の、アナログ回路で一番大切なグラウンド＝アースに関する名著、「アースシリーズ」（日刊工業新聞社）を、それも何冊も買い込み、むさぼるように読みました。先生のモノ（電子回路）への見方に「目から鱗」という感じでした。解説はイメージからの導入であり、わかりやすく、回路の動きが理解できる書籍でした。

この「アースシリーズ」を、あらためて最近、全 15 冊セットで入手できました（図 1。◎フオクからです㍻;）。さすがに現在は、これらの書籍は絶版なのでしょう…。

この「アースシリーズ」のなかで出てきた「コモンモード・ノイズ」と「ノルマル（ノーマル）モード・ノイズ」との違いについては、当時は理解できませんでした。しかしこれが TNJ-022 と TNJ-023 で出てきた「コモンモード・ノイズ」の原理だったわけです。

なお「コモンモード」は同相モードとか同相成分とも呼びます。一方「ノルマル（ノーマル）モード」は一般的な電圧（電位差）の考えで、対グラウンド（対地）を基準として電圧がどれだけあるかを示すものです。

一方で「コモンモード」はちょっとイメージが掴みにくいものかもしれません。

イトケン先生との思い出

伊藤先生が「イトケン先生」と呼ばれているのを知ったのは、「アースシリーズ」を読んだからのことでした。

私は、伊藤健一先生がいらっしゃった大学に 1982 年に入学しました。伊藤先生は電子工学科の教授で、私は電気工学科の学生と、別の学科でありました。

なぜ先生を存じ上げていたかは記憶がありませんが、当時から伊藤先生のお名前は知っており、2 年生のときに先生の講義に（電子工学科の学生に混じって）出席した記憶があります。とても分かりやすい講義で、「象より重い象はいない」というお言

葉を今でも覚えています。たしか「適切なサイズ（寸法という意味ではなく、電氣的にという意味もあったかと思いますがモノにはある」というようなお話だったような記憶があります。

伊藤健一先生は、長らく東芝で実務をご担当され、それからアカデミックの世界に移られたようです。現在は退官され、退官後はイトケン研究所という会社を立ち上げて、コンサルティングをされていたようです。ネットでサーチすると研究所の HP は出てきませんが、活動されていたごようす。現在はお高齢なようですが、まだお元気でいらっしゃるのでしょうか。

貸した本は帰ってこない（汗）

その若い、駆け出しのころ、この「アースシリーズ」に多大なる影響（感銘）を受けた私は、自分が購入したこの数冊の本を後輩数人に「有益だから」と貸してあげました。「貸した」のですが、後になっても一冊も帰ってきませんでした（笑）。皆様、書籍は貸さずにその人に買ってもらいましょう（笑）。

ということで一冊も無くなっていた「アースシリーズ」。最近ワンセットで入手できたわけで、うれしいです（再度…図 1）。でも読む時間もなさそうで、本棚に何年間並べておくことになるのでしょうか…。

撮った写真は、バックグラウンドのようすなど、それはまるで…、◎フオクの出品商品を見るような！？（笑）



図 1. 伊藤健一先生の名著「アースシリーズ」を最近全 15 冊セットで入手できた！

アナログ・デバイス株式会社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。
©2016 Analog Devices, Inc. All rights reserved.

Rev. 0

アナログ電子回路技術ノート

TNJ-024

コモンモード電圧は2点間のグラウンド電圧差異

コモンモード電圧は、異なる2点間のグラウンド電位が異なるために生じるものです。図2にそのしくみを示します。回路のごきとしては、信号源 V_S (V_S の S は Source; 「源」の S) に対して、付加電圧 V_C (V_C の C は Common; 「共通・同相」の C) が直列に接続されたものとして考えることができます。つまり、 V_S のプラス側とマイナス側が同じ電圧 V_C 分だけオフセットして動いていると考えることができます。

このように V_S の端子両端が同じ電圧、同じ方向に動くことで「コモン (共通・同相)」な「モード」という感じで、コモンモード電圧を考えることができます。そしてこれが回路に対しては「コモンモード・ノイズ」となって悪影響を与えることになります。

この回路はシングルエンドですが、負荷端 (一般的には OP アンプなどのアナログ信号処理回路部分) で、 V_C がノイズとなって検出されてしまうという問題があります。

「こんなノイズ (電圧)、どうすれば発生するの?」と思われる方も多いかと思います。一般的にふたつの原因が考えられると思います。

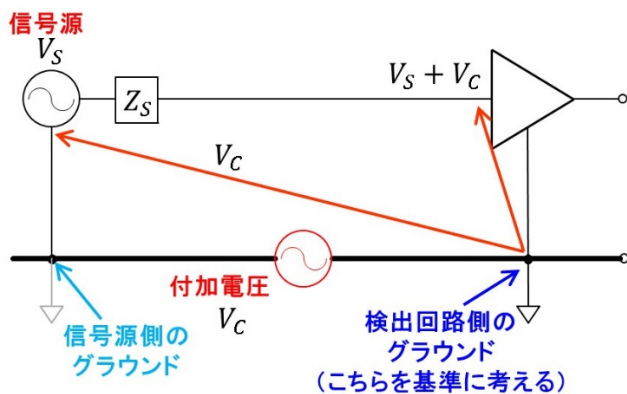


図2. コモンモード電圧は異なる2点間のグラウンド電位が異なるために生じるもの

ひとつめの原因「鎖交磁束による起電力」

ひとつは図3のように、2点間のグラウンド配線と、信号配線とでできる、広いループの面積 S の中を変動磁界 $B(t)$ が通り抜け (これをより専門的には「鎖交磁束」と呼びます)、それが電磁誘導で、以下の式で電圧 V_{emf} として現れるものです。

$$V_{emf} = \mu_0 S \frac{dB(t)}{dt}$$

ここで μ_0 は真空の透磁率、 t は時間です (ガラエボ誘電体や銅パターンの比透磁率 μ_r は約 1 なので、 μ_0 のままで計算できます)。この V_{emf} は回路がオープンになったときに、回路端子に現れる電圧で、閉回路一巡がインピーダンス Z を持っている場合 (もっと簡単にいうと「回路内に抵抗やインダクタンスが接続されている場合」) には、電磁誘導による回路全体の電流 I が

$$I = \frac{V_{emf}}{Z}$$

のように決定すると考えることができます (簡単化してイメージで考えるため、式中では複素数として示していません)。回路のインピーダンス Z には、 V_{emf} を生じる相互インダクタンス M に関わる、もれ磁束による自己インダクタンスも含まれます。

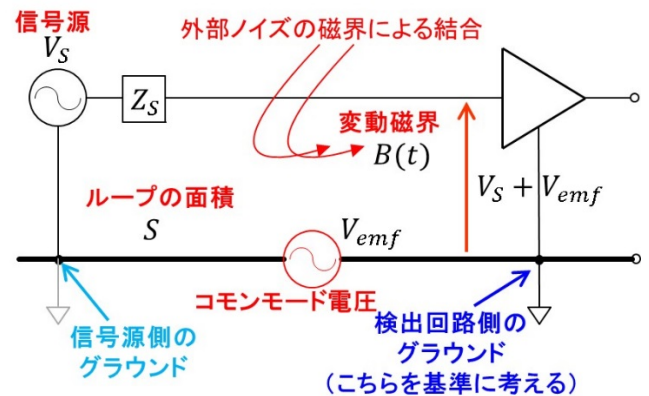


図3. 2点間のグラウンド配線と信号配線の広いループの中を変動磁界が通り抜けそれがコモンモード電圧として現れる

このように回路にノイズ電圧やノイズ電流が発生するわけです。

また鎖交磁束 $B(t)$ は周囲の電流変動により生じますが、一般的には 50Hz/60Hz の商用電源による影響、機器内のスイッチング電源回路に流れる過渡的な電流による影響、そして機器内のデジタル回路部分の論理変化 (スイッチング) による影響などが考えられるでしょう。

また以降でも出てきますが、 $V_{emf} = \mu_0 S dB(t)/dt$ であり、リアクタンス $X = 2\pi fM$ (or $2\pi fL$) なので、それぞれ周波数 f に比例する ($dB(t)/dt$ の影響は変動速度に比例する) ことから、周波数が高くなってくると厄介になってくるだろうということが分かるといえます。これがコモンモードによるノイズになるわけです。

ふたつめの原因「グラウンド・ラインに流れる電流による電圧降下」

もうひとつの「コモンモード電圧」の発生する原因としては、グラウンド・ラインに別の回路の電流が流れることにより電圧が生じるというものです。このようすを図4に示します。

2点のグラウンド・ポイント間には「インピーダンス Z_G (Z_G の G は Ground の G)」が当然生じます。物理的に位置が異なるわけで、またその間を接続するリード線やケーブルがあるわけですから、これらの導体には、導体抵抗と、導体に生じるインダクタンスが存在することになります。

これらが2点のグラウンド・ポイント間の「インピーダンス」となります。この「インピーダンス」に対して、他の回路 (これも原因としてはひとつめで説明した、①商用電源、②スイッチング電源回路、③デジタル回路部分、などが理由として挙げられます) の電流が流れることにより、電圧降下が生じ、コモンモード電圧が発生することになります。

ここでもインピーダンスのうち、インダクタンス成分が厄介で、生じるリアクタンスは $X = 2\pi fL$ なので、周波数 f に比例することから、周波数が高くなってくると影響度が大きくなってしまいます。

アナログ電子回路技術ノート

TNJ-024

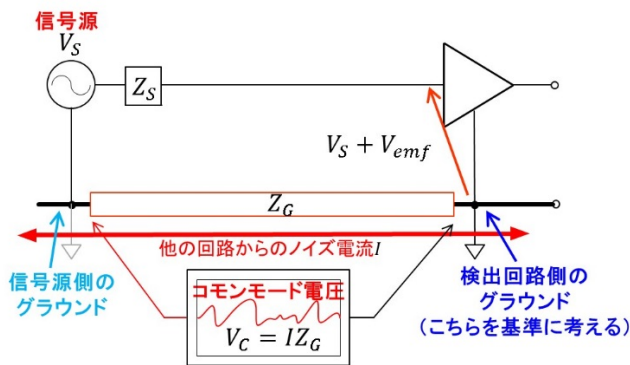


図 4. 2点間のグラウンド配線に別の回路の電流が流れることにより生じる電圧降下がコモンモード電圧として現れる

「グラウンド・ラインに流れる電流による電圧降下」の影響をシミュレーションで見てみる

図の説明だけだとリアリティが少ないので、ADIsimPE を使ったシミュレーションでこのようすを再現してみたいと思います。

図 5 は ADIsimPE で 2 点のグラウンド・ポイント間の「インピーダンス \$Z_G\$」をモデル化したものです。おおよそ 100mm の信号ライン用のパターン（パターン幅は 0.4mm 程度の一般的な幅を想定）をグラウンドのパターンとして用意し、それにより 2 点のグラウンド・ポイント間を接続したものと設定してみました。

さきの「他の回路」として説明した信号（電流 \$I\$）は、1kΩ の負荷抵抗に流れる 5V CMOS デジタルのスイッチング信号とし、ここでは変動周波数が問題になるというより、論理変化（スイッチング）時に過渡現象的にインダクタンスが応答することのほうの問題になることが容易に予想できると思います。

過渡現象的に応答することを考慮して、意識的に、デジタル信号の立ち上がり時間／立下り時間を 10ns として若干低速なロジック回路を設定してみました。アナログ信号源は 200mVp-p です。

シミュレーションの結果を図 6 に示します。立ち上がり時間／立下り時間が低速ぎみでもこんなに大きなノイズ（実際はコモンモード電圧／コモンモード・ノイズ）が観測されています！これが負荷端（アナログ信号処理回路部分）に加わるわけですから、とても嫌な成分が生じてしまうわけですね。「見ただけで厄介そうだなあ…」と思われるのではないのでしょうか。これがコモンモードによるノイズになるわけです。

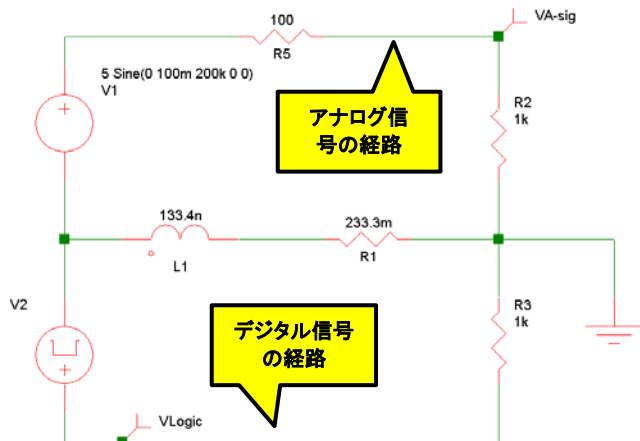


図 5. ADIsimPE で 2 点のグラウンド・ポイント間のインピーダンスをモデル化したもの

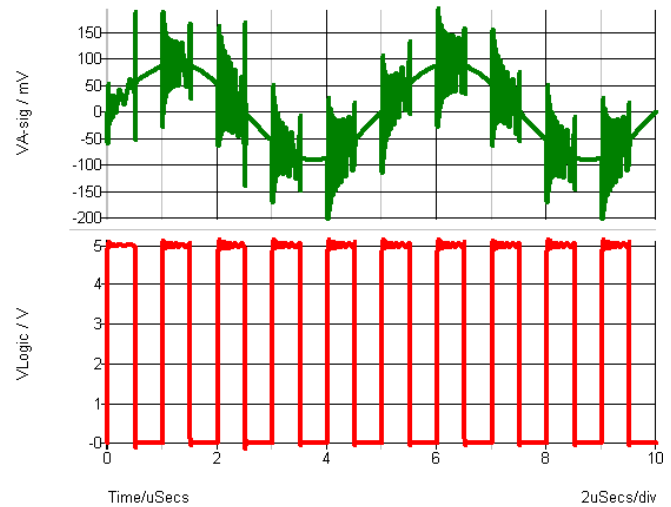


図 6. 図 5 のシミュレーションの結果。

大きなノイズ（コモンモード電圧／コモンモード・ノイズ）が観測されている

神の方式「差動伝送／差動回路」

2 つの信号ラインを用いて、それも相互に逆相の信号を用いて、ひとつの信号情報を伝送する「差動伝送」とか「差動回路」と呼ばれる方式があります。これは図 7 のように表すことができます。この方式が、これまで示してきたようなコモンモードによる問題、「コモンモード・ノイズ」を低減させるために非常に有効なものとなります。それこそ「神の方式」なんて呼んでも良いかもしれません。

元々の信号情報を \$V_D\$（\$V_D\$ の D は Differential; 「差動」の D）とすると、差動信号では \$V_+ = +V_D/2\$、\$V_- = -V_D/2\$ の 2 信号を伝送します。ここにコモンモード電圧 \$V_C\$ が加わったことを考えてみましょう。コモンモードが加わった差動回路のそれぞれの「基準電位から見た」端子電圧は、

$$V_P = V_+ + V_C = +\frac{V_D}{2} + V_C$$

$$V_N = V_- + V_C = -\frac{V_D}{2} + V_C$$

となります。\$V_P\$（\$V_P\$ の P は Positive; 「正極性」の P）は差動回路の正側 Line(+)の受信端における対地（対グラウンド）電圧、\$V_N\$（\$V_N\$ の N は Negative; 「負極性」の N）は同じく負側 Line(-)の対地電圧です。

差動回路の受信端では、\$V_P\$ と \$V_N\$ を「引き算」の処理を行うことで、受信信号 \$V_R\$ を

$$V_R = V_P - V_N = +\left(\frac{V_D}{2} + V_C\right) - \left(-\frac{V_D}{2} + V_C\right) = +V_D$$

として得ることができます。\$V_C\$ が消えていますね！

このように差動回路の原理で、コモンモード電圧をキャンセルすることができるわけですね。

アナログ電子回路技術ノート

TNJ-024

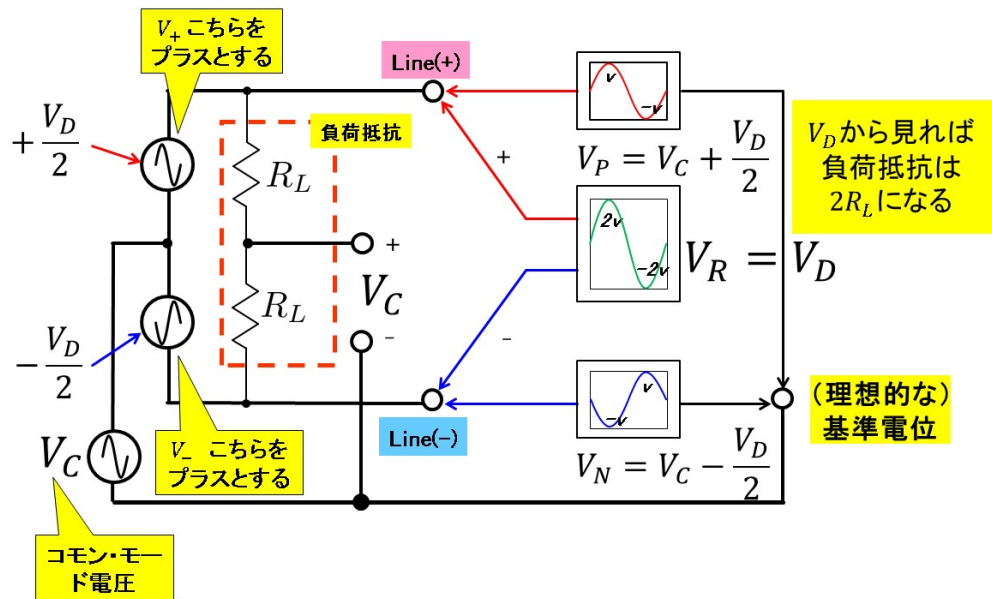


図 7. 「差動伝送／差動回路」の基本構成

差動回路では偶数次歪みもキャンセルできる

もう少しオマケですが、差動回路では偶数次の歪みもキャンセルすることができます（奇数次はキャンセルできません）。たとえば、図 8 のような回路で送信端（出力端）から受信端（入力端）にかけて、途中に非線形な要素があったことを考えてみます。ここでは 2 次の成分があったとします。

これを ADIsimPE でモデル化してみたものを図 9 に示します。図中にある ARB1, ARB2 ブロックは、

$$V_{out} = V_{in} + 0.5V_{in}^2$$

と自乗の要素を持っています。自乗の要素というのは、「2」乗であり、このために「偶数次」の項というわけです。

この「偶数次」の項は、自乗（もしくは 4, 6, 8, …）の要素に対して、+1V が入れば +1V になりますが、-1V が入っても +1V になる、つまり絶対値の要素を持っているものです。そうすると差動の端子、 V_P と V_N で同じ極性の信号、つまり共通モード電圧 V_C と同じような成分が出来てしまうことになります。

この成分を V_C として先の引き算処理の式で考えれば、この偶数次歪みが重畳した差動信号を、受信端で差動受信（つまり引き算）することで、偶数次の歪み成分がキャンセルされることが分かります。

図 9 の ADIsimPE のモデルでシミュレーションしてみたようすを図 10 に示します。 V_P , V_N (図中下) には 2 次の成分による歪みが生じていますが、それを差動受信した V_D (図中上) ではその 2 次の成分が消えて、本来の信号である $V_D = 2 \times V_S$ が得られていることが分かります。

本当に差動回路は神の方式なわけですね！といっても繰り返しますが、奇数次の歪みは（+1V が入れば +1V に、-1V が入れば -1V になるため）残念ながらキャンセルすることができません。

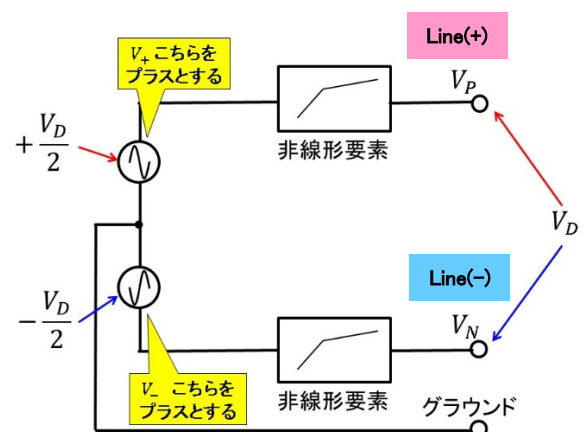


図 8. 差動回路で送信端から受信端にかけて途中に非線形な要素がある場合

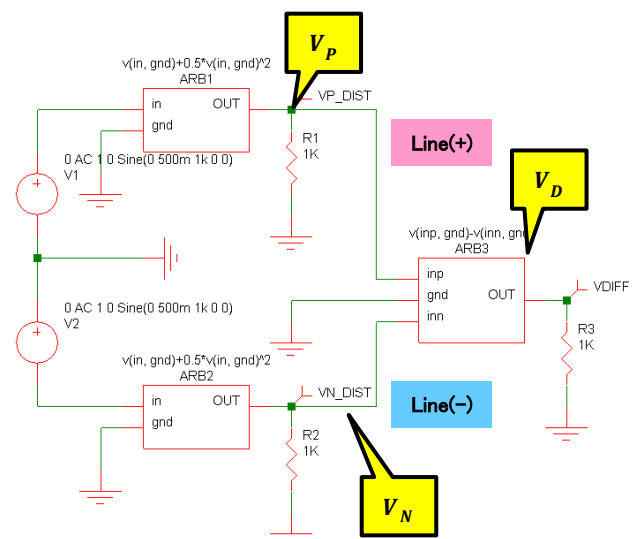


図 9. 図 8 の回路を ADIsimPE でモデル化してみた

アナログ電子回路技術ノート

TNJ-024

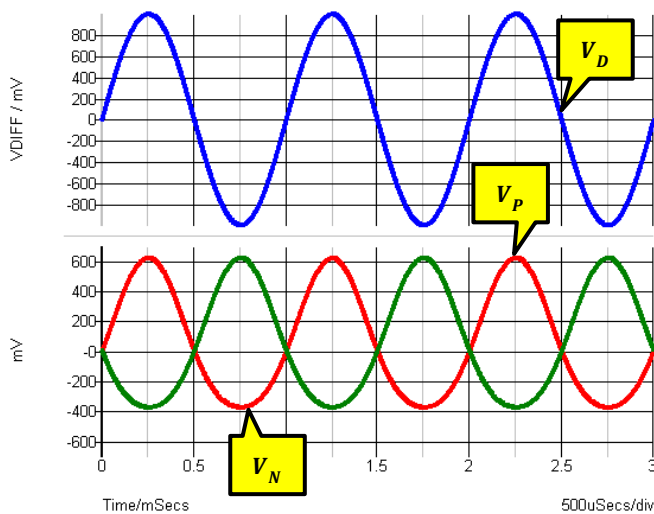


図 10. 図 9 の回路のシミュレーション結果

神の差動回路に生じる現実世界での限界

この単純理論だけで考えれば、差動伝送や差動回路は超素晴らしいものといえるでしょう。しかし現実には図 11 や図 12 に示すように、回路内にいろいろなアンバランスな要因が存在します。このアンバランスにより、「神の差動回路」も現実世界での限界が露呈してしまうことになります。

ひとつめの原因「各差動線路への結合度の違い」

図 11 は差動の各線路 Line(+), Line(-)に加わる(生じる)コモンモード電圧のレベル自体が異なる、つまりノイズ源からの結合度に違いがあるケースです。式で表すと

$$V_P = V_+ + V_{C(+)}$$

$$V_N = V_- + V_{C(-)}$$

ここで V_P は差動回路の正側 Line(+)の受信端における対地 (対グラウンド) 電圧、 V_N は負側 Line(-)の受信端における対地電圧です。また差動信号は $|V_+| = |V_-|$ ですが、コモンモード電圧が $|V_{C(+)}| \neq |V_{C(-)}|$ となるケースです。これはコモンモード電圧を発生させる要因が、各差動線路 Line(+), Line(-)に結合する量として異なっているというものです。

これにより差動受信したとしても、

$$V_R = V_P - V_N = \left(+\frac{V_D}{2} + V_{C(+)} \right) - \left(-\frac{V_D}{2} + V_{C(-)} \right) = V_D + V_C(\delta)$$

$$V_C(\delta) = V_{C(+)} - V_{C(-)}$$

となり、コモンモード成分 $V_C(\delta)$ が差動信号のオバケ成分 (余計な成分) として、受信信号 V_R に混じってしまいます。

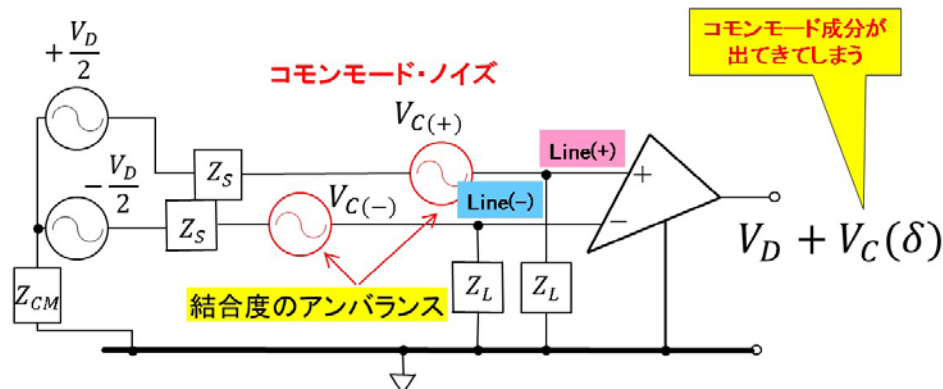


図 11. 差動の各線路に加わる(生じる)コモンモード電圧のレベル自体が異なるケース

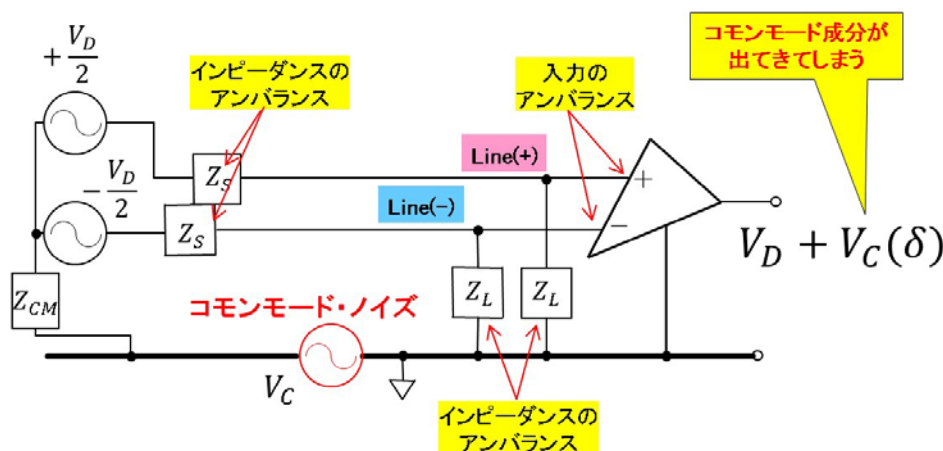


図 12. 差動の各線路の特性が異なる (アンバランスな) ケース

アナログ電子回路技術ノート

TNJ-024

ふたつめの原因「各差動線路のアンバランス」

図 12 は差動の各線路 Line(+), Line(-)の特性が異なる (アンバランスな) ケースです。各部分のインピーダンスが異なるものです。式で表してもいいでしょうが、これは直感的にも理解できると思いますので、式では示しません。

その代わりに、このようすをモデル化して、シミュレーションで特性の変化する様子を見てみたいと思います。

図 13 は図 12 を ADIsimPE のうでモデル化したものです。付加されている L や C は浮遊成分として考えられるもので、ケーブル/プリント基板パターンの浮遊インダクタンスや、プリント基板パターン間の浮遊容量などに相当します。

この系でコモンモード電圧 V_C が出力に現れる率をシミュレーションし、dB で表してみた結果を図 14 に示します。

このように「コモンモード電圧 V_C が差動出力に現れている」ことが分かります。このしくみにおいても、コモンモード信号成分が差動信号のオバケ成分 (余計な成分) として、受信信号 V_R に混じってしまいます。

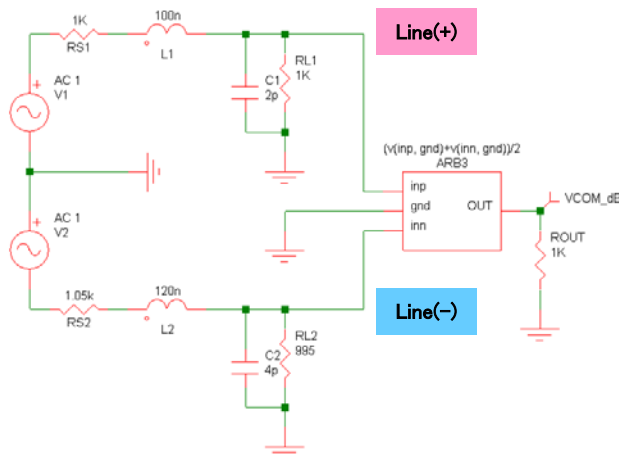


図 13. 図 12 の回路を ADIsimPE でモデル化した

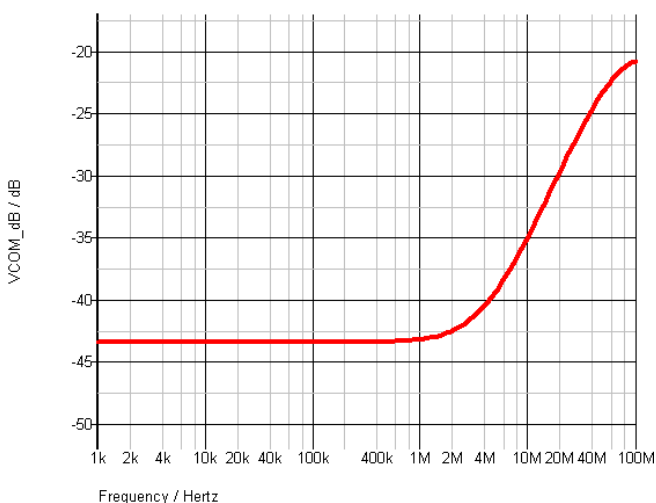


図 14. 図 13 の回路のシミュレーション結果。コモンモード電圧が出力に現れる量は周波数が上昇すると大きくなる

周波数が高くなってくると影響度が大きくなる

図 14 において、さらに興味深いこととして、周波数が高くなってくると「コモンモード電圧 V_C が差動出力 (受信信号 V_R) に現れる量」が大きくなっていることが結果から分かります。これはインダクタンス L [H] はリアクタンス X_L となり (先にも示したように)、

$$X_L = 2\pi fL$$

として周波数に比例して大きくなり、この浮遊インダクタンス成分に周波数 f [Hz] の電流 $I(f)$ が流れると、同じ電流量でも周波数 f に比例して電圧降下が大きくなる、つまり影響度が大きくなります。また容量 C [F] もリアクタンス X_C となり、

$$X_C = \frac{1}{2\pi fC}$$

として周波数に比例して小さくなり、このような浮遊容量成分は一般的に回路に対して並列に (シャントのかたちで) 接続されることとなり、回路に周波数 f の電流 $I(f)$ が流れると、この本来の回路以外である「並列に接続されたかたちの浮遊容量成分」に電流が流れ出てしまうことで、同じ電流量でも周波数に比例して影響度が大きくなることが分かります。

差動回路で重要な概念「CMRR」

ここで重要な概念が出てきます。CMRR (Common Mode Rejection Ratio) というものです。考え方は簡単で、図 12 のような回路で、差動信号成分に対する利得を A_{DIFF} とし、コモンモード電圧成分に対する利得を A_{COMM} とすれば、

$$CMRR = \frac{A_{COMM}}{A_{DIFF}}$$

と計算できます。図 12 では $A_{DIFF} = 1$ として記載しています。

CMRR は日本語で言う「コモン (同相) モード除去比」で、結局、系としてどれだけコモンモードの影響を低減できるのか、というものだということも分かります。

図 15 に ADA4891-1 の CMRR の特性グラフを示します。このように周波数が上昇してくると CMRR が低下してくることが分かります。これは結局 IC の内部であっても、先に示した

- ① 周波数が高くなってくると「コモンモード電圧 V_C が差動出力 (受信信号 V_R) に現れる量」が大きくなる
- ② 浮遊インダクタンスに電流 $I(f)$ が流れると、同じ電流量でも周波数に比例して電圧降下が大きくなる
- ③ 並列に接続されたかたちの浮遊容量成分に電流が流れ出てしまうことで、同じ電流量でも周波数に比例して影響度が大きくなる

という話と同じであることがお分かりいただけると思います。

アナログ電子回路技術ノート

TNJ-024

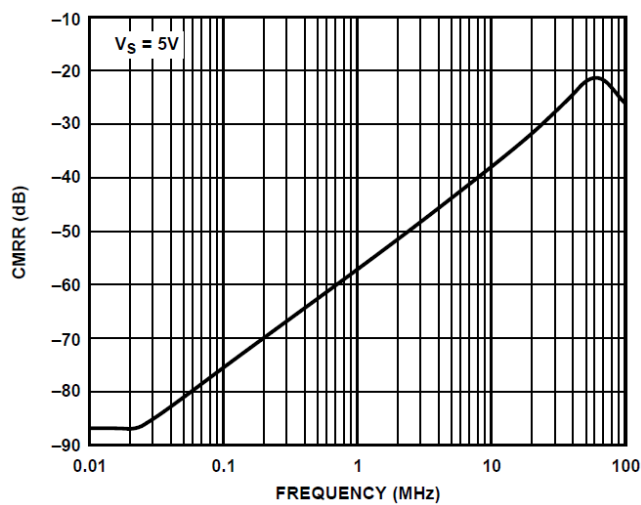


Figure 43. CMRR vs. Frequency

図 15. ADA4891-1 の CMRR 特性

TNJ-023 で示した CMRR 向上やコモンモード・ノイズ低減のための戦略とその意義

TNJ-023 で 3 つの点、

- ① 同相モードによる出力への影響を避けるために、TNJ-023 での図 8 の回路図のように、出力アンプは一旦差動で受けて、シングルエンドに変換する構成にした
- ② 出力アンプとして使っている ADA4891-1 は CMRR @30MHz = -27dB 程度なので、これに合わせて入力抵抗 4 本は絶対精度 0.5% (相対マッチングはさらに良いはず) の VISHAY の ACASA100121001P100 というものを使った
- ③ グラウンドも網目のようにしてビア接続し、できるだけ L1 - L2 間で低いインピーダンスが実現できるように、ベタの配置、ビアでの接続を心がけた

を記載しておりました。

①はこれまでの説明で、シングルエンドの回路と比較して、「いかに差動回路が有効か」でご理解いただけるものと思います。

また②については、この数値的な比率関係を説明すると話が長くなってしまいますが、ADA4891-1 の持つ CMRR 特性を低下させていないようにしているため、この技術ノートでも図 12 で示した「各差動線路 Line(+), Line(-) の特性が異なる (アンバランスな場合)」と同じしくみになります。詳細は参考文献[1]の p. 161 以降に記載がありますので、ご興味あるかたはご覧ください。

最後に③についてご説明しておきましょう。

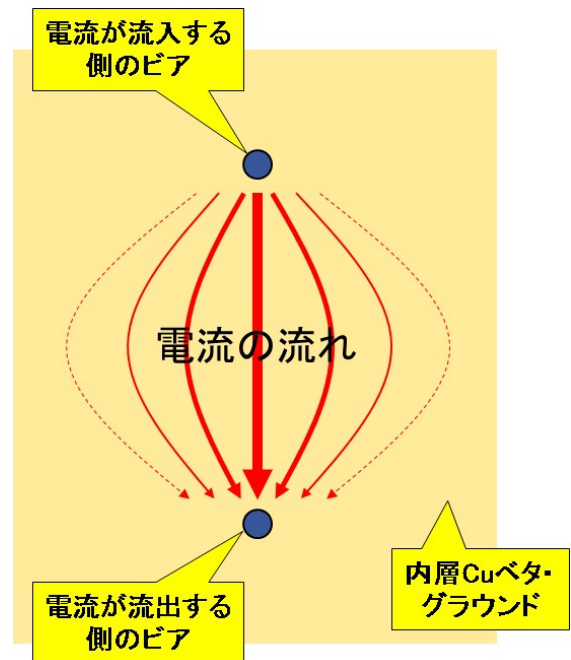


図 17. 電流は 2 点間を直線的に流れず周囲にも流れていく

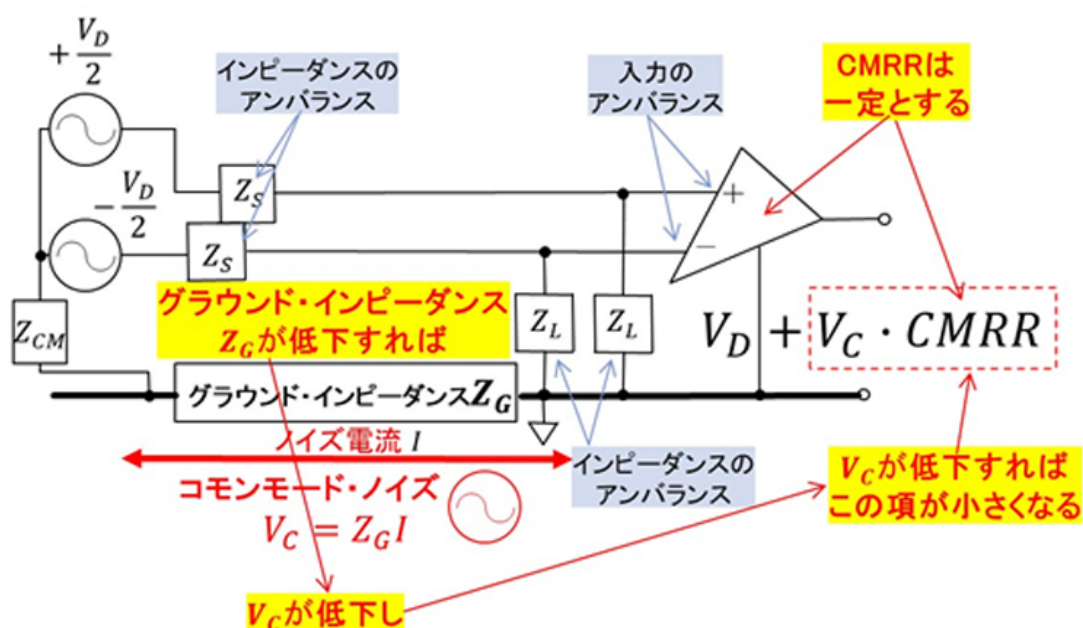


図 16. グラウンドのインピーダンスを下げることでコモンモード・ノイズが改善する

アナログ電子回路技術ノート

TNJ-024

グラウンドのインピーダンスを下げることでのコモンモード・ノイズ低減へのメリット

これも本当はここまでの議論からすれば、詳しく説明するほどでも無いかもしれませんが。

電流によって生じる電圧降下（グラウンド間電位差）がコモンモード電圧 V_c のひとつの原因になりますが、これが図 12 で示した「各差動線路 Line(+), Line(-)の特性が異なる（アンバランスな）ケース」のしくみにより、差動出力（受信信号 V_R ）の上に現れてしまいます。

ここでもし、「各差動線路 Line(+), Line(-)のアンバランス」を良好化させることに限界があり、差動出力（受信信号 V_R ）に現れるコモンモード電圧 V_c を低く抑えたいのであれば、コモンモード電圧 V_c 自体を低下させればいいのです。しくみは図 16 のとおりです。これが先に示した、「グラウンドも網目のようにしてビア接続し、できるだけ L1 - L2 間で低いインピーダンスが実現できるように、ベタの配置、ビアでの接続を心がけた」ということなのです。

コモンモード電圧 V_c のひとつのしくみ（要素）は、「電流によって生じる電圧降下」ですから、グラウンドのインピーダンスを下げれば、電圧降下を低減でき、差動出力に現れる量を低減できるわけですね。

またグラウンドに流れるリターン電流は、図 17 のように、たとえベタ・グラウンドであっても、導体を形成する銅に抵抗率が存在するために、電流は 2 点間を直線的に流れず、周囲にも流れていくことになります。離隔すればするほど当然電流量は低下していきますが、ゼロではありません。

高精度、高ダイナミックレンジのシステムでは（それも TNJ-022 や TNJ-023 で取り上げたような高減衰量のアッテネータなどは）、余計な迷結合を十分に防ぐ必要もあるわけで、この広い面を広がって流れる電流の影響にも注意する必要があります。

ここまでの話と、それぞれ原理的にも相互に繋がっていることが分かります。

まとめと参考文献

これらの話題は、拙書「アナログ・センスで正しい電子回路計測^[2]」にも非常に詳しく記載しております。よろしければご覧ください。「回路の動作」も「正しい計測」も全く同じということなんですね。

参考文献

[1] アナログ・デバイセス; OP アンプによる増幅回路の設計技法, OP アンプ大全第 4 巻, CQ 出版社

[2] 石井 聡; アナログ・センスで正しい電子回路計測, CQ 出版社