ANALOG DEVICES

TNJ-018
アナログ電子回路技術ノート

# 帰還回路の位相余裕が同じなら オーバーシュートはいつも同じか？

著者: 石井 聡

## はじめに

一般的に 2 次系帰還回路において、周波数特性と位相特性そしてオーバーシュートは、相互に関係しているものとして（例えば図 1 に示す参考文献[1]）回路検討・回路評価に用いられます。

果たしてこれは「いつでも必ずそうだ」と言い切れるでしょうか。本稿を読み進める前にちょっと考えていただければ幸いです……。

### なんだ？…、これはおかしい

「位相余裕＝オーバーシュート量」…「必ずそうなる」と思っていた（思い込んでいた）私は、とある日、とある記事のため OP1177 を使って、とある実験をしていました。ところが一般的に紹介されている、参考文献[1]にもある位相余裕量とオーバーシュートの計算式（Appendix にも示します）と、実験結果が合わないのです。「理論通りで誤差だろう」と見逃す寸前でしたが、やっぱりおかしいと思い、シミュレータを使って詳細を検討してみました。なんとシミュレータでも「正しく実験結果どおり」の答えが出たのです。頭の中がより混乱してきてしまいました。

以降いろいろ検討していった結果が本稿です。終わって最後に考なおしてみれば（最後にも示しますが）、「当たり前といえば当たり前。よく考えれば当然」な答えだったのですが。

### ビジネス文書の基本は答えを書くのだ

と、学校を卒業して会社に入ると先輩に言われるものです。この技術ノートの答えを最初にここで書いておくと、「同じにはなりません」です。そしてとても単純な話だったわけでした。測定する箇所で異なるというと良いでしょうか。詳しくは後半を読んでください。

ところでこの「答えを最初に書け」は大学のレポートでの書く順番として「結果と考察を最後に書くのだ」と教わってきた私には衝撃でした（さすがに今は当たり前のことだと思います）。

といっても学術論文や書籍や記事、そしてプレゼンテーションでも「つかみ」が大事です。出だしでうまく「答えを最初に」のエッセンス（すべて言ってしまってはつまらないのですが）を読者や聴衆にメッセージとして伝える必要があります。これは学術論文の場合は「落とされる（reject）」ので、死活問題ですが（笑）。

### しかし新橋のオヤジ居酒屋の夜は更けてゆく

弊社の目の前「ゆりかもめ竹芝駅」から、ゆりかもめ 2 駅で新橋駅です。この「オヤジの聖地」の居酒屋では、「答えを最初に出せ」ではなく、答えにならないような話が延々と続きながら（平日も含めて）夜が更けていきます。こんな感じでこの技術ノートも続けて行ってしまいましょう！

図 1. 杉江, 藤田; フィードバック制御入門, コロナ社

## 位相余裕が無くなってくると動作が不安定になる

OP アンプは、フィードバック系…帰還系（負帰還）…つまり出力を入力に戻すことで、特性を向上させています。しかし位相余裕が無くなってくると、動作が不安定になってきます。

位相余裕は図 2 のようにこのフィードバックを切断して、切断した入力から先端で、この経路の開放利得（オープンループゲイン）$A_{OL}$ が $A_{OL} = 1$（0dB）になる周波数で、位相がどれだけ回転しているかを考え、これから「発振条件から余裕があるか」を求めるものです。それにより、いかに OP アンプのフィードバック系が安定であるかを判定します。

電子回路の書籍にも詳しく説明されていますが、弊社サイト上にあるものとしますと、

- AN-257 高速オペアンプを用いた設計での注意点
- Rarely Asked Questions...「高速トリプル・アンプの 1 つが発振します。どこが悪いのでしょうか？」
- MT-033 Voltage Feedback Op Amp Gain and Bandwidth（英語）

などが挙げられるでしょう。

自動制御の参考書では、位相余裕と応答のピーク量とピーク・ゲインとダンピング・ファクタは、一意で決まっていると説明されています。たとえば図 1 の書籍（参考文献[1]）の式(3.37)、式(3.38)、式(8.3)などです。

つまり「帰還回路の位相余裕が同じなら、オーバーシュートはいつも同じ」ということになりそうです。

アナログ・デバイセズ株式会社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。
©2015 Analog Devices, Inc. All rights reserved.

Rev. **0**

アナログ・デバイセズ株式会社

本　　社／〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03（5402）8200
大阪営業所／〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
電話 06（6350）6868

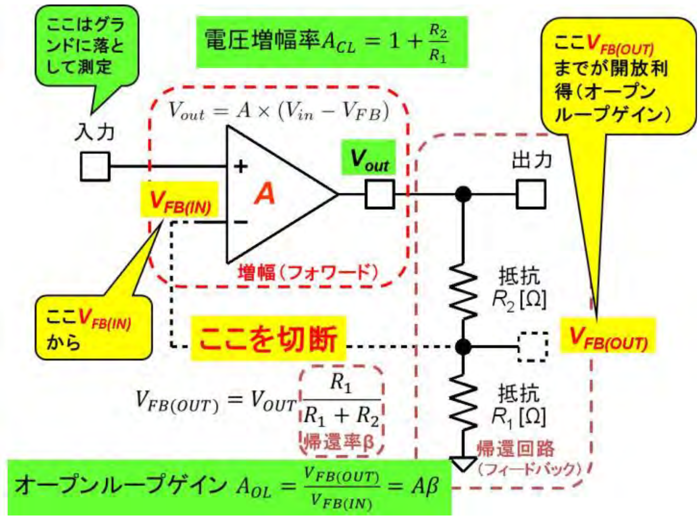


図 2. 位相余裕はフィードバックを切断し一巡ループで $A_{OL} = 1$ になる周波数で位相がどれだけ発振条件から余裕があるか

## ふたつの回路…一巡伝達関数は同じはず

図 3 のようなふたつの回路を考えてみます。左は増幅系に利得 $A$ と 2 次遅れ（$\tau_1$, $\tau_2$）があり、帰還系に帰還率 $\beta$（抵抗のみ）がある場合です。2 段めに $A = 1$ のバッファがついていますが、OP アンプ出力にコンデンサ（たとえば容量負荷や同軸ケーブル）がついていることで 1 次遅れ（$\tau_2$）が形成されていて、そこに帰還回路が接続されている例でも同様に考えてよいでしょう。

右は増幅系に利得 $A$ と 1 次遅れ（$\tau_1$）があり、帰還系に帰還率 $\beta$ と 1 次遅れ（$\tau_2$）がある場合です。この例は入力部分に浮遊容量がある場合として考えられるでしょう。

左右の回路ごとのそれぞれの 1 次系部分の時定数 $\tau_1$, $\tau_2$は「それぞれ同じ」であるものとします。

ここでループを開いて、一巡伝達関数を考えてみると、どちらも同じはずですね。つまり 2 つの回路は「位相余裕は同じ」なのです。それでは回路の振る舞い（オーバーシュート）も同じでしょうか。

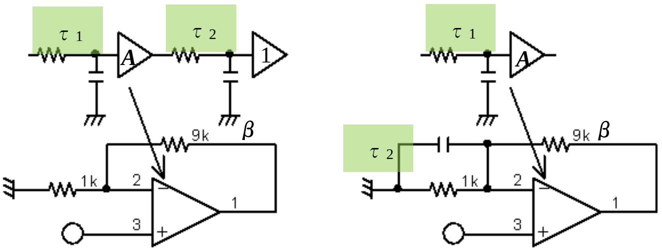


図 3.二つの回路は一巡伝達関数で考えてみれば同じはず

## 位相余裕の実際のシミュレーション（測定）方法

位相余裕がどれだけあるか、求め方が意外と分からないという人も多いのではないでしょうか。以降では ADIsimPE を用いた SPICE シミュレーションで、OP1177 という OP アンプを使って、開放利得（オープンループゲイン）と位相余裕の求め方を示してみたいと思います。

図 4 は非反転増幅 $G = +10$ として作りこんだ回路です。仕上がり利得として（当然ですが）図 5 のように 10 倍、つまり 20dB になっています。ここで OUT/IN と見えるのは「Bode Plotter」という IN と OUT のゲインと位相を表示できるプローブ機能です。

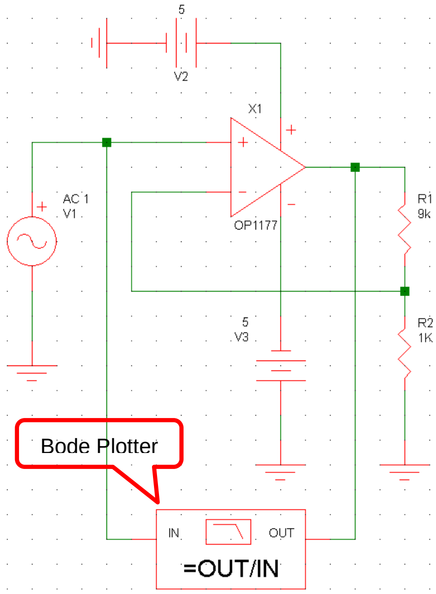


図 4. OP1177 で非反転増幅 G = +10 とした回路

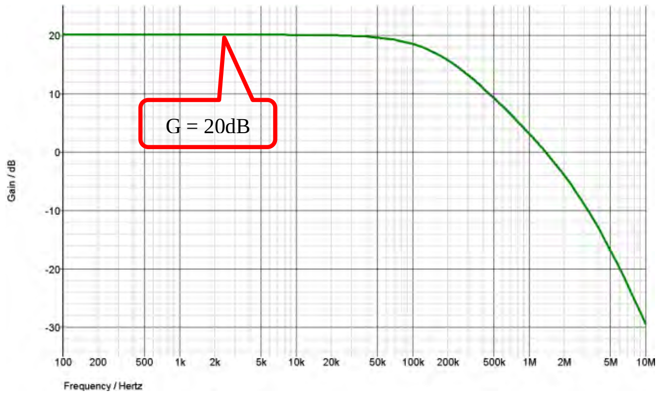


図 5. OP1177 で非反転増幅 G = +10（20dB）とした周波数特性

### 単にループを開くだけでは測定できない

開放利得（オープンループゲイン）と位相余裕は、図 4 のフィードバックを図 2 のように切断し、図 6 のようにして入出力間の特性、つまり開放利得を「考える／計算する」ことが基本です。

しかし実際の回路ではオフセットやバイアスの問題があるので、それが開放利得分だけ増幅されて出力に現れるため、大体の場合、出力電圧が「振り切って」しまいます。つまり開放利得を普通に、簡単に測定することはほぼ不可能ともいえるかと思います。

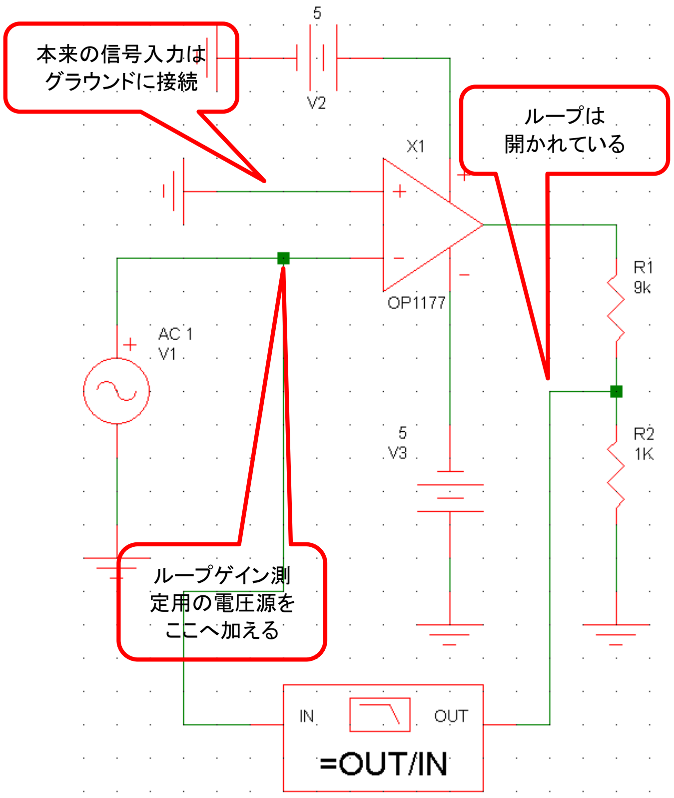


図 6. 図 4 の回路を「開放利得（オープンループゲイン）」の考えどおりループを切断してみる
（これではうまくシミュレーションできない）

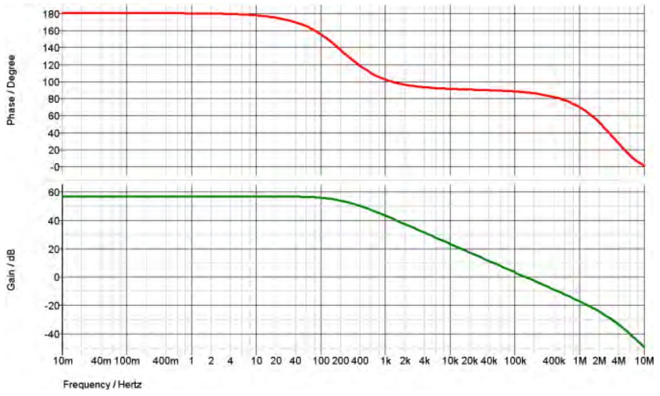


図 7. 図 6 の回路のシミュレーション結果
（10mHz～10MHz でシミュレーション。下がゲイン、上が位相）

「シミュレーションなら理想で動くだろう」と思ったとしても、うまくいきません。この図 6 のように入出力間を開放してシミュレーションしても、図 7 のように（シミュレーションする周波数は 10mHz～10MHz にしています）アンプ自体の利得が +56dB 程度となってしまっています。

「OP アンプの開放利得が+56dB？」 概略 60dB だとして考えても、1,000 倍ですね。1,000 倍というのは OP アンプの開放利得としては考えられない小ささです。OP1177 の正しい DC 利得は、データシートのように 120dB です。シミュレーションが目的の答えを出していないということです。

ちなみに DC 動作点解析で電圧マーカを使って、出力の電圧を測定してみると、3.8V となっており、出力が振り切っていることが分かります。これでは「ダメ」ですね。

### ループを組んだままで位相余裕を測定する方法

ということで、これでは正しい答えが得られません。そこでシミュレーションであっても、本来の（現実の）OP アンプでの実験であっても、開放利得と位相を正しく求められる、「ループを閉じて開放利得を得る」方法を図 8 に、結果を図 9 に示します。これは「ミドルブルック法[2]」という方法の一部を用いたものです。

図 9 のシミュレーション結果では、DC 利得が約 110dB、1 次（1st）ポールが 0.5Hz に出来ていて、2.7MHz を超えるあたりで 2 次（2nd）ポールが出来ていることが分かります。ここでは $\beta$ = -20dB になっていますので、OP1177 単体の DC 利得は約 130dB になっていることも分かります。

これから位相余裕を判定するには（簡単な話で）、まず開放利得が 1（0dB）になった周波数を確認します。次にこの周波数での位相量を読みます。この位相量が位相余裕になります。

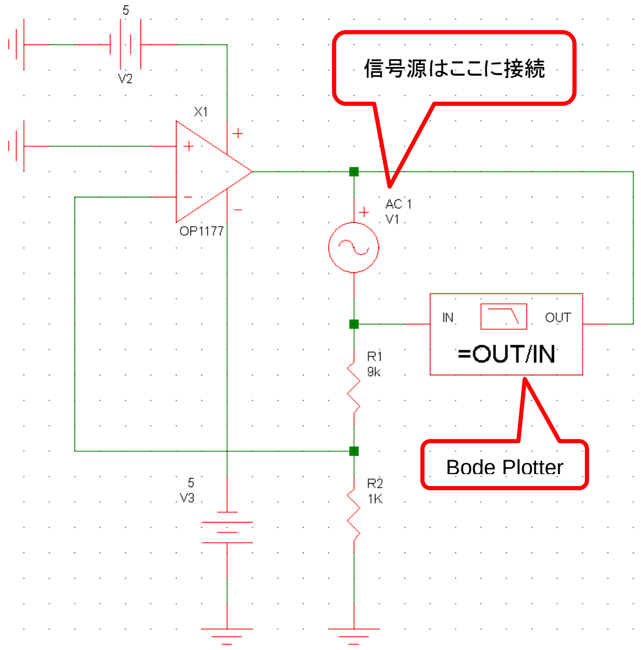


図 8. ループを閉じて開放利得（オープンループゲイン）を得るシミュレーション方法

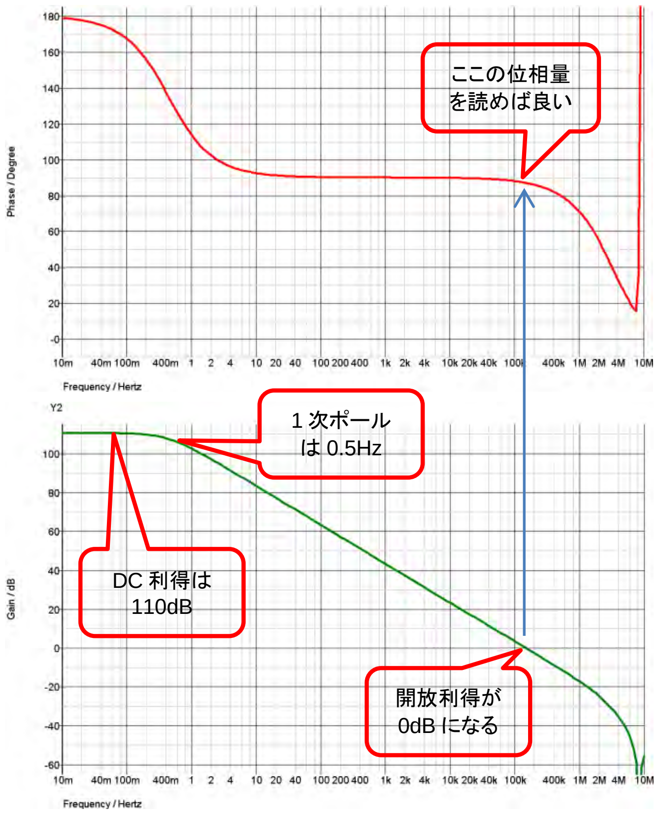


図 9. 図 8 の回路のオープンループゲインのシミュレーション結果（上：位相、下：開放利得）

## このシミュレーション（測定）方法の考え方

このシミュレーションの考え方を示してみたいと思います。図 8 と図 10 も合せてご覧ください。

図 8 では、電圧源 V1 が出力とフィードバック回路の間に接続されています。この電圧源 V1 を交流信号源としてみると、直流では信号が無いわけで、なおかつ電圧源は（回路理論では）ショートと同じだと置き換えることができます。

つまり直流でこの回路を考えると、電圧源が全くない、+入力をゼロボルトとした 10 倍の非反転増幅回路になります。定常状態として、ここでバイアス（ゼロボルトですが）されている、つまり「帰還系として系を閉じた状態になっている」わけです。

### 接続した交流電圧源はグラウンドからフロートしている

次に交流の視点で考えます。図 10 の V1 の両端に電圧（端子 Vout と端子 Vfb）が発生します。この V1 のグラウンドレベルは規定されていない（というより上記のバイアスで決定する）わけなので、V1 の両端は V1 で発生する電圧振幅で、それぞれスイングすることになります。

V1 の両端を、今度は逆にグラウンドを基準とする 2 つの電圧源（グラウンド基準の *Vout* と *Vfb*）として考えれば、帰還回路 $\beta$ に入力される電圧 *Vfb*（図 10 では電圧源 V1 の下側の端子）と OP アンプからの出力電圧 *Vout*（図 10 では同じく上側の端子）が、ループを開いた状態として、入出力の関係を示していることに置き換えることができるわけです。以降にも示しますが、*Vout*－*Vfb* で計算してみると V1 の電圧値になります。

### トランジェント解析の波形で考え方を確認してみる

このようすを ADIsimPE のトランジェント解析を用いて確認してみます。図 10～図 12 をご覧ください。図 10 をオープンループゲインが 6dB になる周波数（72.766kHz, 図 11）と 0dB になる周波数（145.11kHz, 図 12）で V1 を励起して、*Vout* と *Vfb* をトランジェント解析として波形を示したものです。*Vout*－*Vfb* としてシミュレータ上で計算してみると、V1 の電圧 1V になっていることが分かります。

図 10 で V1 が無いものとして *Vfb* から信号を入れて、*Vout* までのゲインを計算していると考えれば、これはそのままオープンループゲインを求めること（*Vout*/*Vfb* を計算すること）と全く等しいことが分かります。V1 という信号源ではなく、グラウンド基準で考えた *Vout* と *Vfb* があるのだ、と拡張して考えれば、この方法でよいことが理解できるのではないでしょうか。

それでは実際の波形を見てみましょう。まずは図 11 の「オープンループゲインが 6dB になる周波数（72.766kHz）」です。*Vfb* に対して *Vout* が 2 倍、つまり+6dB になっていることが分かります。つづいて図 12 の「0dB になる周波数（145.11kHz）」では、*Vfb* と *Vout* が等しい状態（*Vout*/*Vfb* = 1）になっています。つまりフィードバック系としてここで確かにオープンループゲインが 0dB になっていることが分かります。

### トランジェント解析の波形で位相余裕を測定する

図 12 の周波数（145.11kHz）で *Vfb* から *Vout* の「進み位相」となる大きさが「位相余裕」になります。マーカで測ってみると 86.7°という答えになりました。

図 9 の周波数特性と比較してみると、図 9 で示したオープンループゲインが 0dB になる周波数（同図の下側）が 145kHz 前後であること、そして図 12 の 145kHz での結果 *Vout*/*Vfb* がぴったり 1 になっていることが確認できます。

そしてそのときの位相、つまり位相余裕が図 9 では 90°前後になっているものが、図 12 の結果とぴったり同じであることも分かるかと思います。

このように *Vout*/*Vfb* として計算することで、ループの切れる周波数と位相余裕を求めることができます。図 8 のように Bode Plotter を接続すれば、この計算を自動的にやってくれることになるわけです。

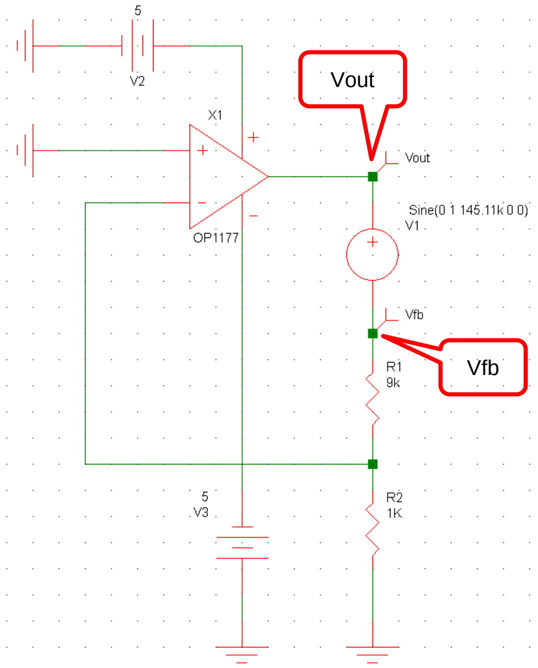


図 10. ループを閉じてオープンループゲインを得るシミュレーションの基本的な考え方

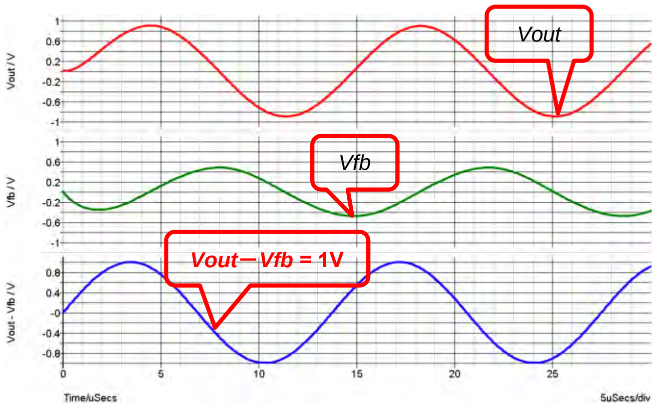


図 11. 図 10 の回路で V1 の周波数を 72.766kHz としたときの各端子の波形

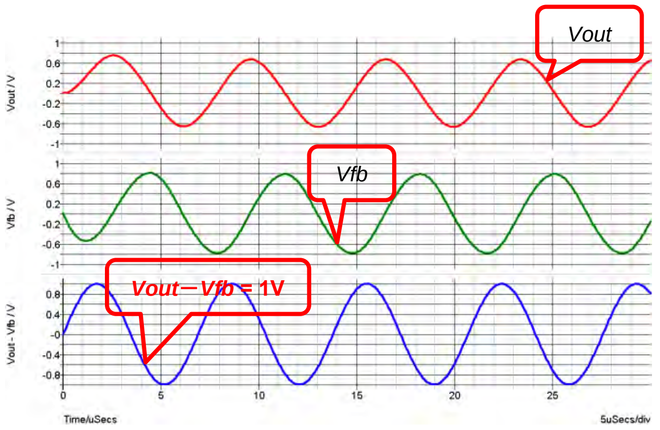


図 12. 図 10 の回路で V1 の周波数を 145.11kHz としたときの各端子の波形

## 位相余裕が同じでもオーバーシュートが同じにならないぞ！（まず位相余裕を確認）

それではいよいよ（新橋の夜も更けてきたということで！）本題に入っていきたいと思います。

ここまでは OP1177 の開放利得（オープンループゲイン）と位相余裕を単純にシミュレーションしてきました。OP2177 の GB 積は 1.3MHz です。一方で図 9 のシミュレーション結果から、2nd ポールは 2.7MHz を超えるあたりにあることが分かり、これではどんなゲイン条件でも（OP1177 の GB 積である 1.3MHz の周波数以下では）位相余裕が 90° 程度あることになり、本題の検証試験とはなりません。

### 無理やり位相余裕を減らした回路を作ってみる

そこで図 8 の回路に 1 次遅れ要素をつけて、位相余裕をむりやり減らしてみます。図 11 の回路図をご覧ください。ここでは仮に 2nd ポールとして、82kΩ と 100pF（-3dB 周波数 19.4kHz）を挿入して「強制的に影響を与えるように」してあります。なおこの回路で形成されるインピーダンスが帰還回路 R1, R2 に影響を与えないように、理想バッファ（LAP1）をはさんであります。このバッファの出力が「2 次の遅れをもつ OP アンプ」の出力に相当すると考えてください。

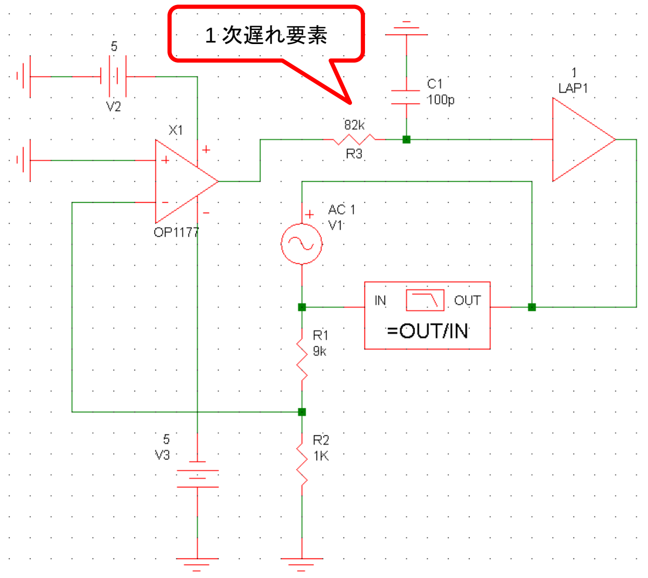


図 13. R3 = 82kΩ と C1 = 100pF の遅れ要素を接続してむりやり位相余裕を低減させた（トポロジー1）

### トポロジー1 の位相余裕を求めてみる

この図 13 の回路を「トポロジー1」とします。これは図 3 の左側に相当します。これをここまで説明した方式で（ループを閉じたやり方で）開放利得（オープンループゲイン）と位相余裕をシミュレーションしてみます。

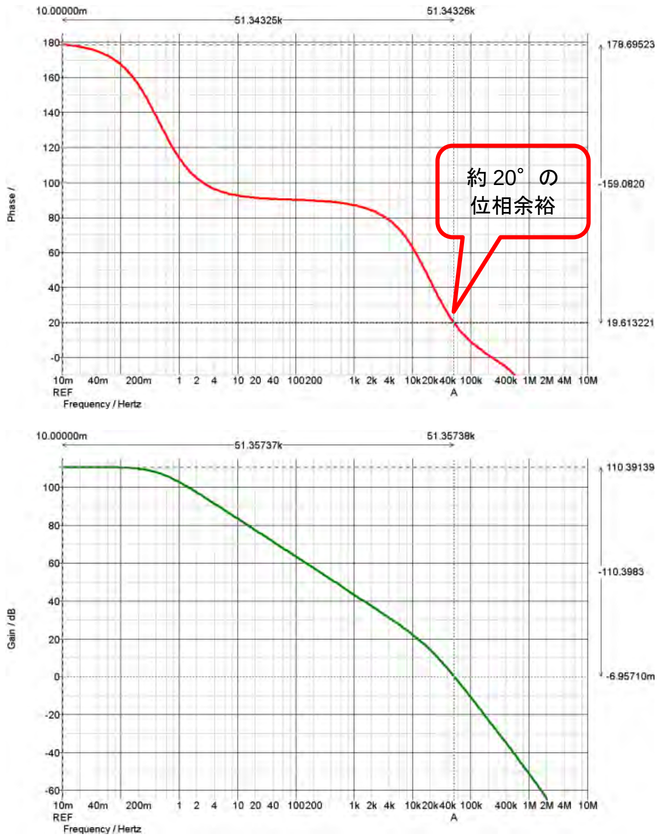


図 14. 図 11 の位相遅延を増やした回路（トポロジー1）のオープンループゲイン（上：位相、下：開放利得）

結果を図 14 に示します。下側の利得のプロットのように、大体 51kHz 付近で $A_{OL}$ = 0dB となっています。上側の位相のプロットで、この周波数での位相余裕をマーカで読み取ります。大体 20° の位相余裕があると答えが出ています。

### トポロジー2 の位相余裕を求めてみる（1 と同じだ）

つぎに二つめのトポロジーです。これを「トポロジー2」とします。図 15 の回路図をご覧ください。これは図 3 の右側に相当します。図 13 の回路で 2nd ポールとして接続した 82kΩ と 100pF の時定数は 8.2μs でした。今度はこの遅れ要素を R1, R2 帰還回路に割り振った場合で考えてみます。

図 15 の帰還抵抗は R1 = 9kΩ と R2 = 1kΩ です。合成抵抗としてみてみると、テブナンの定理を使って 900Ω に相当する抵抗ぶんになります。これで 8.2μs の時定数を実現するには、9.111nF のコンデンサを図の位置に接続すればよいことが分かります。

図 15 の回路でシミュレーションしたものが図 16 です。計算で設定したとおりの結果として、図 13（トポロジー1）の下側の利得のプロットと同じように、大体 51kHz 付近で $A_{OL}$ = 0dB となっています。上側の位相のプロットでも同じように、この周波数での位相余裕を求めると、図 13 と同じように、大体 20° の位相余裕があると答えが出ています。

これらのふたつの回路では、位相余裕は同じであることが分かりました。ここで最初のタイトルに戻って、さて「位相余裕が同じならオーバーシュートはいつも同じか？」です。

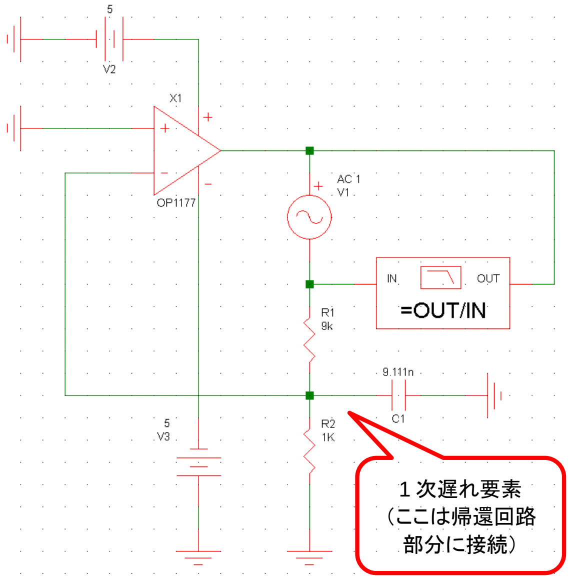


図 15. R1 = 9kΩ と R2 = 1kΩ の間に C1 = 9.111nF の遅れ要素を接続して図 13 と同じ時定数にしてみた（トポロジー2）

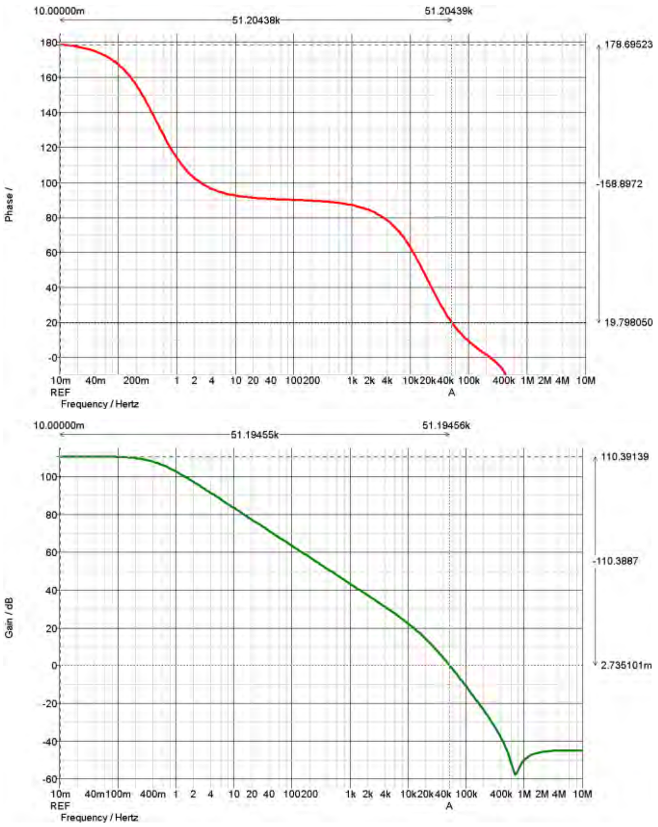


図 16. 図 15 の位相遅延を増やした回路（トポロジー2）のオープンループゲイン（上：位相、下：開放利得）

## 位相余裕が同じでもオーバーシュートが同じにならないぞ！（オーバーシュートを求めてみる）

それでは今度は、これらのステップ応答を求めるために、ADIsimPE をトランジェント解析で動かしてみます。

### トポロジー1 のオーバーシュートを求めてみる

図 13 のトポロジー1 から回路構成を変えて、図 17 のように非反転入力に 0.1V pk のクロック入力を入れて、これをステップ入力と仮定してシミュレーションしてみます。出力は 10 倍になります。

図 18 のように位相余裕が 20° の状態でオーバーシュートが 50%程度になっています。これが通常、**書籍や教科書で見るところの位相余裕とオーバーシュートの関係**です。

この関係を式として Appendix に詳しく求めてみましたので、ご興味ある方はそちらを是非ご参考していただければと思います。

### トポロジー2 のオーバーシュートを求めてみる

今度はトポロジー2 の回路です（図 19）。シミュレーション結果の図 20 のように、トポロジー1／2 で位相余裕が同じ（図 14／図 16 でともども 20° であること）にもかかわらず、非常に大きな、280%程度のオーバーシュートが観測されています。

トポロジー1 と 2 で回路の振る舞いが変わるわけです！これはなぜでしょうか…。「位相余裕が同じでもオーバーシュートが同じにならない」のでした。繰り返しになりますが、自分も嵌り（はまり）ました…。でもよく考えれば、これは…、とっても当たり前のことだったのでした。

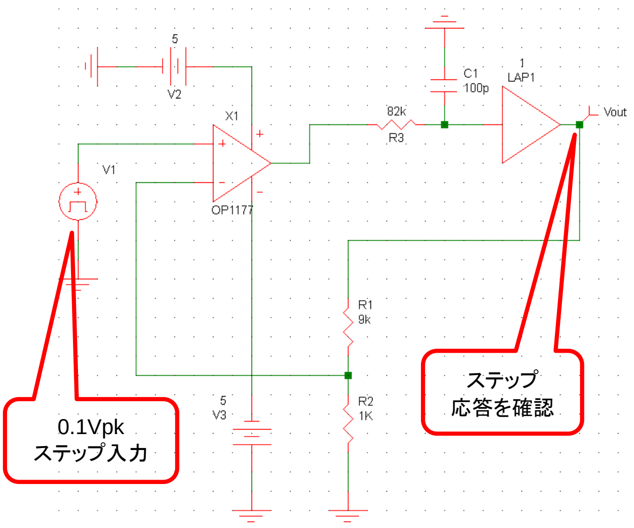


図 17. 図 13 の回路（トポロジー1）にクロック入力をステップ信号源として加えてステップ応答を確認する

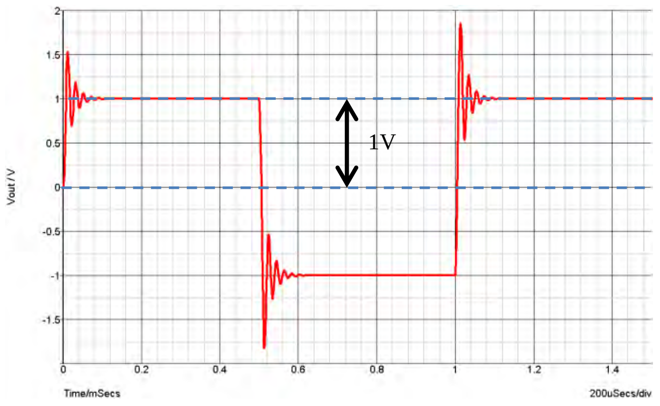


図 18. 図 17 の回路（図 13 トポロジー1）のステップ応答

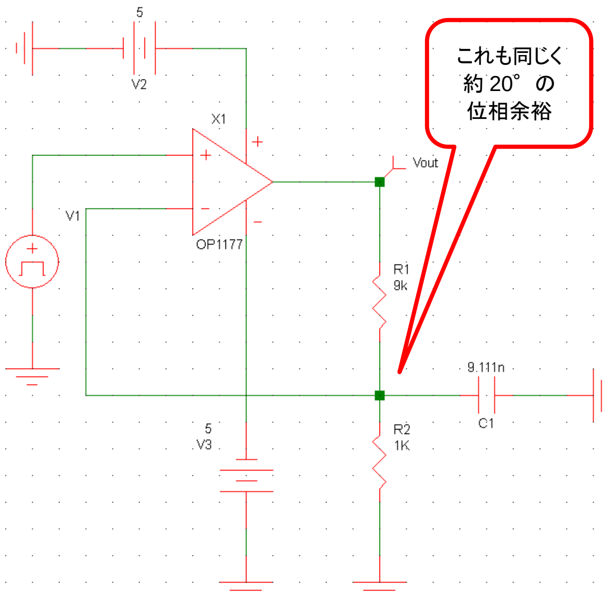


図 19. 図 15 の回路（トポロジー2）にクロック入力をステップ信号源として加えてステップ応答を確認する

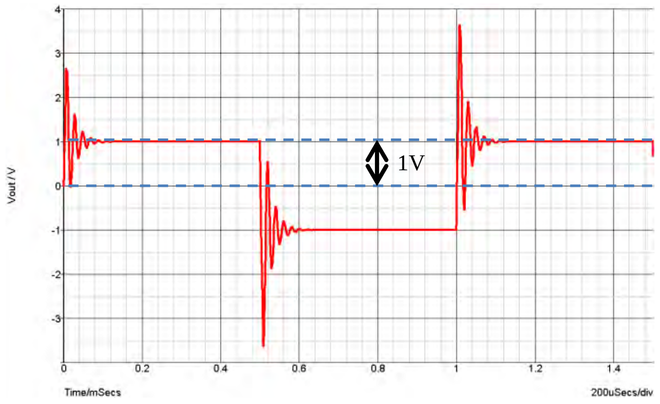


図 20. 図 19 の回路（図 15 トポロジー2）のステップ応答

## オーバーシュートが同じにならないのを数式「的」に考えてみる

さてここまでで、同じ位相余裕でもトポロジーにより、オーバーシュートの大きさが異なるところを見てきました。それでは数式的（「的…」です）に説明していきたいと思います。

式を「こねくりまわして」いますが、結果はとても単純な話です。最後だけ見てください。

### 閉ループ伝達関数として考える

図 3 に戻って考えてみます。図 13, 15, 17, 19 の二つのトポロジーは、1 次遅れ要素が（$\tau_1$、$\tau_2$として）ループの一巡経路に入っています。τは一次遅れ系の時定数を表していますので、$\tau = CR$になります。$\tau_1$、$\tau_2$それぞれの遅れ要素による伝達関数をラプラス演算子で表すと

$$h_1(s) = \frac{1}{s\tau_1 + 1},\ h_2(s) = \frac{1}{s\tau_2 + 1}$$

となります。いっぽう、OP アンプの単体のゲインを$A_{OP}$、帰還率をβとすると、この系でループを閉じた閉ループ伝達関数（つまり入出力の伝達関数）$A_{CL}$は

$$A_{CL} = \frac{A_{OP}}{1 + A_{OP}\beta}$$

で表されるのは良くご存じのことかと思います。

### トポロジー1 の閉ループ伝達関数

いま、図 13, 17（図 3 の左側）のトポロジー1 のように、二つの 1 次遅れ要素（$\tau_1$、$\tau_2$として）がフォワード A 側に 2 段入っている状態を考えます。こうすると$A_{OP}$は$\tau_1$と$\tau_2$による 2 次の周波数特性要素をもつことになります。つまり

$$A_{OP}(s) = \frac{A_{DC}}{(s\tau_1 + 1)(s\tau_2 + 1)}$$

ここで$A_{DC}$は OP アンプの DC 利得（OP2177 では 130dB）、$\tau_1$は OP アンプが本来もつ、1 次遅れの特性と考えてもらえればよく、図 9 の OP1177 のシミュレーション結果で「1 次（1st）ポールが 0.5Hz に出来ていて」というものに相当します。$\tau_2$は付加的についた遅れ要素になります。

これで帰還率をβとして、閉ループ伝達関数（つまり入出力の伝達関数）$A_{CL}$の式に代入してみると、

$$A_{CL(1)}(s) = \frac{\dfrac{A_{DC}}{(s\tau_1+1)(s\tau_2+1)}}{1+\dfrac{A_{DC}\beta}{(s\tau_1+1)(s\tau_2+1)}}$$

フィードバック（帰還）側βは抵抗分圧だけですから、β = const です。これまで分圧比をβ（たとえば 1/10）としたものです。この式展開はここで止めておきましょう（汗）…。トポロジー2 との比較だけの話ですから…。

### トポロジー2 の閉ループ伝達関数

つづいて図 14, 18（図 3 の右側）のトポロジー2 のほうは、1 次遅れ要素がフォワード *A* 側に 1 段です。こうすると$A_{OP}$は 1 次の周波数特性要素をもつことになり

$$A_{OP}(s) = \frac{A_{DC}}{s\tau_1+1}$$

一方、こんどはフィードバック側βに 1 次遅れ要素があります。つまり帰還回路が周波数特性をもっているということです。これをラプラス演算子 *s* で表すと（β(s)として *s* の関数で表すと）

$$\beta(s) = \frac{\beta_{DC}}{s\tau_2+1}$$

ここで$\beta_{DC}$は帰還回路の DC 帰還率（ここまでの説明では 1/10、つまり -20dB）です。これで閉ループ伝達関数（つまり入出力の伝達関数）$A_{CL}$の式に代入してみると、

$$A_{CL(2)}(s) = \frac{\dfrac{A_{DC}}{s\tau_1+1}}{1+\dfrac{A_{DC}\beta_{DC}}{(s\tau_1+1)(s\tau_2+1)}}$$

となり、上の式と伝達関数が異なっていること、$1/(s\tau_2+1)$の項が減っていることが分かります。

### トポロジー1/2 の閉ループ伝達関数は異なっている！

このようにクローズド・ループとして系を閉じると、ふたつの閉ループ伝達関数は、「同じではない」ということになります。ご存じのこの式を示せば「なーんだ。この技術ノートの話は、単純なことじゃないか」と気がつかれる方も（既に気がつかれている方も）多いかと思います。

これらをそれぞれ、1/*s* をかけてステップ応答を求めると、当然応答（オーバーシュート）が異なるわけですね。

逆にたとえば、$A_{CL(2)}(s)$に、$1/(s\tau_2+1)$を掛ければ（出力に時定数$\tau_2$を接続すれば）、当然トポロジー1 の応答になるわけです。分かってしまえば「なーんだ」の答えなわけです。ところがこれは意外と気がつかないところではないでしょうか（自分も嵌まったわけでした ^^;）。

また「トポロジー2 の出力に時定数$\tau_2$を接続すれば」というのは、振幅レベルは変わりますが、トポロジー2 の反転入力端子での応答を見るのと同じことなわけですね。これをシミュレーションしたもの（図 19 の反転入力端子の応答を観測したもの）を図 21 に示します。

これらのシミュレーション結果は、最初に示した「とある記事のため OP1177 を使って」の実験で得られた波形とほぼ同じものでした。目出度しめでたし、と言ってよいのでしょうか…。

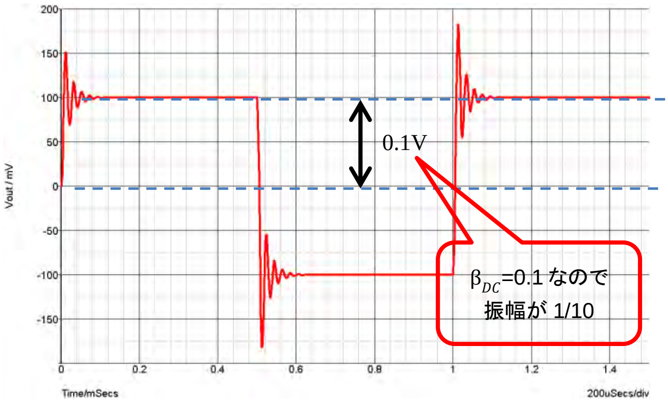


図 21 トポロジー2 で非反転入力端子を観測した。トポロジー1 と同じステップ応答波形になっている（振幅レベルは 1/10）

## 考察してみる

図 3 をあらためて図 22 に書き直して示してみます。最初の話のように、制御理論の教科書では、フォワード側 ***A*** に遅延要素があるモデルで考えています。しかし OP アンプの場合は、外部に（トポロジー2 のように）、帰還系β側に位相遅れ要素があるケースが多いといえるのではないでしょうか。たとえば入力浮遊容量だとか位相補償などが考えられると思います。

つまり図 22 の右側のケースが多くなり、結果的に位相余裕とオーバーシュートが教科書の説明にあるような関係の 1 対 1 では、「合わない」ということになってしまうわけです。

ここであらためて「制御理論」などと大上段に構えず、「ふつーの回路である」として見てみます。

図 22 の左の回路（トポロジー1）では OP アンプの増幅段 ***A*** のあとに$\tau_2$のローパスフィルタがあるわけですから、当然増幅段 ***A*** 出力のオーバーシュートは軽減されて、図の右側の 1 倍のバッファ出力には低いオーバーシュート量の波形が得られることは、直観的にも理解できることではないでしょうか。

「とある同人誌」にも、このネタの一部を投稿してみました。送られてきたその冊子を見ると、通常は私のネタは末尾の方に掲載が多い（つまりゴミ）のですが、今回ばかりは 3 人目だったのでした！先達の選者の方が興味を示してくれて大変うれしく思いました (^o^)。

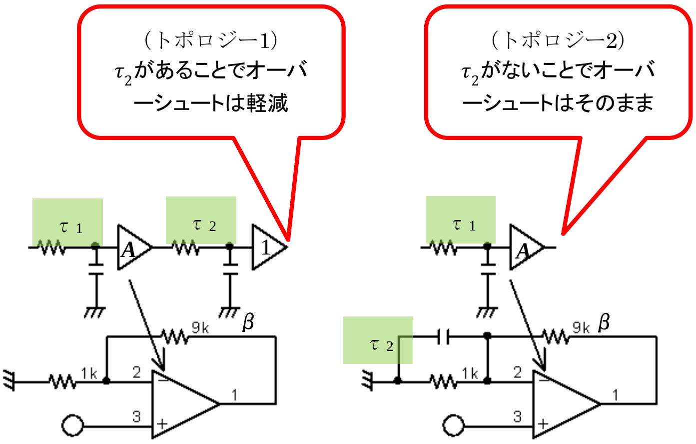


図 22. 図 3 をあらためて書き直してみる

## 参考文献

[1] 杉江 俊治; フィードバック制御入門 (システム制御工学シリーズ), コロナ社

[2] R. D. Middlebrook; Measurement of Loop Gain in Feedback Systems, Int. J. Electronics, 1975, Vol. 38, No. 4, pp. 485-512.

*Appendix*
# 2次遅れフィードバック系の位相余裕とダンピング・ファクタ$\zeta$とステップ応答の関係

アナログ・デバイセズ株式会社

## 1　この記事の目的

図1のような2次遅れの伝達系を考える。$A_{DC}$ はOPアンプのDCゲイン、$\beta$ は帰還回路の帰還率である。この系全体のゲインが1になる角周波数 $\omega_T$（以下にも示すが「$T_1$ で正規化された」かたちで）のときの位相遅れ $\phi_T$ を定義し、系を閉じて（InとOutを接続して）負帰還閉ループとする。

このとき位相遅れ $\phi_T$ から、位相余裕 $\phi_{PM}$ を $\phi_{PM} = \pi - \phi_T$ として求めることができる。また本稿のように計算していくことで、ダンピング・ファクタ $\zeta$ との関係も得ることができる。ダンピング・ファクタ $\zeta$ が分かれば、位相余裕 $\phi_{PM}$ ごとの系の時間応答（オーバーシュートのようす）がどうなるかを検討することができる。

## 2　2次遅れの伝達系のオープンループゲイン（一巡伝達関数）

図1の2次系における、それぞれの時定数を

$$T_1 = R_1C_1, \quad T_2 = R_2C_2 \tag{1}$$

とする。図1のオープンループゲイン（一巡伝達関数）$H_{OL}(s)$ は

$$H_{OL}(s) = \frac{1}{1+sT_1} \cdot A_{DC} \cdot \frac{1}{1+sT_2} \cdot \beta \tag{2}$$

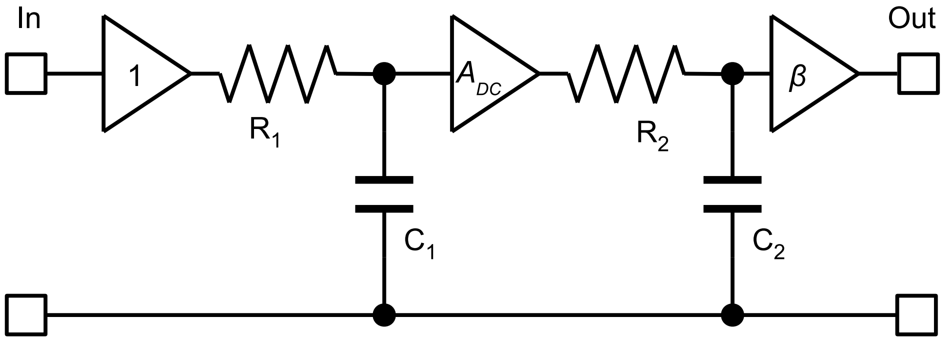


図 1: 考えていく一巡伝達系。InとOutを閉じて帰還系とする。$T_1$ と $T_2$ はバッファで分離されており、相互に影響が無い

になる。ここでOPアンプの系として考えれば、$A_{DC}$はOPアンプのDCゲイン、$T_1$はOPアンプ内部のポール（一般的に1Hz以下となる低い周波数の長い時定数）、$T_2$はOPアンプ外で形成される位相遅れ（高い周波数の短い時定数）、また$\beta$は（非反転増幅と考えれば）帰還量

$$\beta = \frac{R_a}{R_b + R_a} \tag{3}$$

となるので、この$\beta$は非反転増幅の増幅率$A_{CL}$の逆数に相当する（$A_{DC} = \infty$と仮定したとき）。つまり

$$A_{CL} = \frac{R_b + R_a}{R_a} = \frac{1}{\beta} \tag{4}$$

# 3　2次系での位相遅れ量$\phi$のときの角周波数$\omega$を求める

式(2)のオープンループゲインの周波数特性に関係する部分（振幅と位相の変化成分）を取り出してみる。

$$H(s) = \frac{1}{1+sT_1} \cdot \frac{1}{1+sT_2} \tag{5}$$

定常状態のみを扱うので、この式を$s = j\omega$としてしまう。つづいて図1の$R_1, C_1$で形成されるOPアンプ内部のポール$T_1$を$T_1 = 1$[sec]として正規化し、$T_1$と$T_2$との比をスタガ比$k$, $T_2 = T_1/k$（ただし$k > 1$）と定義する。こうすると

$$H(\omega) = \frac{1}{1+j\omega} \cdot \frac{1}{1+j\omega/k} \tag{6}$$

この式から$T_1$と$T_2$の遅延要素から形成される、$T_1$**で正規化された**「任意の角周波数$\omega$での位相遅れ$\phi(\omega, k)$」を（$\omega$と$k$の関数として）求めることができる。

## 3.1　任意の正規化された角周波数$\omega$とスタガ比$k$から位相遅れ量$\phi$を計算する

式(6)では$T_2 = T_1/k$であり、さらに$T_1 = 1$と正規化していることから、$T_2 = 1/k$となり、

$$\phi(\omega, k) = -\tan^{-1}(\omega T_1) - \tan^{-1}(\omega T_2) = -\tan^{-1}(\omega) - \tan^{-1}(\omega/k) \tag{7}$$

となる。なお

$$\phi_1(\omega) = -\tan^{-1}(\omega),\ \ \phi_2(\omega, k) = -\tan^{-1}(\omega/k),$$
$$\phi(\omega, k) = \phi_1(\omega) + \phi_2(\omega, k) = -\tan^{-1}(\omega) - \tan^{-1}(\omega/k) \tag{8}$$

とも書ける。ここで

$$\tan^{-1}(x) \pm \tan^{-1}(y) = -\tan^{-1}\frac{x \pm y}{1 \mp xy} \tag{9}$$

という公式を用いて

$$\phi(\omega, k) = -\tan^{-1}(\omega) - \tan^{-1}(\omega/k) = -\tan^{-1}\frac{k\omega + \omega}{k - \omega^2} = -\tan^{-1}\left(\frac{k+1}{k-\omega^2}\right)\omega \tag{10}$$

と変形する。なお $\phi(\omega, k)$ の大きさは（遅れ系なので）マイナスであり、あらたに「遅れ量」だとして、$\phi(\omega, k) = -\phi(\omega, k)$ とすればマイナスが消え、さらに変形させると

$$\tan\phi(\omega, k) = \left(\frac{k+1}{k-\omega^2}\right)\omega \tag{11}$$

これから $\phi(\omega, k)$ は（式 (10) のとおり）

$$\phi(\omega, k) = \tan^{-1}\left(\frac{k+1}{k-\omega^2}\right)\omega \tag{12}$$

となり、これで任意の角周波数 $\omega$ での位相遅れ量 $\phi(\omega, k)$ を求めることができる。

### 3.2 こんどは逆に目的の位相遅れ量 $\phi$ とスタガ比 $k$ が与えられたときの正規化された角周波数 $\omega$ を逆算する

これまでの式から、スタガ比 $k$ と $T_1$ で正規化された**角周波数** $\omega$ が与えられれば、そのときの位相遅れ量 $\phi(k, \omega)$ が得られることが分かった。

この式を変形していけば、スタガ比 $k$ と**希望する位相遅れ量** $\phi$ が与えられたとき、角周波数 $\omega(k, \phi)$ を求めることができる。式 (11) から角周波数 $\omega$ について解くと、

$$\begin{aligned}
&\tan\phi(k-\omega^2) = (k+1)\omega \\
&k\tan\phi - \omega^2\tan\phi - (k+1)\omega = 0 \\
&\omega^2 + \frac{(k+1)\omega}{\tan\phi} - k = 0
\end{aligned}$$

解の公式で、

$$\omega(k, \phi) = \frac{-\dfrac{k+1}{\tan\phi} \pm \sqrt{\left(\dfrac{k+1}{\tan\phi}\right)^2 + 4k}}{2} \tag{13}$$

これが OP アンプ内部のポールを $T_1 = 1$[sec] で正規化し、スタガ比 $k$、希望する位相遅れ量 $\phi$ が与えられたときの、その遅れ量 $\phi$ が得られる角周波数 $\omega$ になる。なお $\pm$ になっているが、マイナス側は $\omega$ が負になるので、これは使用しない。

### 3.3 これで位相が $\phi$ になる正規化された角周波数 $\omega$ が決まり、目的の計算の基礎が出来た

ここまで

角周波数 $\omega$ のときの 2 次遅れ系の位相遅れ量を $\phi$ として式を立てた
$T_1$ は $T_1 = 1$[sec] と正規化し（これにより $\omega$ も正規化される）、
スタガ比 $k$ により、$T_2 = T_1/k$ という関係を決め、それから $\phi$ について解くと、
スタガ比 $k$ と $T_1$ で正規化された任意の角周波数 $\omega$ における位相遅れ量 $\phi$ を計算できた。
さらに $\omega$ について解くと、希望する位相遅れ量 $\phi$ が与えられたときの $T_1$ で正規化された角周波数 $\omega$ を求めることが出来た。

### 3.4 これからループの切れる角周波数 $\omega_T$ と位相 $\phi_T$ の関係が得られる

上記から、

> $A_{DC}\beta H(\omega) = 1$ になるときの位相余裕を $\phi_{PM}$ とすれば、
> 位相余裕 $\phi_{PM}$ と全体の位相遅れ $\phi_T$ との関係は、$\phi_{PM} = \pi - \phi_T$ となる。
> 希望する位相余裕 $\phi_{PM}$ を決め、そのときの位相遅れ量 $\phi_T$ から、
> 式 (13) で角周波数 $\omega(k, \phi_T)$ を求めることができ、スタガ比を $k$ とすることで、
> 位相遅れが $\phi_T$ になるときの $T_1$ で正規化された　の角周波数 $\omega_T$ を求めることができる。

## 4 $\phi_{PM}$ と $\omega_T$ から「後付け」でオープンループゲイン $A_{DC}\beta$ を設定すれば、ダンピング・ファクタが計算できる！

もともとやりたいことは、ループの切れる角周波数（$A_{DC}\beta H(\omega_T) = 1$）の位相余裕からオーバーシュートのようすを求めることである。ここまでで位相余裕を $\phi_{PM}$ とスタガ比 $k$ を与えれば、（$T_1$ で正規化された）角周波数 $\omega_T$ を得られることは分かった。

しかしこれからダインピング・ファクタ $\zeta$ と関連づけるためには、以降のダインピング・ファクタを定義する、式 (17) にある「オープンループ DC ゲイン $A_{DC}\beta$」との関係を見つけなければならない。もともとオープンループ DC ゲイン $A_{DC}\beta = const$ であるから、ここまでの関係から $A_{DC}\beta$ を得ることができる。

求めたいものが位相余裕 $\phi_{PM}$ とループの切れる角周波数 $\omega_T$ とダインピング・ファクタ $\zeta$ との関係だったので、$A_{DC}\beta$ が幾つであっても問題なく、結果としてつじつまが合うように（$\phi_{PM}$ と $\omega_T$ を決めてから）後に $A_{DC}\beta$ が得られるようにしておけばよい。まず、

$$|A_{DC}\beta H(\omega_T)| = A_{DC}\beta \cos\phi_1 \times \cos\phi_2 = A_{DC}\beta\sqrt{\frac{1}{1+\omega_T^2}}\sqrt{\frac{1}{1+(\omega_T/k)^2}} = 1 \qquad (14)$$

になればいいわけであり、

$$A_{DC}\beta = \sqrt{(1+\omega_T^2)[1+(\omega_T/k)^2]} \qquad (15)$$

を満たす $A_{DC}\beta$ として設定すればよいことになる。これで以降に示す「ダインピング・ファクタ $\zeta$」を計算するのに必要な、全てのパラメータ間の関係を求めることができた。

## 5 負帰還構成でダインピング・ファクタ $\zeta$ の計算をしてみる

系を閉じたときの位相余裕 $\phi_{PM}$ から、その（$T_1$ で正規化された、オープンループゲインが 1 になる）角周波数 $\omega_T$ での位相遅れ $\phi_T(\phi_T = \pi - \phi_{PM})$ を計算し、これからダンピング・ファクタ $\zeta$ を求める。

### 5.1 閉ループ伝達関数とダンピング・ファクタ $\zeta$

2 次遅れフィードバック系のオープンループゲインは式 (2) のとおり、

$$H_{OL}(s) = A_{DC}\beta\frac{1}{1+sT_1}\cdot\frac{1}{1+sT_2}$$

である。途中は割愛するが、

$$\omega_n = \sqrt{\frac{1 + A_{DC}\beta}{T_1 T_2}} \tag{16}$$

$$\zeta = \frac{T_1 + T_2}{2\sqrt{(1 + A_{DC}\beta)T_1 T_2}} \tag{17}$$

とおくと、このオープンループゲイン $H_{OL}(s)$ のループを閉じたときの閉ループ伝達関数 $H_{CL}(s)$ は

$$H_{CL}(s) = \frac{A_{DC}}{1 + A_{DC}\beta} \cdot \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \tag{18}$$

この式の 2 次系の安定度を表すものが式 (17) で定義したダンピング・ファクタ $\zeta$ であり、この $\zeta$ により、波形のオーバーシュートのようすが決定する。

## 5.2　位相遅れ $\phi_T$ におけるダンピング・ファクタ $\zeta$ を求める

これまで得られたパラメータを式 (17) に代入し、ダンピング・ファクタ $\zeta$ を得れば目的達成となるわけである。

式 (17) の $\zeta$ にここまでの計算結果を代入してみると、

$$\zeta(k, \omega_T) = \frac{1}{2\sqrt{1 + \sqrt{(1 + \omega_T^2)[1 + (\omega_T/k)^2]}}} \left(\sqrt{k} + \sqrt{\frac{1}{k}}\right) \tag{19}$$

となる。$\zeta(k, \omega_T)$ であり $k$ と $\omega_T$ の関数になっていることがわかる。つまり $k$ と $\omega_T$ が分かれば $\zeta$ が求まることになる。なお $\omega_T$ は $A_{DC}\beta H(\omega) = 1$ になる、$T_1$ で正規化された角周波数であり、式 (13) で $\omega = \omega_T, \phi = \phi_T$ とおき、$\phi_{PM} = \pi - \phi_T$ であることから

$$\omega_T = \frac{-\dfrac{k+1}{\tan\phi_T} \pm \sqrt{\left(\dfrac{k+1}{\tan\phi_T}\right)^2 + 4k}}{2} \tag{20}$$

となる。ということで、$\omega_T$ と $\omega_n$ とは別ものなので注意ねがいたい。

## 5.3　一応 $\omega_n$ との関係を計算してみる

一応、この式 (18) を逆ラプラス変換（部分分数分解して $e^t$ の形にして、時間応答を求める）すると考えて、極を計算してみると、これも解の公式から、

$$\begin{aligned} s &= \frac{-2\zeta\omega_n \pm \sqrt{(2\zeta\omega_n)^2 - 4\omega_n^2}}{2} \\ &= \left(\frac{-2\zeta \pm \sqrt{(2\zeta)^2 - 4}}{2}\right)\omega_n \end{aligned} \tag{21}$$

で $\omega_n$ でくくれるので、結局は $\omega_n = 1$ のときだけを考えておけばよく（実際の回路では $\omega_n$ でスケーリングすればよい）、$\zeta$ だけを考えれば良いことがわかる。

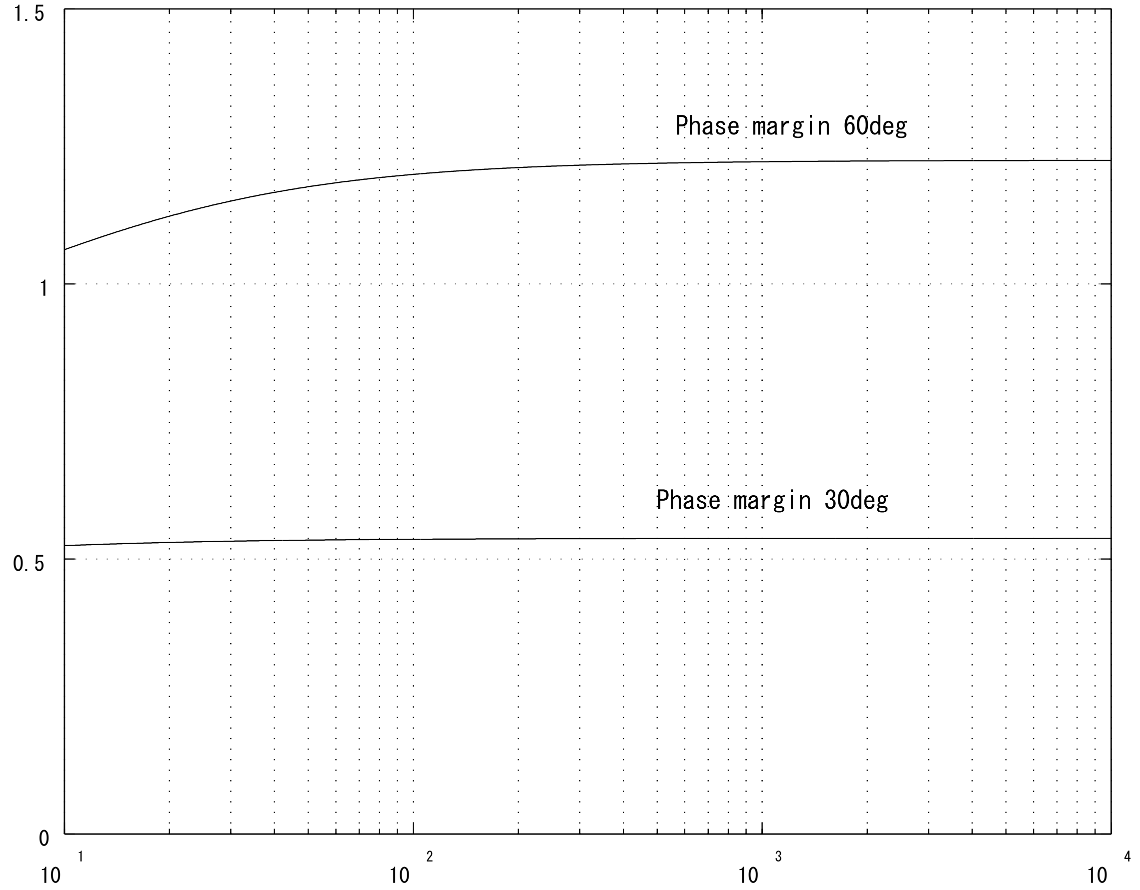


図 2: スタガ比 $k$（横軸）と $\xi$（縦軸）の変化のようす。上は位相余裕 60 °、下は 30 °。横軸は見えづらいが左から $k=10^1$、一番右が $k=10^4$

## 6　スタガ比 $k$ がダンピング・ファクタ $\zeta$ に与える影響度

ここまでで目出度く式 (19) と式 (20) を用いれば、スタガ比 $k$ と位相余裕 $\phi_{PM}$ とで、ダンピング・ファクタ $\zeta$ を求めることができた。一方で、スタガ比 $k$ がダンピング・ファクタ $\zeta$ に与える影響度は勘案しておく必要がある。とは言っても、図 2 のように、$k$ を変えていっても $k$ が 100 以上で十分大きければ、ほとんど $\zeta$ は変化が無いことも分かる。

## 7　得られたダンピング・ファクタ $\zeta$ からオーバーシュートの様子を計算する

ここまでの過程により、OP アンプ内部のポールを $T_1=1$[sec] で正規化し、2 次位相遅れ系の位相余裕を $\phi_{PM}$、スタガ比を $k$ とすれば、その条件で成立する OP アンプの DC ゲイン $A_{DC}$ と帰還量 $\beta$ を掛けた一巡の DC ゲイン $A_{DC}\beta$ が求まり、これらによりダンピング・ファクタ $\zeta$ が計算できることになる。

2 次遅れ系では、ステップ応答 $R(t)$ が（インパルス応答も）$\zeta$ により波形表現が異なってくる。一つ一つについて式として示しておきたい。

なお、本来は上記の式 (17) に挙げた変数 $\omega_n$ もあるが、以降では簡単化のために（ステップ応答のピーク電圧だけを考えており、時間軸は特に関係が無いので）$\omega_n=1$ としてある。

### 7.1 $\zeta < 1$ の場合

この場合がオーバーシュートが出る波形になる。この場合だけがこの記事で重要な項目であるため、このケースのみを考えていけばよい。

$$R(t) = 1 - \frac{\exp(-\zeta\omega_n t)}{\sqrt{1-\zeta^2}} \sin\left(\sqrt{1-\zeta^2}\omega_n t + \phi\right)$$
$$\text{ただし } \phi = \tan^{-1}\frac{\sqrt{1-\zeta^2}}{\zeta} \tag{22}$$

### 7.2 $\zeta = 1$ の場合

この場合はオーバーシュートが出る限界の波形になる。

$$R(t) = 1 - (1 + \omega_n t)\exp(-\omega_n t) \tag{23}$$

### 7.3 $\zeta > 1$ の場合

この場合はオーバーシュートは出ない。

$$R(t) = 1 - \exp(-\zeta\omega_n t)\left[\cosh\left(\sqrt{\zeta^2-1}\omega_n t\right) + \frac{\zeta}{\sqrt{\zeta^2-1}}\sinh\sqrt{\zeta^2-1}\omega_n t\right] \tag{24}$$

### 7.4 $\omega_n$ も計算してみる

式 (16) から計算される $\omega_n$ も紹介しておく。実際は $\omega_n = 1$ としてしまっているので、ここは本稿に対して影響は与えない

$$\omega_n = \sqrt{\frac{1 + A_{DC}\beta}{T_1 T_2}} = \sqrt{k(1 + A_{DC}\beta)} = \sqrt{k\left(1 + \sqrt{(1+\omega_T^2)[1 + (\omega_T/k)^2]}\right)} \tag{25}$$

## 8 MATLAB のプログラム例

```
k = 100 % stagger ratio
phideg = 140 % phase margine is 180 - phideg
phi = pi * phideg / 180;

omega = 0.5 * ((-1 * (k + 1)/tan(phi)) + sqrt(((k + 1)/( tan(phi)))^2 + 4 * k))
Abeta = sqrt((1 + omega^2)*(1 + (omega/k)^2))
zeta = 0.5/(sqrt(1 + sqrt((1 + omega^2)*(1 + (omega/k)^2))))*(sqrt(k) + sqrt(1/k))

t = linspace(0,10, 1000);
phi = atan(sqrt(1 - zeta^2)/zeta);
rt1 = exp(-1 * zeta * t)/sqrt(1 - zeta^2);
```

```
rt2 = sin(sqrt(1 - zeta^2) .* t + phi);
rt = 1 - rt1 .* rt2;

plot(t, rt)
set(gca, 'ytick', [0:0.1:2])
grid on
```

以下にこのプログラムの実行結果を示す。

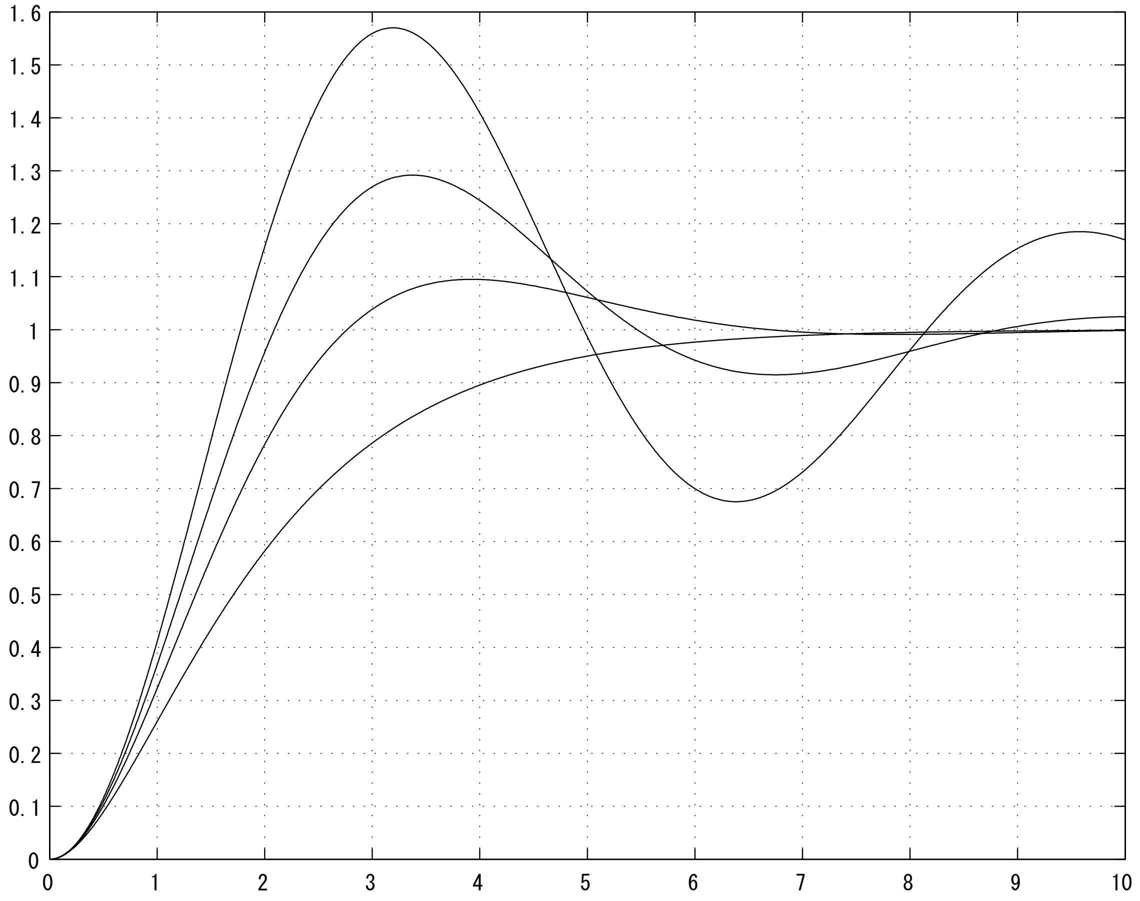


図 3: 上記のプログラムで書いた（複数重ね書きした）ステップ応答波形。上から位相余裕 20 °, 40 °, 60 °, 80 °