

DAQ用のμModuleで 状態監視用の絶縁チャンネルを構成、 位相のマッチングが容易に

著者：Malcolm Leeland Kwok、プロダクト・アプリケーション・エンジニア

概要

状態監視システムの多くは、複数のセンサーを使用して同時にデータを取得します。通常、そうしたシステムでは、チャンネル間を絶縁するためのソリューションを適用し、グラウンド・ループが形成されないようにしなければなりません。システムによっては、ディスクリート構成でボード・レベルのシグナル・チェーンを実現していることがあるでしょう。そうすると、部品の許容誤差が原因となり、チャンネル間で位相のミスマッチ誤差が大きくなるおそれがあります。このような課題を解消可能なものとして、アナログ・デバイゼスは**高精度のシグナル・チェーンをμModule® デバイスとして実現したソリューション**を提供しています。それらのソリューションでは、アナログ・デバイゼスの集積型受動部品技術である iPassives™ を活用しています。それにより、位相のミスマッチを最小限に抑えることが可能になっています。

はじめに

状態監視（CM：Condition Monitoring）システムは、製造や航空宇宙など様々な分野で使われています。ヘルスケア機器でも使用されますし、インフラでも重要な役割を果たしています。CMシステムを使用する目的は、様々な状態の検出／分析を行うことです。その結果は、機械類を含む各種アセットの安全性、信頼性、性能を維持するために役立てられます。監視の対象となる代表的なパラメータは振動です。実際、振動の信号の振幅／位相／周波数には、アセットの状態に関する多くの情報が含まれています。

本稿では、まずCMシステムにおいて位相を正確に測定することが重要な理由について説明します。また、データ・アキュイジション（DAQ）において、複数のチャンネルで同時にサンプリングを実行しなければならない場合に直面する課題について考察します。更に、その種のシステムに向けた従来のソリューションについて解説します。その上で、位相のマッチング性能を革新的なレベルに引き上げることが可能な新たなアプローチを紹介します。

アーキテクチャ

CMシステムは、複数のセンサー（またはトランスデューサ）を搭載する形で構成されます。多くのシステムが採用しているのは集中型のアーキテクチャです（図1）。各センサーは、アナログ信号を送信するケーブルを介してDAQソリューションの各チャンネル（入力）に接続されます¹。ここで言うDAQソリューションとは、図1の右側のブロックのことです。以下では、このブロックをDAQ側、センサー（トランスデューサ）のブロックをセンサー側と表記することがあります。また、DAQソリューションでは、A/Dコンバータ（ADC）を含むシグナル・チェーンが重要な構成要素となります。

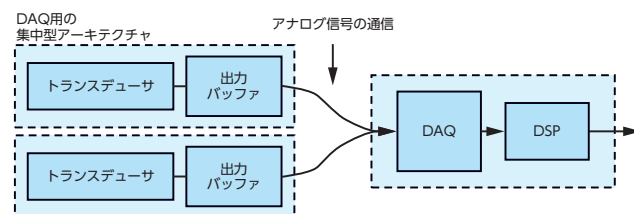


図1. DAQ用の集中型アーキテクチャ¹

センサーには様々な種類があります。測定の対象となるパラメータは、振動、音、電流など様々です。複数のセンサーを活用すれば、単一のアセット上の複数のポイント／軸からデータを収集したり、複数のアセットから同時にデータを収集したりすることができます²。各チャンネルから得られたデータを適切に処理すれば、システムの動作に関する貴重な知見が得られます。例えば、機械が故障する前にその予兆を検出したり、緊急対応が求められる前にメンテナンスの必要性を把握したりすることが可能です。



ユース・ケース

ここでは、CMシステムの代表的なユース・ケースを想定し、具体的なシステム構成や直面する課題などについて解説することになります。

マルチチャンネルの同時サンプリングが可能なADC

ここで例にとるユース・ケースは、機械の動作、不均衡、位置ずれ、足場の緩みなどの異常を監視するというものです。CMシステムにより、2つ以上の直交センサーからの位相の解析を実施するケースを考えます。タコメータ（回転計）を使用するのではなく、いずれかのセンサーの位相をリファレンスとして使用することで、障害が発生している個所を特定します³。

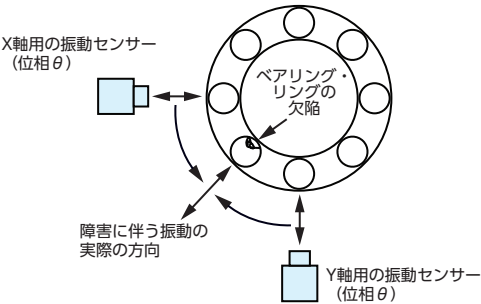


図2. 障害の種類と位置の特定。位相の解析によって実現します。

ここで、多軸に対応するセンシングを実施するケースについて考えます。その場合、時間軸の情報と周波数軸の情報の後処理を実施するにあたっては、信号を取得する際の遅延時間が比較的一定に保たれていることが重要になります。高い性能を得るためには、振幅と位相（時間）の領域の情報を適切に取得しなければなりません。そのためには、複数のチャンネルにおいて同期のとれた状態で同時にサンプリングを行い、チャンネル間の位相マッチングを実現する必要があります。この条件を満足できない場合には、複数のセンサーの間で位相角の測定精度が低下します。CMシステムのベンダーは、絶縁回路による遅延とジッタを含めて、位相マッチング（許容できるズレ）は20kHzにおいて1°までという仕様を定めています。

この目標を達成するためには、どうすればよいでしょうか。まず、ADCとしてはアナログ・デバイセズの「AD7768-4」や「AD4134」などを採用するとよいでしょう。これらは、マルチチャンネルの同時サンプリングに対応するシグマ・デルタ（ $\Sigma\Delta$ ）ADCです（表1）。CMシステムの場合、逐次比較レジスタ（SAR）ADCよりも $\Sigma\Delta$ ADCがよく使用されます。通常、 $\Sigma\Delta$ ADC製品の場合、DCから100kHz程度までの全範囲にわたって高い分解能が得られます。それだけでなく、高度なフィルタ機能も内蔵しています。そのため、時間領域／周波数領域で振動の信号を解析する必要があるアプリケーションに適しています。詳細については、「状態監視システムの設計時に求められる選択、その結果がシグナル・チェーンの実装に及ぼす影響とは？」¹をご覧ください。

表1. 各ADCの位相マッチング性能と位相キャリブレーション分解能

	AD7768/ AD7768-4	AD4134
20kHzにおけるチャンネル間の位相マッチング（最大値）	未評価	0.024°
20kHzにおける位相キャリブレーション分解能	0.88°	0.3°

但し、AD7768-4のような離散時間型の $\Sigma\Delta$ （DTSD：Discrete-time $\Sigma\Delta$ ）ADCを使用する場合、1つ注意が必要です。それは、シグナル・チェーンに起因して位相のミスマッチ誤差が生じる可能性があるというものです。DTSD ADCの場合、サンプリング周波数の倍数におけるエイリアス除去の機能が本質的に欠如しています。そのため、DTSD ADCを採用したシステムは、帯域外の干渉からの影響を受けやすくなります。言い換えれば、監視の対象としている信号に悪影響が及ぶ可能性があるということです。そうした周波数成分を除去するために、通常はADCのドライバ段には3次以上のアナログ方式のアンチエイリアシング（折り返しノイズ防止）フィルタを適用します（図3）。その際には、帯域内の振幅誤差を最小限に抑えることに注意を払う必要があります。

ここで、アンチエイリアシング・フィルタ（以下、AAF）として2次のバターワース・フィルタを使用するケースについて考えてみましょう。そのAAFの入力帯域幅は160kHz（カットオフ周波数であるf3dBが160kHz）であるとし、それにより、ADCのサンプリング周波数である16MHzにおいて、-80dBの減衰量（除去比）が得られるようにします。そのAAFの位相ミスマッチは、抵抗／コンデンサの許容誤差がわずか1%であったとしても、20kHzにおいて $\pm 0.15^\circ$ に達する可能性があります⁴。

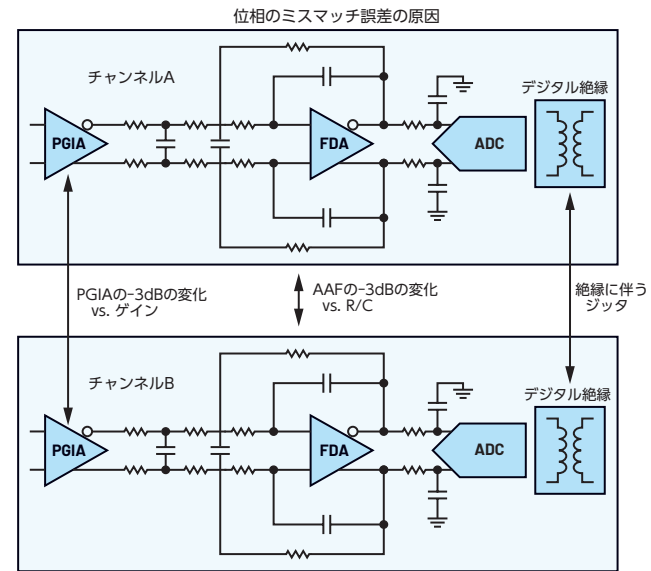


図3. 位相のミスマッチ誤差の原因

上記の問題は、AD4134のような連続時間型の $\Sigma\Delta$ （CTSD：Continuous-time $\Sigma\Delta$ ）ADCでは発生しません。CTSD ADCには、アナログAAFを適用する必要がないからです。つまり、DTSD ADCが抱えるような通過帯域外の脆弱性は生じません。それよりも重要な違いとして、DTSD ADCはCTSD ADCと比べて電力がスケラブルであるという点に注意すべきです。また、入力アンプや絶縁回路といった他の要素が原因となってレイテンシが発生する可能性もあります。

上記の問題の解決策として、マルチチャンネルに対応するAD7768-4/AD4134は、いずれも位相キャリブレーション用のレジスタを備えています。周波数と温度の全範囲にわたって各チャンネルのレイテンシ（ $1/F_{\text{sampling}}$ よりも高い精度。または20kHzにおいて約0.5°）がわかっているれば、それらのレジスタを利用することにより、各チャンネルの位相を調整することができます（前掲の表1）。一般的に見れば、マルチチャンネルの同時サンプリングに対応するADCを使用するのは十分な解決策です。とはいえ、限界があることも事実です。

グラウンド・ループがもたらす問題、絶縁の必要性

CMシステムでは、単一の機械の複数の個所を対象として同時に監視を行いたいことがあります。あるいは、全く異なる複数の機械にまたがって、同時に監視を実施したいケースもあるでしょう。そうした場合には、グラウンド・ループについて慎重に検討する必要があります。

計測機能を実現するCMシステムでは、ノイズや浮遊電磁界から測定の対象となる信号を保護するために、グラウンディング（接地）とシールドが使用されます。通常、センサーとDAQ用ソリューションの接続にはシールド付きのツイスト・ペア・ケーブルが使用されます。その場合、シールドはセンサー側またはDAQ側で接地されます。

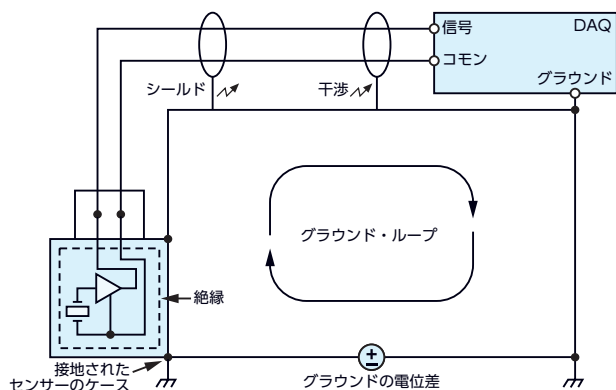


図4. 不適切なグラウンディング⁵。
加速度センサーを配備する場合を例にとっています。

図4は、グラウンド・ループについて説明するためのものです。例えば、(1) センサー側にグラウンドへのパスがあり、(2) DAQ側にもグラウンドへの別のパスがあり、(3) ケーブルのシ

ールドが両側で接地されている場合には、グラウンド・ループが形成されます。グラウンド・ループが形成されると、シールドに沿って電流が流れる可能性があります。電源ラインや近くの機械類からシールドに誘導電流が流れると、信号ラインに対する干渉が発生します。

では、適切なグラウンディングを実現するには、どうすればよいのでしょうか。理想的には、システム内のどの点からも、グラウンドに対する低インピーダンスのパスが1つしか存在しない状態を実現すればよいということになります。ただ、グラウンディングが適切に行われているシステムを設計するには、アプリケーション、環境、センサーの絶縁の種類について十分に考察する必要があります。

CMシステムで加速度センサーを使用する場合には、以下のような実装方法が考えられます⁶。

- (a) 加速度センサーのケースを接地する
- (b) 加速度センサーのケースを絶縁する
- (c) グラウンドを絶縁する

以下、それぞれについて詳しく説明します。

(a) 加速度センサーのケースを接地する

加速度センサーのケースを接地した上で、導電性を持つ面に同センサーを取り付けたとします。その場合、グラウンドへのパスが形成されます。シングルチャンネルのシステムの場合、絶縁する必要があるのはDAQ側のみです。しかし、マルチチャンネルのシステムでは、複数のセンサーを接地するとグラウンド・ループが形成されてしまいます。

(b) 加速度センサーのケースを絶縁する

上記の問題を回避するには、センサーを絶縁し、マルチチャンネルのDAQ側を接地する方法が最適です（図5）。多くの加速度センサーでは、ケースは基本的に絶縁されています。その場合、検出素子は、コーティングされたパッドによってセンサーのハウジングから絶縁されています。

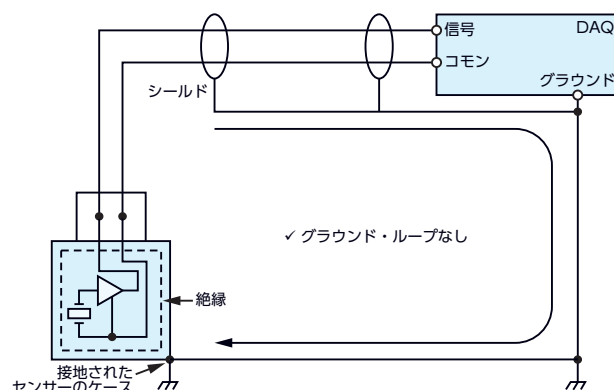


図5. 適切なグラウンディング（その1）⁵。
加速度センサーを絶縁し、DAQ側で接地しています。

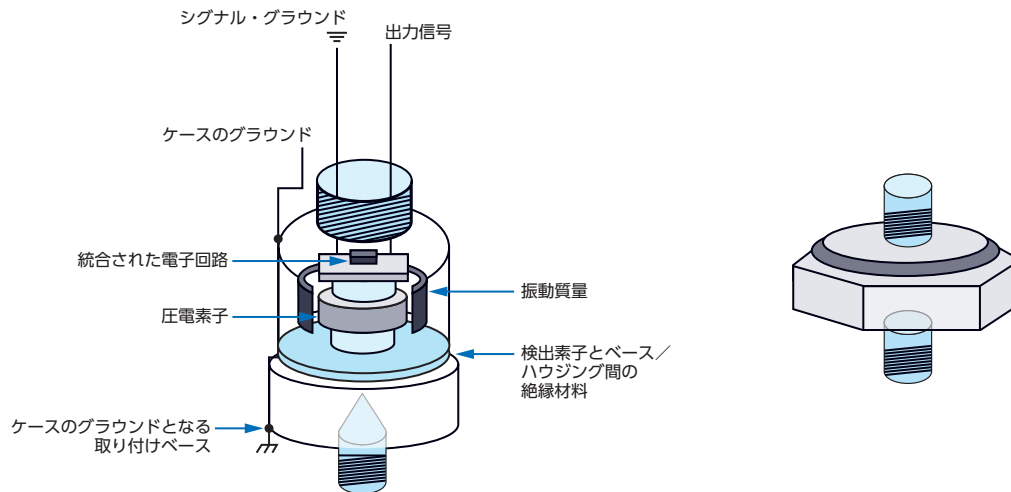


図6. ケースを絶縁した加速度センサーと絶縁ベース⁶

(c) グラウンドを絶縁する

様々なテクニックを駆使し、取り付け面からグラウンドを絶縁するという方法も考えられます。具体的には、以下のような対処を図ります。

- i. 接着剤によって取り付けを行う場合、接着剤の厚さに応じて様々なレベルの絶縁が得られることになります。
- ii. 通常、統合型のハウジングの絶縁を図ったり、絶縁型のマウントを採用したりするためには、多くのコストがかかります。しかし、風力タービンのように落雷にさらされる危険な環境で運用されるシステムには、そのような手段を適用しなければならない可能性があります。

まとめると、グラウンド・ループの問題に対する解決策は、センサーを絶縁し、DAQ側をグラウンディングすることです。但し、その方法ではコストが増大する可能性があります。

DAQ側で絶縁することにより、コストを低減する

センサーを絶縁する場合に生じるコストの増大を回避する方法は存在するのでしょうか。可能性のある方法の1つは、絶縁回路を内蔵した「AD7768-1」のようなシングルチャンネルのADCを複数使用することです（図7）。この場合、センサー側の接地は、そのケースを接地点として使用することで実現します。この方法では、DAQ側は独立した形で構成できます。スケーラブルなソリューションとなるので、多様なユース・ケースに適用可能です。

お気づきの方もいると思いますが、この方法には1つ問題があります。それは、主にアナログAAFによって生じるチャンネル間の位相ミスマッチが大きくなる可能性があるということです。

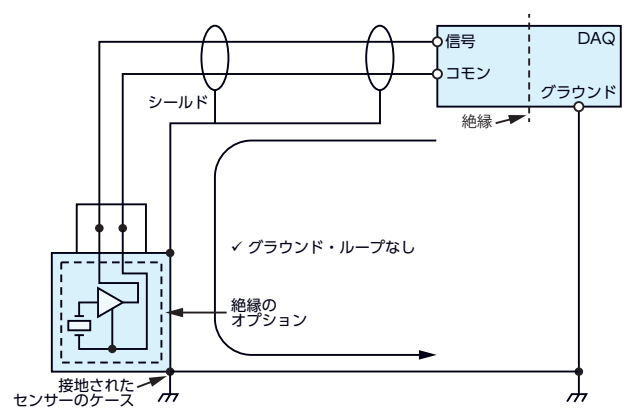


図7. 適切なグラウンディング（その2）⁵。
加速度センサーを接地し、DAQ側で絶縁を行っています。

同時サンプリングと位相キャリブレーション・レジスタを利用できない場合に、位相のミスマッチ誤差を低減するにはどうすればよいのでしょうか。その場合、タイミングをベースとしてキャリブレーションを実施するというのが最後の手段になります。FPGA製品の中には、データの取得を開始するタイミングをチャンネルごとに制御できるものがあります。ただ、その機能を利用するためには周波数の高いクロックと位相/遅延ロック・ループが必要です。そうすると、DAQソリューションは非常に複雑なものになります。

μModuleをベースとするソリューション

本稿では、上述した課題に対する最適解をもたらすものとして、μModuleをベースとするソリューションを紹介します。それらのμModule製品を採用すれば、パッケージのレベルで位相マッチングに対応できます。

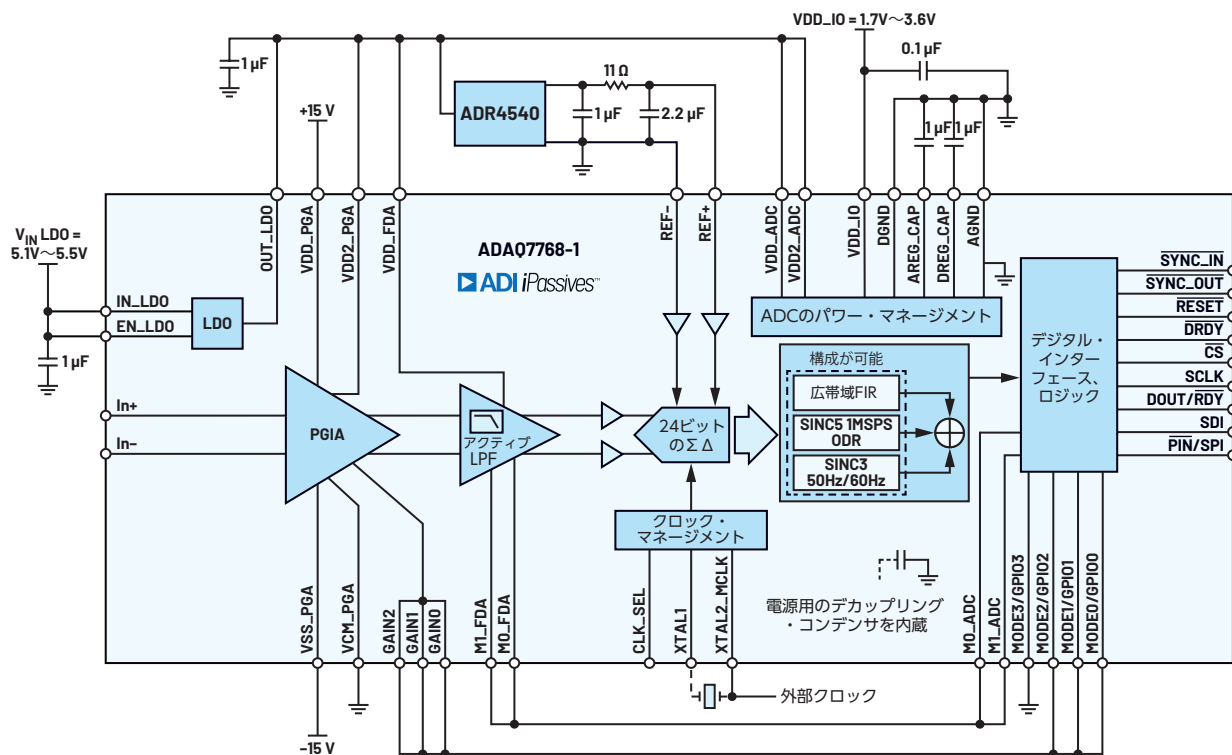


図8. ADAQ7768-1の機能ブロック図

表2. 各製品のADCの位相マッチング性能と
位相キャリブレーション分解能

	AD7768/AD7768-4	AD4134	ADAQ7768-1	ADAQ7767-1
20kHzにおけるチャンネル間の 位相マッチング（最大値）*		0.024°	0.22°	0.20°
20kHzにおける位相 キャリブレーション分解能	0.88°	0.3°		

* ADAQ776x-1の位相ミスマッチの最大値は6σ（代表値は±1σ）

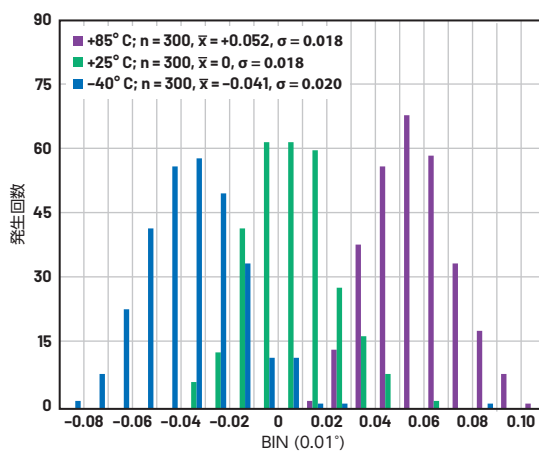
* 位相マッチングは位相ミスマッチの2倍

アナログ・デバイスでは、シグナル・チェーン全体をSiP（System in Package）として統合したμModule製品を提供しています。このソリューションであれば、シグナル・チェーン全体の性能をデータシートで提示できます。また、半田付けを行う際の温度不足や部品表（BOM：Bill of Materials）の入手可能性など、プリント基板のアセンブリにかかわる重要な問題が解消されます。更に、アナログ・デバイスのiPassives技術によって性能の向上も図られています。以上のような特徴を備えることから、位相マッチングをはじめとするシステム・レベルの複雑な課題を解決することができます。

「ADAQ7768-1」は、μModuleを採用したシングルチャンネルのDAQシステム製品です。CMシステムに最適なものであり、分解能が24ビットでAD7768-1と同じ機能を備えるDTSD ADCを搭載しています。また、36Vに対応するPGIA（Programmable Gain Instrumentation Amplifier）や4次のアクティブAAFも内蔵しています。

4次のアナログAAFは、iPassivesに対応する回路網で構成しています。そのため、ADAQ7768-1を複数使用した場合でも、優れた位相マッチング性能を実現できます。その性能は、同時サ

ンプリングが可能なADCの位相マッチング性能と位相キャリブレーション分解能に匹敵するレベルです。これについては、表2と図9をご覧ください。



デバイス間の位相角ミスマッチ、20kHz、
AFE_GAIN = 0.325V/V（ゲイン0モード）、25°Cにおける平均値で正規化

図9. ADAQ7768-1の位相角ミスマッチ。
全温度範囲を対象とした20kHzにおける値であり、
25°Cにおける平均値で正規化しています。

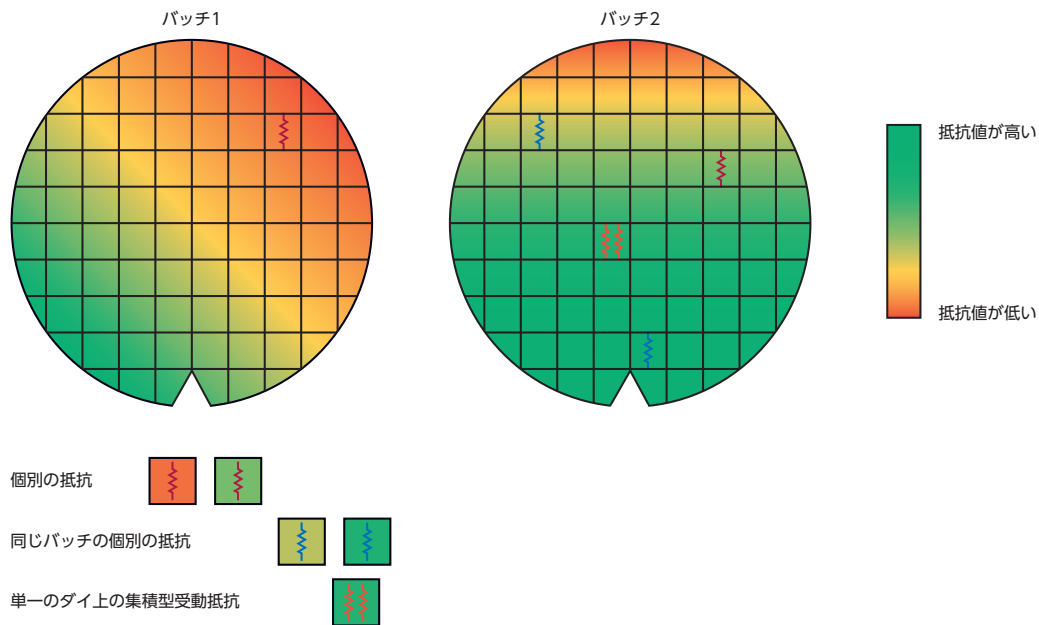


図 10. iPassives がもたらす効果。iPassives に対応する抵抗は、ディスクリートの抵抗製品と比べて優れた許容誤差とマッチング性能を実現します⁷。

図 10 は、iPassives の回路網によって、製造された時点でどれだけ緊密なマッチングが実現されるのかを表したものです。この図では、色のグラデーションによって抵抗値の違いを表現しています。iPassives の抵抗の許容誤差は 0.1% 未満です。また、抵抗の温度係数 (TCR : Temperature Coefficient of Resistance) は 1ppm/°C 未満に抑えられます。そのため、RC フィルタを構成した場合、全温度範囲にわたり安定かつ厳密に制御された帯域幅を

提供できます。iPassives の回路網を使用することにより、DAQ 向けの μ Module ソリューションは、部品群とアセンブリに関連する革新的な手法によって位相ミスマッチの問題を解決します。従来のディスクリート構成のシグナル・チェーンは性能面で限界がありました。それに対し、DAQ 向けの μ Module ソリューションは新たなレベルの性能を達成します。

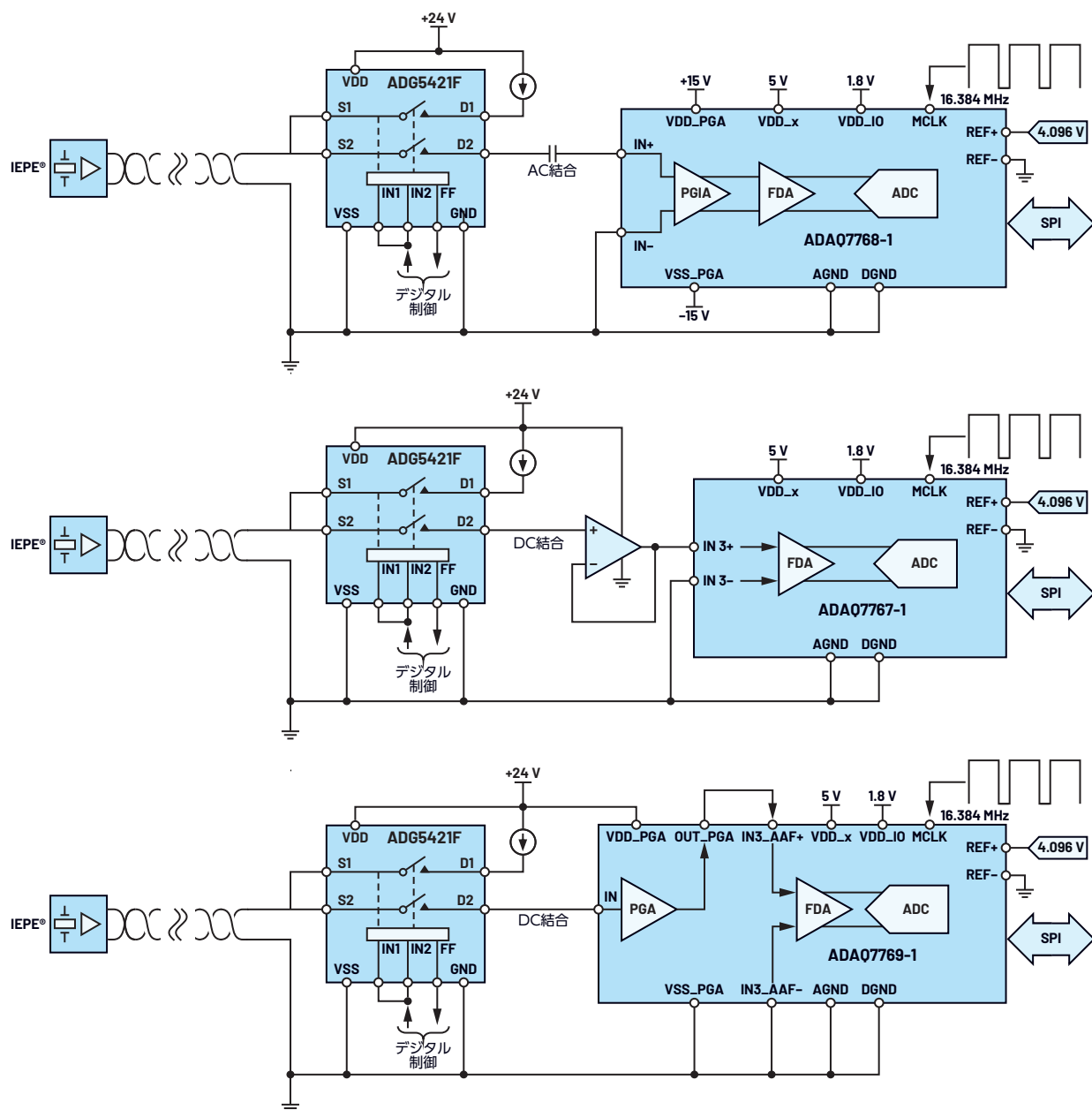


図 11. ADAQ776x-1 と IEPE センサーの接続方法

ADAQ7768-1 とその派生品

ADAQ7768-1には、同じADCを内蔵している派生品「ADAQ7767-1」、「ADAQ7769-1」があります（図 11）。以下、これら3つの製品の特徴について説明します。

ADAQ7768-1

ADAQ7768-1は、完全差動型のPGAを内蔵しています。そのPGAは、インピーダンスが高く、入力バイアス電流が少ないので、様々なセンサーに直接接続することができます。従来の電圧帰還型のアンプとは異なり、ADAQ7768-1のPGAではすべてのゲイン設定にわたりほぼ同じ値の帯域幅が維持されます。そのため、ゲインの設定に依存することなく、デバイス間で優れた位相マッチングが得られます。

ADAQ7767-1

ADAQ7767-1は、入力アンプを内蔵していません。そのため、価格が抑えられています。入力に対してはカスタムのシグナル・コンディショニング回路を適用できます。また、ADAQ7767-1には3種の入力範囲が用意されています。シングルエンド入力の場合、最大±24Vに対応できます。加えて、IEPE（Integrated Electronics Piezo-Electric）センサーとDC結合するアーキテクチャに対応することが可能です。更に、より簡素な電源ソリューションを適用できます。

ADAQ7769-1

ADAQ7769-1は、ADAQ7767-1をベースとしていますが、シングルエンドで低ノイズのプログラマブル・ゲイン・アンプが追加されています。ADAQ7769-1も±24Vのシングルエンド入力に対応可能です。また、IEPEセンサーとDC結合するアーキテクチャを、より完全なソリューションとして実現できます。

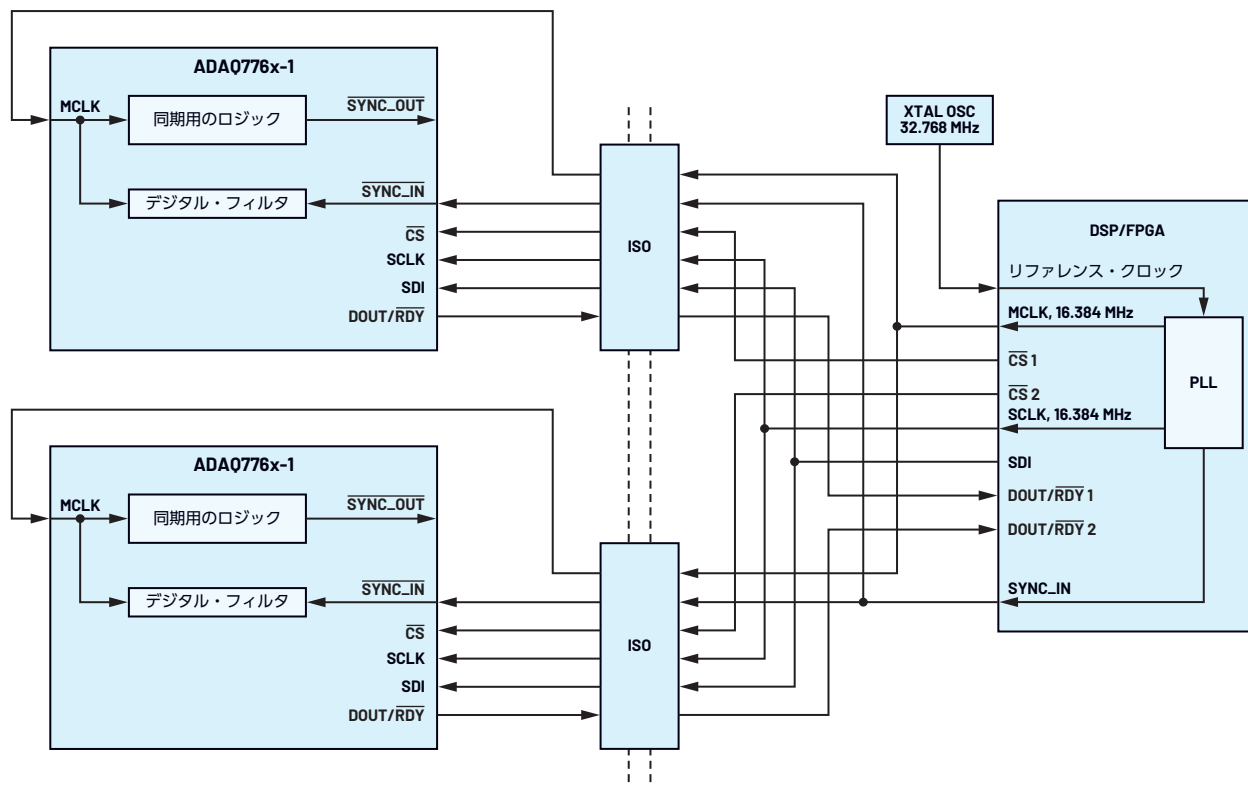


図 12. チャンネル間を絶縁したシステムにおける ADAQ776x-1 の同期方法（その 1）。
MCLK に追従する SYNC_IN のパルスを使用しています。

同期機能の実装

ADAQ776x-1 の位相マッチング性能をフルに発揮するには、各デバイスを適切な同期方法で動作させる必要があります。様々な製品の同期をとる一般的な方法は存在しますが、独自の同期機能を備えている製品も存在します。通常、そうした同期機能は、システム全体にメリットを提供するために追加されています。

多くの $\Sigma\Delta$ ADC は、SYNC ピンまたは $\overline{\text{SYNC_IN}}$ ピンを備えています。その目的は、コントローラによって個別の（通常は類似の）ADC の同期をとれるようにすることです。ADC は、タイミングの影響を受けやすいデバイスだと言えます。そのため、複数の ADC の SYNC ピンに入力するパルスについては、それらが共有するコントローラのクロック（MCLK）との同期をとるという要件が設けられます。これを満たせない場合、あるデバイスの同

期用トリガが、ジッタや伝搬遅延の影響で、他のデバイスに対して MCLK の 1 周期分遅れてしまう可能性があります。図 12 は、コントローラから $\overline{\text{SYNC_IN}}$ ピンに供給されるパルスを使用して、それぞれの ADAQ776x-1 の同期をとる方法を表しています。理想的には、システムの MCLK に追従して動作するように設計します。

CM システムにおける同期と位相マッチングの要件に対応するために、ADAQ776x-1 と AD7768-1 の派生品には $\overline{\text{SYNC_OUT}}$ ピンが用意されています。このピンは、GPIO が $\overline{\text{START}}$ の入力パルスまたは SPI（Serial Peripheral Interface）の書き込みによってトリガされたときに $\overline{\text{SYNC_OUT}}$ のパルスを出力します。いずれの場合も、 $\overline{\text{SYNC_OUT}}$ のパルスは $\overline{\text{SYNC_IN}}$ ピンに送られます。それがトリガとなって、有効なデータの変換が開始されます。

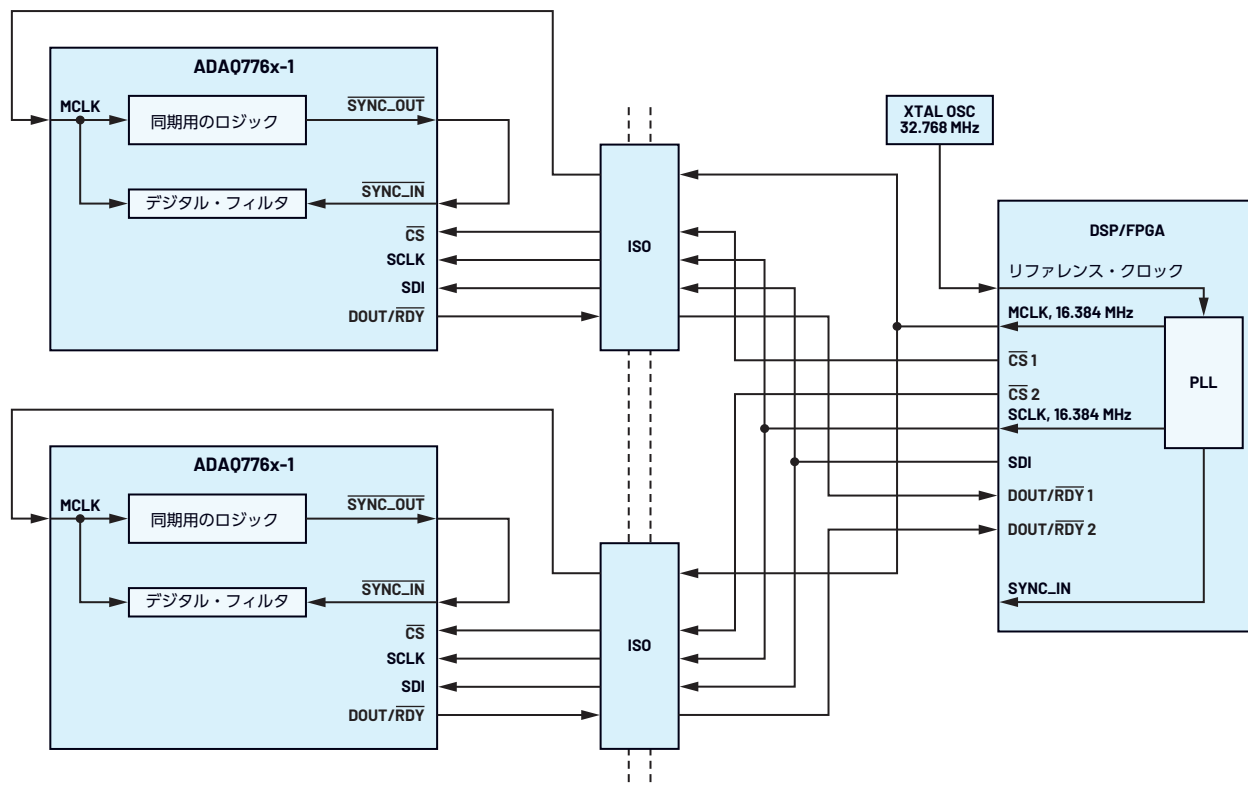


図13. チャンネル間を絶縁したシステムにおける ADAQ776x-1 の同期方法 (その2)。
SPIの書き込みを使用しています。

チャンネル間を絶縁するシステムにおいて、絶縁する必要があるデジタル・ラインの数を減らすにはどうすればよいでしょうか。それについては、図13のような構成を採用するとよいでしょう。つまり、SPIの同一の入力ライン (SDI) から全デバイスに対するSPIの書き込みを行うことによって、**SYNC_OUT**のパルスを開始するというものです。それにより、同期を実現できます²。この方法は、チャンネル間で共通のMCLKを使用できることを前

提としています。理想的には、トリガの遅延を回避するために、MCLKとSPIのクロック (SCLK) の同期をとるべきです。この実装を採用すれば、**SYNC_IN**または**START**のラインをコントローラから絶縁する必要がなくなります。絶縁が必要なデジタル・ラインの数を更に削減するために、ADAQ776x-1とAD7768-1の派生品では、データ・レディ信号 (DRDYまたはRDY) と出力データ (DOUT) を同じラインで結合できるようになっています。

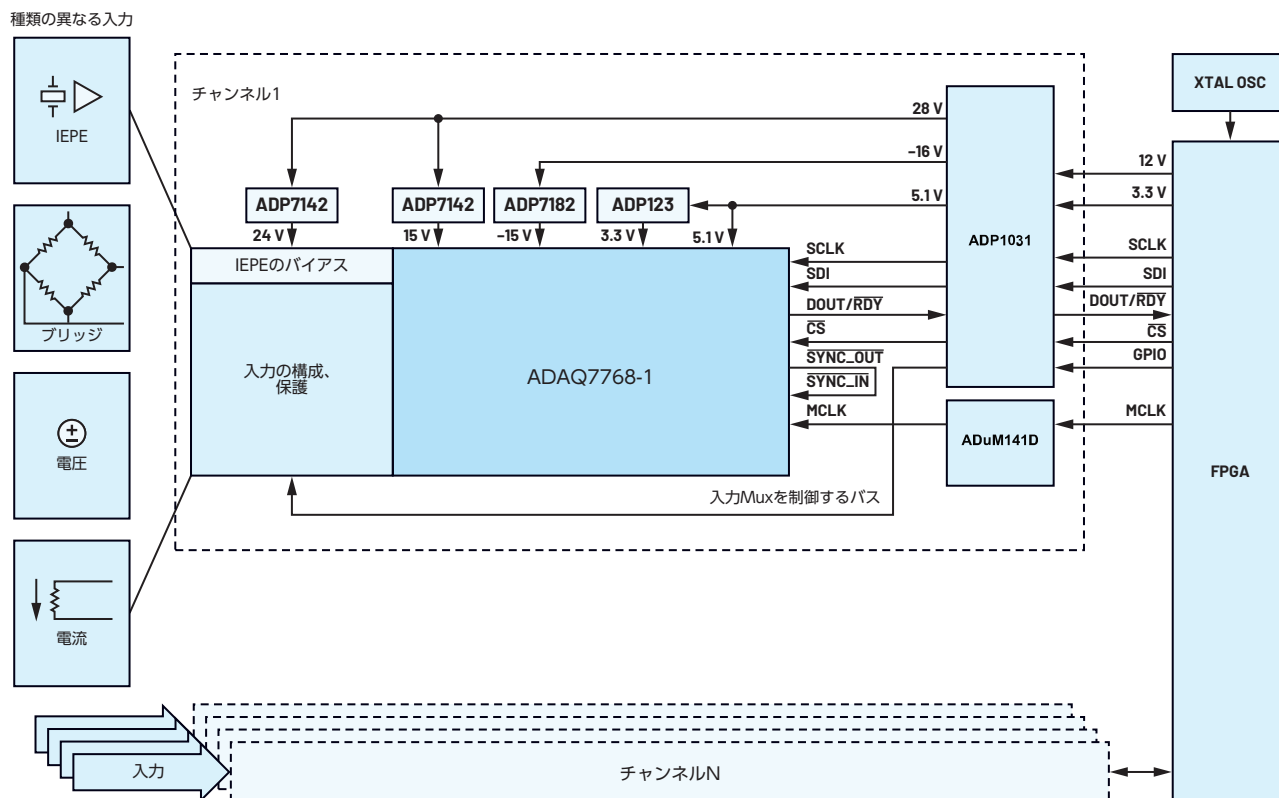


図 14. ADAQ7768-1 を使用して
チャンネル間を絶縁した高性能のDAQソリューション

図 14 に示したのは、ADAQ7768-1 を使用してチャンネル間を絶縁した高性能のDAQソリューションの構成例です。この例では、絶縁型の電源ソリューションとして「ADP1031」を採用し、すべての電源レールに電力を供給しています。また、絶縁されたデジタル・ラインを追加するためにデジタル・アイソレータ「ADuM141D」を使用しています。

まとめ

ADAQ776x-1 は、シングルチャンネルの絶縁型製品です。これを採用して構成したCMシステムは、同時サンプリングに対応可能なΣΔ ADCに匹敵する位相マッチング性能を達成します。しかも、コスト効率の高いソリューションとなります。μModuleをベースとするDAQソリューションでは、iPassives技術によって実現される高精度の抵抗を使用します。それにより、AAFの構成要素であるR/Cが原因で生じる位相マッチングの問題に対処することが可能になります。

謝辞

技術的な面で本稿の執筆に協力してくれたJohn HealyとNaiqian Renに感謝します。

参考資料

- ¹ Naiqian Ren 「状態監視システムの設計時に求められる選択、その結果がシグナル・チェーンの実装に及ぼす影響とは？」 Analog Devices、2021年10月
- ² Gabriele Ribichini 「Vibration Test on High-Voltage Reactor (高電圧を使用するリアクタの振動のテスト)」 DEWESoft、2023年2月
- ³ Tony DeMatteo 「Phase Analysis: Making Vibration Analysis Easier (位相の解析 - 振動の解析を容易に)」 Ludeca、2010年10月
- ⁴ 「ミニ・チュートリアル - 高い精度を実現する連続時間型のΣΔ ADC」 Analog Devices、2022年12月
- ⁵ 「Vibration Sensor Wiring and Cabling (振動センサーの配線とケーブルリング)」 Wilcoxon Sensing Technologies
- ⁶ 「Vibration Fundamentals (振動の基礎)」 PCB Piezotronics
- ⁷ Mark Murphy, Pat McGuinness 「SiPモジュールに集積型の受動部品を組み込む」 Analog Dialogue、Vol. 52、No. 10、2018年10月
- ⁸ Pete Sopcik, Dara O'Sullivan. 「状態基準保全向けソリューションの性能は、振動センサーで決まる」 Analog Dialogue、Vol. 53、No. 6、2019年6月



著者について

Malcolm Kwokは、アナログ・デバイセズのプロダクト・アプリケーション・エンジニアです。シグナル・チェーン用のμModule[®]ソリューションを担当しています。入社以来、同ソリューションのコンセプトの策定と製品の開発に従事。高精度のデータ・アキュジションと状態基準保全に重点を置いたアプリケーションに携わってきました。デ・ラ・サール大学マニラ校で電子工学の学士号と修士号を取得しています。