Vol 56, No 2—May 2022

ANALOG DEVICES
想像を超える可能性を
AHEAD OF WHAT'S POSSIBLE™

AnalogDialogue

より高いIFのダイレクト・サンプリングによって、広帯域に対応するソフトウェア無線を実現する

著者：Benjamin Annino、アプリケーション・ディレクタ

はじめに

マルチバンドに対応するレーダーや電子戦（EW：Electronic Warfare）向けのシステムでは、広い帯域、優れたダイナミック・レンジ、迅速なスペクトル監視といった事柄が重視されます。一方で、A/Dコンバータ（ADC）やD/Aコンバータ（DAC）のサンプリング・レートは高まり続けています。そのことから、そうしたシステムで使用する無線フロント・エンドのアーキテクチャの改善を図れるようになりました。高い性能を維持しつつ、SWaP-C（サイズ、重量、消費電力、コスト）を削減し、ソフトウェアでプログラムすることが可能な共通ハードウェアに進化させることが可能になったのです。そのようなアーキテクチャの変革を実現する上で鍵になるのは、広帯域に対応するソフトウェア無線（SDR：Software-Defined Radio）です。本稿では、そうしたソフトウェア無線の実現を可能にする最新の技術について解説します。

本稿では、データ・コンバータ（ADC/DAC）技術の進歩によって可能になった広帯域スペクトル・スキャン方式に注目することにします。同方式がどのように改善されてきたのかは、周波数プランを表す一連の図によって説明することができます。ここでは、500MHzから18GHz以上の周波数に対応可能なEW用のデジタル・レシーバーを例にとることにします。特定のアプローチを前提とし、周波数プランの図を提示しながら、周波数プランが必要な理由や、ダイナミック・レンジを維持しながらSWaP-Cと柔軟性を継続的に改善することを可能にする要因を明らかにします。利用する方式の改善が進めば、レシーバーにおいてRF信号のイメージに対処することが容易になります。また、ソフトウェア無線の柔軟性が高まることもわかります。マルチトーンによって発生するIMD2（2次相互変調歪）を除去するためには、チューナブルなプリセレクトが必要になります。その必要性は、より高度な方式を採用したとしても変わりません。ダイレクト・サンプリングが広く普及したとしても、将来にわたって重要な要件として存在し続けます。

旧来のスペクトル検出

少し前まで、業界をリードするデジタル・レシーバーには「AD9467」のようなADCが使われていました。それにより、広いダイナミック・レンジで最高数百MHzの瞬時帯域幅（iBW：Instantaneous Bandwidth）をカバーしていました。その種のレシーバーは、1GSPSよりもはるかに低いレートでサンプリングを実施します。その帯域幅は、DCを中心とする場合と（ゼロIF、ZIF）、IFのオフセット周波数を中心とする場合（RFダイレクト・サンプリング）がありました。ZIFを採用した場合、イメージの除去を実現するためには、I/Qの変調器／復調器に加え、直交誤差補正（QEC：Quadrature Error Correction）の機能が必要になります[1, 2]。レーダーやEWのアプリケーションでは、多くの場合、広いiBWと高いイメージ除去性能が必要です。しかし、許容できるレベルのイメージ除去性能を実現するQEC機能を実装するのは容易ではありません。その背景には、iBWが数百MHzを超えるという事情があります。とはいえ、今日のレーダーやEWにおいて、そのレベルの値はiBWの要件として厳しいものではありません。そのため、高い性能と広い帯域幅を必要とするマルチバンド対応のレーダーやEWでは、第1ナイキスト・ゾーンと第2ナイキスト・ゾーンにおいて広いiBWが得られるRFダイレクト・サンプリングがよく使用されます。

ナイキスト・ゾーンの外側の領域をカバーするために、RFチューナでは掃引型の局部発振器（LO）をベースとするミキサーが使用されます。それにより、iBWのスライド・ブロックを、データ・コンバータのダイレクト・サンプリング領域（IFの値は固定）に対応するよう周波数変換します。

図1は、低いIFを使用してデュアル周波数変換を行う標準的なレシーバーのブロック図です。この構成では、サンプリング・レートの低いデータ・コンバータを使用できます。そのため、この種のレシーバーでは、優れたダイナミック・レンジが得られます。

図2に示したのは、低いIFを使用する図1の方式に対応した周波数プランです。デジタル・データ・コンバータと同様に、信号の不明瞭さ、スプリアス、ノイズを回避するために、RFチューナにはRFイメージを除去するための高い性能が求められます。ただ、単一のRFミキサーを使用する方式では、チューナ（赤い×印）はイメージを除去するための性能の要件を満たしません。なぜなら、IFが低すぎるため、対象とする帯域（緑色）とイメージの帯域（赤色）の間に十分な間隔を確保することができないからです。この分離が不十分である場合、必要なRF入力フィルタを実現できなくなります（実現できたとしても、サイズが大きすぎたり、価格が高すぎたりして実用的なものにはなりません）。このような問題を回避するためには、デュアルミキサーを使用した2段構成の周波数変換が用いられます。多くの場合、その種のシステムはスーパーヘテロダイン方式レシーバーと呼ばれます。入力されたRF信号は、最終的なダイレクト・サンプリングの対象となるIFよりも数GHzも高いIFに変換されます。この高いIFは、RFフィルタを通過した後、再び周波数変換されて最終的なIFとなります。その段階でダイレクト・サンプリングが実施されるということです。この方法を使えば、高性能かつ現実的なRFフィルタによってイメージの除去に関する要件を満たせるようになります。

ただ、そうしたRFフィルタは、システムのSWaP-Cに対応するパレート図において高い位置を占めます。

複数のブロッカ（妨害信号）によって引き起こされるIMD2のスプリアス（F2 - F1とF2 + F1）を低減するにはどうすればよいのでしょうか。そのためには、RFプリセレクタによるフィルタ処理（図2の黄色）が必要となります。IMD2を低減するための要件は、イメージの問題とは無関係です。ただ、多くの場合、フロント・エンドのフィルタ処理は両方に対して効果をもたらすように機能します。

MxFEを用いた今日のスペクトル検出

現在、広帯域対応のスペクトル検出に使われている手法は、昔の手法を改善したものです。例えば、アナログ・デバイセズはMxFE®というシリーズのミックスド・シグナル・フロント・エンド製品を提供しています。これを採用すれば、ADCのサンプリング・レートを十分に高く設定し、1つ目のミキサー段によって得られた高いIFを対象としてダイレクト・サンプリングを実施することができます。そのため、MxFEを採用した今日の広帯域レシーバーでは、多くの場合、RFチューナにデュアルミキサー段を設ける必要はありません。第2ナイキスト・ゾーンにおけるIFのダイレクト・サンプリングでは、周波数が十分に高いことから、対象とする入力RF帯域とイメージ帯域の間に十分な間隔をとることができます。そのため、十分に実用的なRFフィルタによって必要な機能を実現できます。

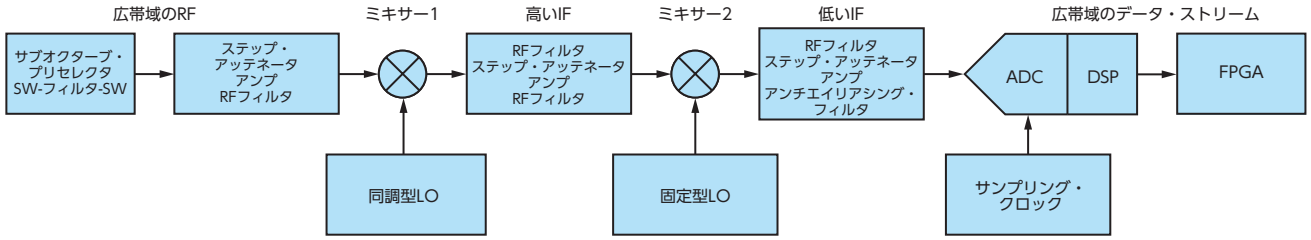

図1. 低いIFを使用するデジタル・レシーバー。
デュアルミキサーによって周波数変換を行います。

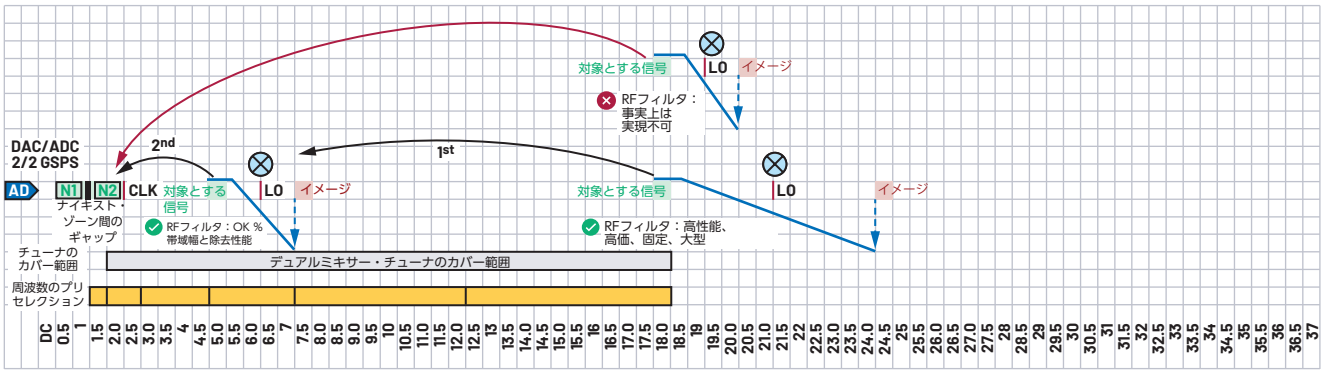

図2. 旧来のスペクトル・スキャニング。
狭帯域のスーパーヘテロダイン・チューニングを使用します。

図3に、シングルミキサーの手法を使用する場合のブロック図を示しました。図4に示したのは、その周波数プランです。

ミキサー、RFアンプ、フィルタなどのコンポーネントで構成した1つの周波数変換段を丸ごと排除することで、SWaP-Cを最大限に削減することができます。高いIFを使用する今日のシステムでは、SWaP-Cの面でもう1つのメリットが得られます。それは、ダイレクト・サンプリングによって低い周波数から5.5GHzまでの大部分をカバーできるようになったことです。つまり、2GHzまでをカバーするRFチューナは必ずしも必要ではありません。多くの場合、5GHz～18GHzに対応するRFチューナがあれば十分です。チューナの下限値が2GHzから5.5GHzにシフトするというのは些細なことに思えるかもしれません。しかし、これは非常に重要なことです。なぜなら、フィルタ処理、周波数プラン、必要なLOの範囲に関する条件が大幅に緩和されるからです。但し、1つ注意すべきことがあります。それは、依然として第1ナイキスト・ゾーンと第2ナイキスト・ゾーンの間のギャップをカバーするための方法が必要になるということです。そのギャップが生じるのは、6GSPSのADCを使用する場合でほぼ2.7GHz～3.3GHzの範囲になります。もう1つ考慮すべきことがあります。それは、ADC用のアンチエイリアシング（折返し誤差防止）フィルタとして、スイッチ型またはチューナブル型のものが必要になるということです。同フィルタは、第1ナイキスト・ゾーンと第2ナイキスト・ゾーンの動作を切り替えるために使用します。

なお、RFフィルタは、システムのSWaP-Cに対応するパレート図においては高い位置を占めたままです。その理由としては、以下のようなものがあります。

- 少ない挿入損失、平坦な通過帯域、急峻な阻止帯域（スカート特性）を達成可能な高い性能が求められる
- Q値の高いセラミック（アルミナなど）をベースとする分布定数型の平面フィルタが使用されるので、サイズが大きくなる
- そのようなRFフィルタの多くが引き続き必要になる

RF対応のサブオクターブ・プリセレクタは引き続き必要になります。ただ、その要件は緩和され、それほど強力なフィルタ処理は不要になる可能性があります。このメリットは、RFミキサーを使用しないダイレクト・サンプリングのシグナル・チェーンに由来したものであり、2次インターセプト・ポイント（IP2）は改善するはずです。

ここで、今日の方式についてまとめます。高いIFを対象とする広帯域対応のナイキスト・サンプリングを使用することで、RFミキサー段の全体を排除し、SWaP-CとiBWを改善することができます。但し、特定のアプリケーション向けにラインアップされているディスクリートのMMICや、Q値の高い平面フィルタなどが数多く必要になります。そのため、依然として高価で複雑なチューナを使わなければなりません。また、SWaP-Cの面でも大きな代償を伴います（図8）。SWaP-Cについては、引き続き革新的な飛躍が求められます。ただ、それは実現されつつあります。

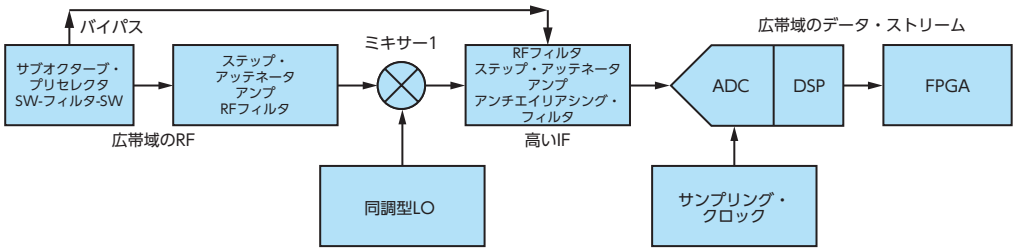

図3. 高いIFを使用するデジタル・レシーバー。
シングルミキサーによって周波数変換を行います。

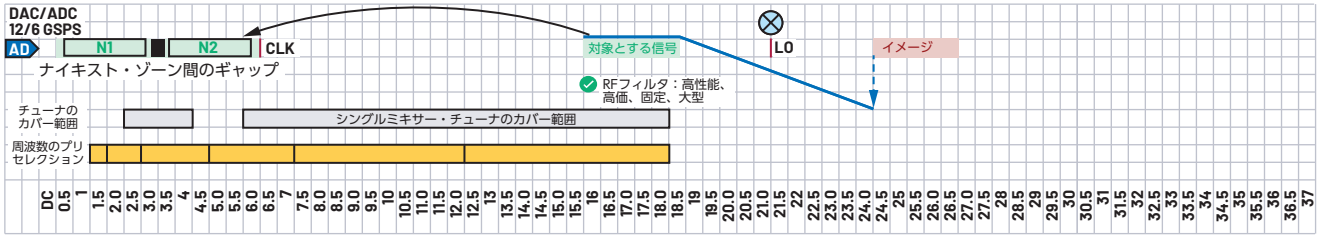

図4. 今日使われているスペクトル・スキャニング。MxFEが備える6GSPSのADCは、
広帯域に対応するシングルミキサーによるチューニングを経てサンプリング処理を実行します。
ミキサーの下側波帯は、ダイレクト・サンプリングによる帯域に折り返し、LOによってスイープします。

近い将来のスペクトル検出

近い将来について考えると、デジタル・データ・コンバータのサンプリング・レートは更に高くなります。そのため、最小限のSWaP-Cによって広帯域に対応する完全なソフトウェア無線への転換点を迎えることになるはずです。既に、多くの企業は数十GHzに対応する高速データ・コンバータを販売しています。ただ、そうした製品を購入する際には、複数のブロッカが存在する条件下でのダイナミック・レンジについて細心の注意を払わなければなりません。レーダーやEWのシステムを変革するには、高い周波数を対象としてRFダイレクト・サンプリングを実施できるデータ・コンバータが必要です。その際には、狭帯域を対象とする従来の製品で実現されていた優れたダイナミック・レンジを維持しなければなりません。サンプリング・レートが高まりiBWが広くなるにつれて、優れたノイズ性能と直線性（つまり、ダイナミック・レンジ）を維持するのは難しくなります。それに対応するには、アーキテクチャ上の数多くの事柄について検討し、対策を施さなければなりません。アナログ・デバイセズは、この点において競合他社とは一線を画しています。

次世代のデータ・コンバータでは、より高いサンプリング・レートに対応できるようになります。そうしたデータ・コンバータでは、今日のMxFEが採用している方式と比べて、アーキテクチャの面で多くの改善が図られます。当社は、以下の3つの要素が最も重要であると考えています。

- **より高いIFのダイレクト・サンプリングの実現**：これにより、対象とする帯域とイメージの帯域を十分に分離することができます。また、Q値の低いチューナブルなMMICフィルタによって十分な対応を図れるようになります。MxFEの場合、第2ナイキスト・ゾーンにおけるダイレクト・サンプリングの能力は最大で6GHz程度になります。アナログ・デバイセズが開発している次世代の高速デジタル・データ・コンバータを使用すれば、その範囲が大幅に拡大されます。そのため、非常に大きなメリットが得られるようになります[3]。
  - 上記のような理由から、ようやくQ値の高い平面セラミック・フィルタが不要になります。その結果、SWaP-Cが大きく低減されます。
  - RFフィルタについては、固定型のもの（ユース・ケースごとにフィルタの設定をカスタマイズする）からチューナブル型のものへと移行することができます。つまり、広帯域に対応する単一のハードウェアをソフトウェアでプログラムすることによって、多くのユース・ケースや、お客様が使用する多くの周波数方式に応じて性能を最適化することが可能になります。
- **低周波からミリ波（mmW）までのRFダイレクト・サンプリング（ナイキスト・ゾーンの間のギャップを除く）の実現**：このような領域全体を対象としてダイレクト・サンプリングを行う場合、デジタル的にチューニングすると共にチューナブル・フィルタを調整することで、IMD2によって生じるブロッカを除去することになります。レーダーなどで一般的な、非連続的なマルチバンド対応のシステムでは、RFミキサーを排除し、ナイキスト・ゾーンの間のギャップを回避できる可能性が高くなると言えます。その場合のブロック図は、図5に示すように更に簡素化されます。このような構成により、RFダイレクト・サンプリングやデジタル・ビームフォーミングに対応するレーダーが実現されるということです。一方、EWのように一般的な連続スペクトル範囲が必要なシステムでは、依然として第1ダイキスト・ゾーンと第2ナイキスト・ゾーンの間のギャップをカバーするためのRFミキサー段が必要になります。つまり、そのブロック図は図3に近いものになります。それでも、上述したような理由からSWaP-Cの低減を図れます。
- **高速／広帯域のデータ・ストリームを処理するために、多様な機能をプログラムすることが可能なDSPも集積する**[4、5]：デジタル・コンバータのデータ・ペイロードは、下流のFPGAが処理します。そのFPGAが、システムのサイズ、消費電力、コストの面で最悪のボトルネックになっています。データ・コンバータICに多様性と柔軟性に優れるDSPを集積すれば、この状況を改善できます。大きなメリットの1つは、電力効率が向上することです。また、外付けFPGAのリソースを、ミッションに固有のより高レベルのアルゴリズムの処理に振り分けることが可能になります。更に、より小型で、より安価で、より消費電力の少ないFPGAを使用できる可能性が生まれます。

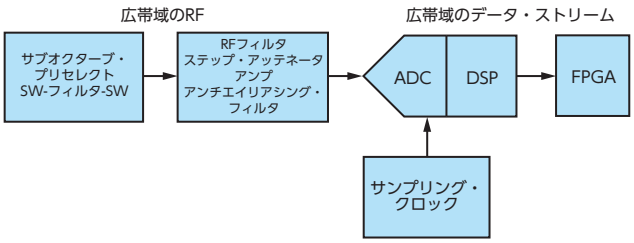

図5. RFダイレクト・サンプリングを採用したデジタル・レシーバー

図6、図7に示したのは、上記のような方式のメリットを説明するためのものです。これらは、将来のEWシステムの周波数プランを表しています。ADCを18GSPSで動作させるためのクロックを供給し、44GHzまでの連続スペクトル範囲に対応するようにしています。第1ナイキスト・ゾーンのRFダイレクト・サンプリングは、低い周波数から8GHzまでをカバーしています。第2ナイキスト・ゾーンのRFダイレクト・サンプリングは10GHz～16GHzをカバーしており、ナイキスト・ゾーンの間のギャップは8GHz～10GHzにあります。RFチューナは、ナイキスト・ゾーンの間のギャップに加えて、7GHz～11GHzが2GHz～6GHzのIF帯に折り返すことによる帯域のオーバーラップをカバーしています。周波数ミキサーの入力には、チューナブルなバンドパス・フィルタが必要です。ローパス・フィルタ（LPF）によりイメージを除去し、ハイパス・フィルタ（HPF）によりIFのフィードスルーを除去します。

図7に示すように、RFチューナは、ADCのRFダイレクト・サンプリングの範囲より高い周波数もカバーしています。この例では、10GHz～14GHzの高いIFサンプリングにより、イメージの帯域は十分離れた周波数へ押しやられます。そのため、Q値の低いチューナブル・フィルタ（MMIC）でもイメージの除去を実現できます。SWaP-Cの高い固定型のフィルタは、シグナル・チェーンから排除されています。

RFチューナを使用することで、もう1つのメリットが得られます。それは、柔軟性が向上することです。ダイレクト・サンプリングの対象となる周波数が高くなるほど、ADCのノイズと直線性は低下する可能性があります。ただ、ADCで2次高調波歪み（HD2）や3次高調波歪み（HD3）が発生しない特定の周波数帯を選ぶことも可能です。RFダイレクト・サンプリングを行うよりもRFチューナを使用する方が優れた性能が得られる場合、動作を司るソフトウェアの判断によって、その場でモードを切り替えるという方法をとってもよいでしょう。

周波数プランとフィルタ処理は簡素化されるものの、今後もサブオクターブ・プリセレクトのフィルタ処理は必要です。得られる効果は、データ・コンバータとRFコンディショニング・パスのIP2が改善されることのみです。例えば、広帯域に対応するRFアンプでは、IP2の性能が継続的に改善されています。そのため、OIP2（出力2次インターセプト・ポイント）は数百MHzから20GHzまでの範囲で50dBmに近づくと考えられます。

サイズの比較

将来のレシーバーのフロント・エンドと比べると、サイズの面ではどのようなメリットが期待できるのでしょうか。アナログ・デバイセズとしては、将来の標準的なレシーバーのRFチェーンは、今日の名刺サイズから切手サイズまで縮小されると見ています。つまり、90%ものサイズの削減が実現されるということです。

サイズについて検討する際には、標準的なレシーバーに必要な部品の面積を合計し、受動部品、パターン、ウォール（wall）、禁止領域を考慮して、50%～65%の部品充填率を加味します。すべての機能ブロックをダウンコンバータに統合した次世代のレシーバー用フロント・エンドを使用する場合についても、これと同じ計算を行いました。

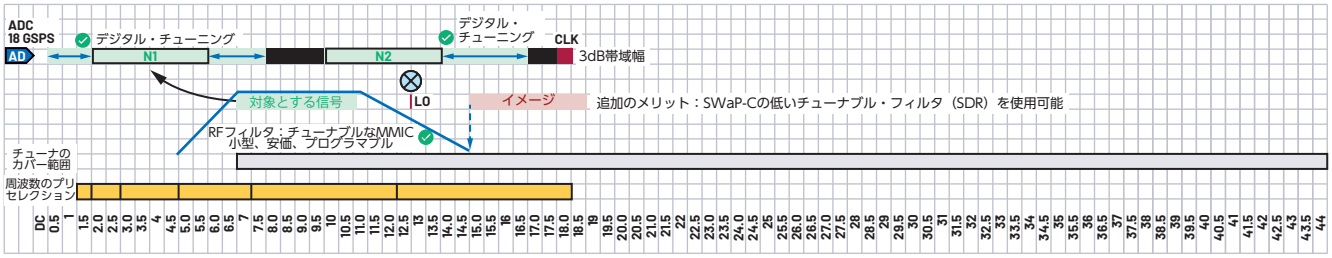

図6. 将来のスペクトル・スキャニング。
第1ナイキスト・ゾーンと第2ナイキスト・ゾーンの間のギャップをカバーできます。

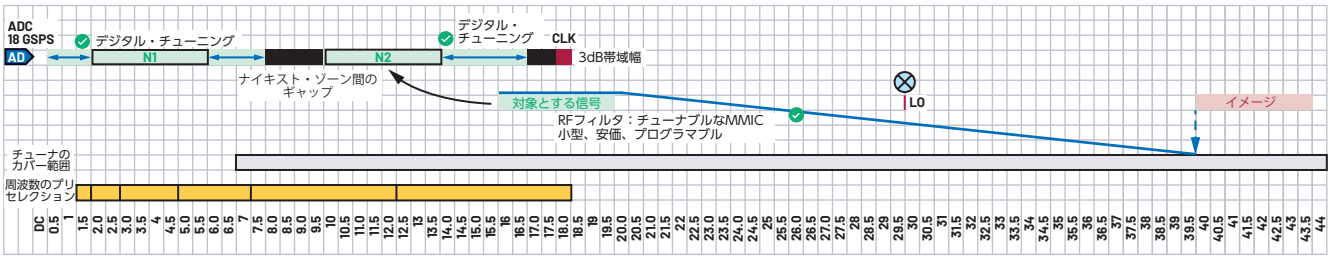

図7. ミリ波をカバーするチューナを使用した
将来のスペクトル・スキャニング。

ミキサーに信号を入力するチューナブルLOは同一だと仮定しています。そのようにして得られたサイズの推定結果を表1、表2、表3に示しました。

表1. 今日のレシーバー用フロント・エンドの構成要素と面積

RFチェーン	長さ〔mm〕	幅〔mm〕	面積〔mm²〕
サブオクターブ・プリセレクタ	40	25	1000
デジタル・ステップ・アッテネータ	4	4	16
RFアンプ	4	4	16
BPF	5	10	50
ミキサー	4	4	16
BPF	5	10	50
RFアンプ	4	4	16
RFアンプ	4	4	16
BPF	5	10	50
ミキサー	4	4	16
BPF	5	10	50
RFアンプ	4	4	16
デジタル・ステップ・アッテネータ	4	4	16
RFアンプ	4	4	16
アンチエイリアシング・フィルタ（BPF）	5	10	50
LO1			91
LO2			91
部品全体			**1576**
充填率			0.35
RFフロント・エンド全体			**4503**

表2. 同調型LOの構成要素の面積

RFチェーン	長さ〔mm〕	幅〔mm〕	面積〔mm²〕
PLL-VCO	7	7	49
チューナブルBPF	5	5	25
RFアンプ	4	4	16
LPF	1	1	1
LOチェーン全体			**91**

表3. 将来のレシーバー用フロント・エンドの構成要素と面積

RFチェーン	長さ〔mm〕	幅〔mm〕	面積〔mm²〕
サブオクターブ・プリセレクタ	14	10	140
統合型ダウンコンバータ	10	10	100
チューナブルなアンチエイリアシング・フィルタ（BPF）	6	3	18
LO			91
部品全体			**258**
充填率			0.5
RFフロント・エンド全体			**516**

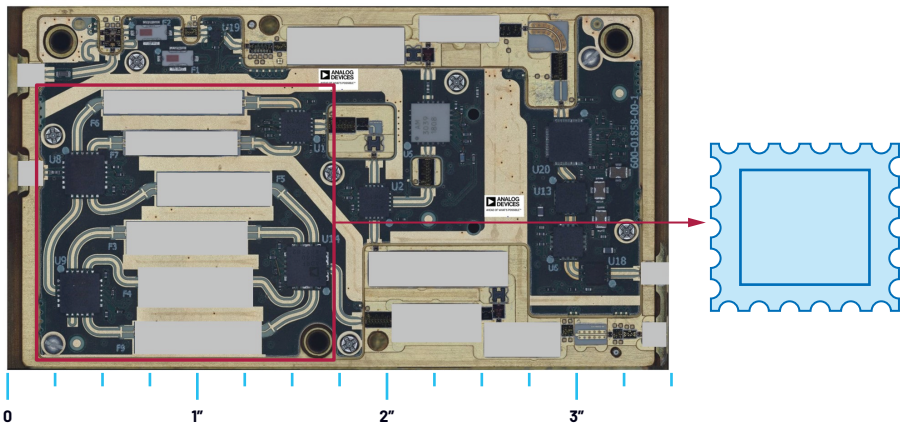

図8. 2GHz～18GHzに対応するレシーバー用チューナの例。高いIFを使用するMxFE（「AD9082」）に対応しています。Q値の高い多くの平面RFフィルタ（灰色の部分）が必要なので、複雑さ、サイズ、コストがかさんでいます。赤色の線で囲んだ部分がサブオクターブ・プリセレクタです。右側に示したのは、将来のソフトウェア無線のチップセットです。そのサイズは、切手よりも小さく抑えられると見込んでいます。

まとめ

アナログ・デバイセズの高速データ・コンバータは、トップクラスのダイナミック・レンジを維持しつつ、ナイキスト・サンプリング・レートとiBWの向上を果たしています。それらの値がより高くなるにつれて、周波数プラン上のメリットを得つつ、統合型RFフロント・エンドのアーキテクチャが簡素化されていきます。以前は、サブオクターブのRFフィルタ処理とゲイン制御を採用した高性能の統合型周波数変換ICが使われていました。ただ、その種のICを使用する場合、各種のユース・ケース、周波数プラン、その結果必要になるRF/IFフィルタの処理が異なっていたため、詳細を明確にすることが容易ではありませんでした。しかし、そうした状況は大きく変化しつつあります。

新たなモノリシックの無線チューナには、適応型のRFフィルタ処理機能とAGC（Automatic Gain Control）機能が集積されます。それにより、ネイティブに広い帯域をサポートできるようになるでしょう。広帯域にわたるチューニングは、膨大かつ細分化されたアプリケーション領域に対応する必要があります。その機能は、アプリケーションに固有の適応型ソフトウェア・ループと共に使用される共通のハードウェア・ブロックに統合されると考えられます。アプリケーションに固有のアドバンテージは、独自のハードウェアではなく、柔軟性の高い共通ハードウェア・プラットフォーム上の細分化されたソフトウェア・アルゴリズムによって実現されるようになるでしょう。そのため、システム開発者は、製品を市場に投入するまでにかかる時間の短縮とコストの削減を果たせるようになります。しかも、それらはSWaP-Cの削減と共に実現されるのです。

参考資料

[1] Eamon Nash「Correcting Imperfections in IQ Modulators to Improve RF Signal Fidelity（RF信号の忠実度を高めるためにI/Q変調の不完全性を補正する）」Analog Devices、2009年10月

[2] David McLaurin「Calibration Techniques for Wireless Transceivers（ワイヤレス・トランシーバーのキャリブレーション方法）」ISSCC、2019年

[3] Ahmed Ali、Huseyin Dinc、Paritosh Bhoraskar、Scott Bardsley、Chris Dillon、Mohit Kumar、Matthew McShea、Ryan Bunch、Joel Prabhakar、Scott Puckett「A 12-b 18-GS/s Sampling ADC with an Integrated Wideband Track-and-Hold Amplifier and Background Calibration（広帯域に対応するトラック＆ホールド・アンプとバックグラウンドのキャリブレーション機能を搭載した12ビット／18GSPSのADC）」IEEE、2020年2月

[4] Umesh Jayamohan「Not Your Grandfather's ADC: RF Sampling ADCs Offer Advantages in Systems Design（「おじいさんの時代のADCとは違います」――RFサンプリングADCがシステム設計にもたらすメリット）」Analog Devices、2015年7月

[5] Michael Jones、Travis Collins、Charles Frick「DAC/ADCとDSPの統合ICにより、広帯域マルチチャンネル・システムの性能を改善する」Analog Devices、2021年5月

著者について

Benjamin Anninoは、アナログ・デバイセズで航空／防衛ビジネス・ユニットを担当するアプリケーション・ディレクタです。2011年にHittite Microwave（現在はアナログ・デバイセズに統合）に入社。2014年にアナログ・デバイセズに転籍しました。それ以前は、Raytheonで様々なレーダー技術に携わっていました。ダートマス大学で電気工学の学士号、マサチューセッツ大学ローエル校で電気工学の修士号、マサチューセッツ大学アマースト校で経営学の修士号を取得しています。

©2022 Analog Devices, Inc. All rights reserved.
本紙記載の商標および登録商標は、各社の所有に属します。
Ahead of What's Possibleはアナログ・デバイセズの商標です。

AD5605-0-5/22