

なぜ、電圧リファレンスのノイズは問題なのか？

著者：Anshul Shah、アプリケーション・エンジニア

航空宇宙/防衛、医療、ガス探査、製薬などの分野では、24ビット以上の分解能を達成する超高精度の測定技術が求められています。例えば、製薬業界の実験室では、フルスケールが2.1gで分解能が0.0001mgという高精度の重量計が使われます。そうした重量計には、分解能が24ビット以上のA/Dコンバータ（ADC）が必要になります。このような高精度のシステムのキャリブレーションやテストを実施できるようにするために、計測業界は少なくとも25ビット以上の分解能で7.5桁の測定精度が得られる装置を提供しなければなりません。

上記のような高い測定分解能を実現するには、極めてノイズの小さいシグナル・チェーンを用意する必要があります。図1は、ノイズと有効ビット数（ENOB）の関係と、ノイズとS/N比の関係を示したものです。ノイズについては、電圧リファレンス V_{REF} が5Vで、ADCの入力はフルスケール・レンジに設定するという前提に基づいて計算を行っています。約25ビットの分解能、または152dBのダイナミック・レンジを実現するには、システム・ノイズを最大0.2437 μ Vrmsに抑えなければなりません。

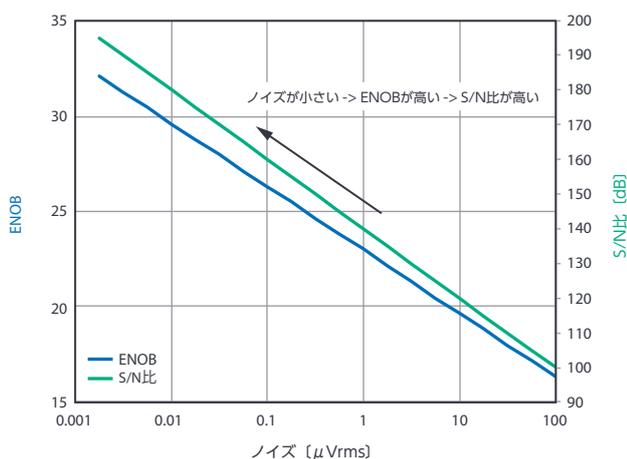


図1. ノイズとENOB、S/N比の関係

電圧リファレンスは、ADCにおいて入力アナログ信号に対する分解能を制限する要因になります。式1は、ADCの理想的な伝達関数を示したものです。

$$[\text{ADCの出力コード}] = V_{IN} \times \frac{2^N}{V_{REF}} \quad (1)$$

ADCの出力コード（10進数）は、アナログ入力信号 V_{IN} 、電圧リファレンス V_{REF} 、ADCのビット数 N によって決まります。

通常、ADCのデータシートに記載される分解能は、ADCの入力がグラウンドに接続されるか、またはADCの差動入力が共通のソースに接続されるという条件に基づいた値になっています。ADCの入力をショートさせる方法には、入力ソースのノイズを除去し、 V_{REF} のノイズの影響を排除する効果があります。そのため、ADCの分解能の絶対的な上限値を評価する方法として有効です。実際、 V_{IN} を0Vに設定すれば、 V_{IN}/V_{REF} は0Vになります。

図2に示したグラフは、電圧リファレンスのノイズがトータルシステム・ノイズに及ぼす影響を理解するためのものです。

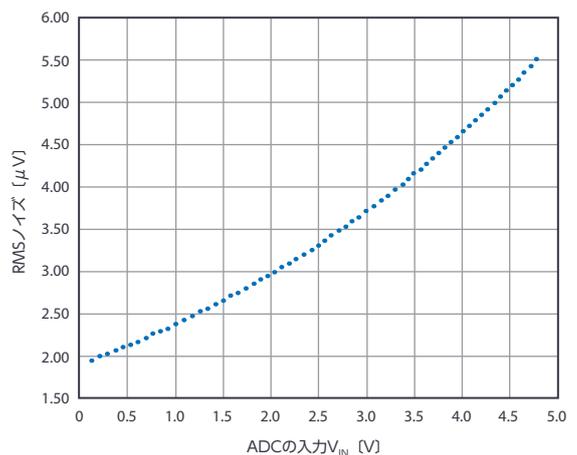


図2. ADCの入力とシステム・ノイズ（実効値）の関係。
 V_{REF} はLTC6655-5によって供給しています。

これは、トータルのシステム・ノイズ（実効値）とADCの入力電圧であるDCソースの値の関係を表しています。この評価では、分解能が32ビットのADC「AD7177-2」を例にとっています。その V_{REF} には、「LTC6655-5」で生成した5Vを入力しています。また、ADCの入力には低ノイズのDCソースを接続しました。ADCの出力データ・レートは10kSPSとしました。このADCでは、入力電圧範囲にわたってノイズは一定（ $35\text{nV}/\sqrt{\text{Hz}}$ ）となります。ADCの入力電圧であるDCソースのノイズは増大しますが、電圧リファレンスの $96\text{nV}/\sqrt{\text{Hz}}$ のノイズと比較すれば十分に小さい $6\text{nV}/\sqrt{\text{Hz}}$ 以下に抑えられています。図2に示すように、トータルのノイズはADCのDC入力電圧に比例します。 V_{IN} が大きくなると、 V_{IN}/V_{REF} が増大します。ADCがフルスケール入力の場合、 V_{REF} のノイズがトータルのシステム・ノイズにおいて支配的な要因になります。シグナル・チェーンの各コンポーネントは、それぞれにノイズを発生します。各ノイズが2乗和（RSS）で加算され、図2に示す曲線の形状になるということです。

25ビット以上の高い測定分解能を実現するには、市場で入手可能な低ノイズでスタンダードの電圧リファレンスでさえ十分ではありません。ノイズを減衰させるには、助けが必要です。例えば、フィルタなどの外部回路を追加してノイズを減衰させることにより、ADCのダイナミック・レンジの目標値を達成することが可能になるということです。

本稿では、様々なローパス・フィルタ（以下、LPF）を適用して電圧リファレンスのノイズを減衰させる方法を紹介します。具体的には、LPFの設計手法とトレードオフについて解説します。取り上げるのは、次の2種類のLPFです。1つは、抵抗とコンデンサで構成される単純なパッシブLPFです。もう1つは、シグナル・フロー・グラフを利用して設計したアクティブLPFです。併せて、それらのLPFを適用した電源リファレンスを使用してシグマ・デルタ（ $\Sigma\Delta$ ）型のADCを駆動する場合の評価結果も紹介します。

パッシブLPFによるノイズの低減

図3に示したのは、電圧リファレンスにLPFを付加してADCを駆動する例です。LPFは、外付けのリザーバ（reservoir）コンデンサ $C1$ 、その等価直列抵抗（ESR）、電圧リファレンス用のオペアンプ（バッファ）の出力インピーダンスで構成されています。RCで構成されたこのパッシブLPFのカットオフ周波数は、次式で求められます。

$$f_c = \frac{1}{2\pi RC} \quad (2)$$

この式のとおり、カットオフ周波数（帯域幅）は、抵抗 R と容量 C に反比例します。

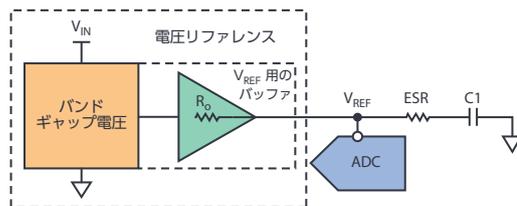


図3. 電圧リファレンスと直列に接続されたLPF。電圧リファレンスとADCの間に配置されています。

リザーバ・コンデンサ $C1$ は、局所的なエネルギー・ストレージとしても機能します。すなわち、ADC用の電圧リファレンス回路が負荷電流の急激な変化に応じて発生させる電圧スパイクを補償する役割も果たします。図4に、 $\Sigma\Delta$ ADCであるAD7177-2と逐次比較型（SAR）ADCである「AD7980」の動的なリファレンス電流応答を示しました。

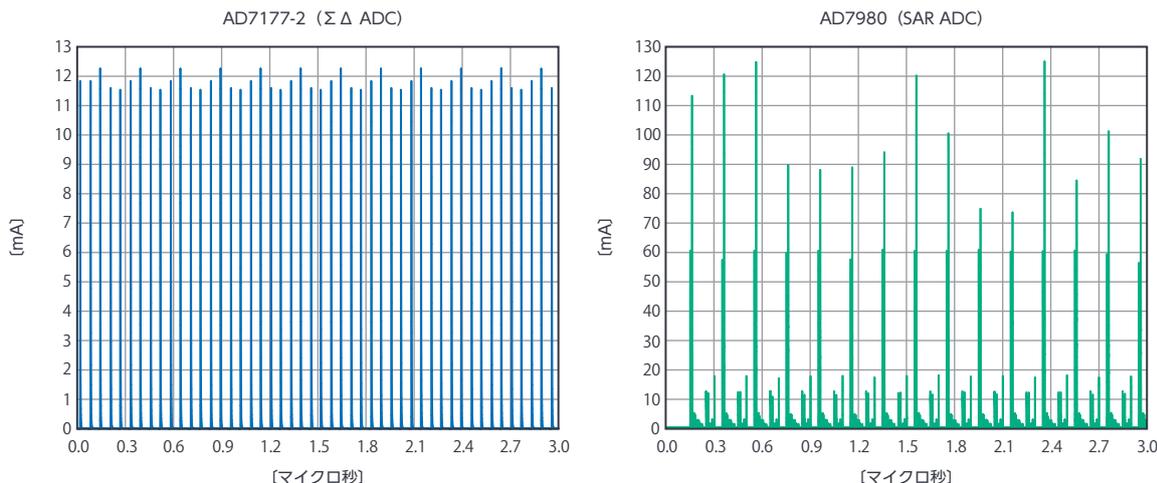


図4. 動的リファレンス電流の応答。AD7177-2、AD7980についてシミュレーションした結果です。

C1の値は、LPFのカットオフ周波数の要件を満たすように選択できます。ただ、SAR ADCの場合、製品によっては、正常な動作を実現するためにリファレンス入力に最小10 μF のコンデンサを付加する必要があります。このコンデンサにより、リファレンス用バッファの位相余裕が減少します。そうすると、バッファへの負帰還が成立しなくなります¹。ユニティ・ゲインとなるクロスオーバー周波数の付近では、入力信号と同位相で信号がフィードバックされます¹。その結果、クロズドループの応答において、クロスオーバー周波数の付近にノイズのピークが発生します¹。カットオフ周波数 (-3dBポイント) からの帯域幅は最大16MHzに達するので、トータルの積分ノイズ (実効値) は、ノイズのピークによって支配されます。リザーバ・コンデンサC1は、ノイズ用のフィルタとして機能すると共に電圧スパイクを補償しますが、ノイズのピークには注意しなければなりません。図5は、C1によって生じるLTC6655のノイズのピークを表しています。ノイズのピークの大きさは、C1の値とその定格ESRによって決まります。

ほとんどの電圧リファレンスは、ADCのリファレンス回路で使われる大きな負荷容量を駆動するために、複雑な構成の出力段を備

えています。例えば、LTC6655の出力段は、10 μF のリザーバ・コンデンサを使用する場合に大きな減衰が得られるように設計されています。一方で、2.7 μF といった小さな値や100 μF といった大きな値のリザーバ・コンデンサを選択すると、ノイズのピークが発生します。

リザーバ・コンデンサC1のESRは、ノイズの1次ピークを緩和する役割を果たしますが、100kHz以上の領域で2次ピークを発生させる原因にもなり得ます。これには、コンデンサのESRによってゼロが生じることが関連しています。1次ピークが低減されるのは、ゼロが生じることによって位相余裕が改善されるからです。その一方で、このゼロがLTC6655固有のゼロと組み合わせられることにより、2次ピークが発生してしまいます。なお、図5に示したノイズの応答は、LTC6655単体を評価した場合の特性であることに注意してください。

上述したように、電圧リファレンスのノイズをLPFで処理し、ノイズのピークを除去することで、ADCを適切に駆動することができます。ただ、この目的を果たすためのより強力な方法も存在します。それは、RCで構成したパッシブLPFの後段にバッファを追加するというものです。図6のようにバッファを追加することで、LPFとC1の設計上の制約が分離されます。

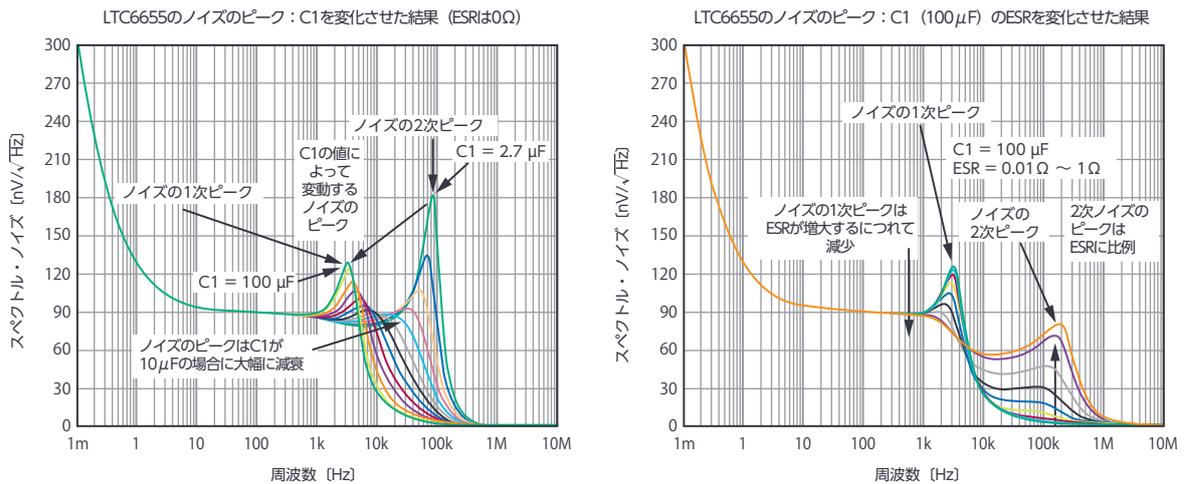


図5. LTC6655のノイズのピーク密度

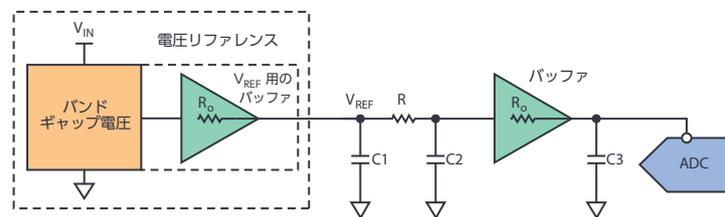


図6. パッシブLPFの後段にバッファを配置した回路

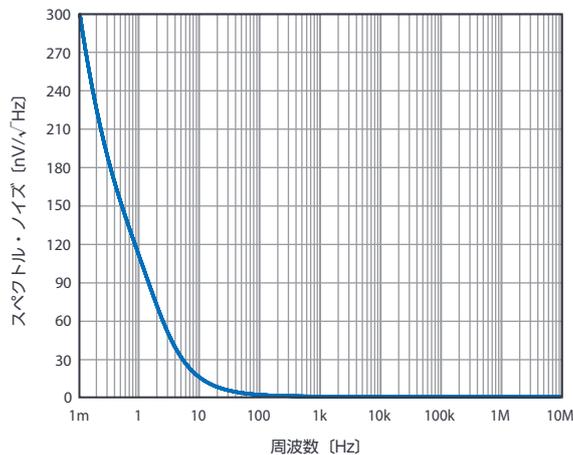
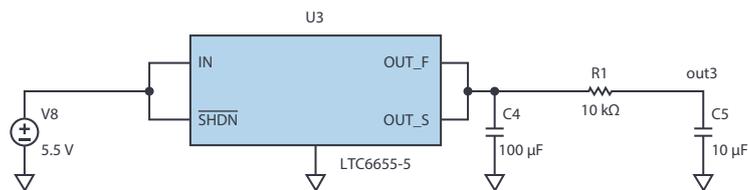


図7. LTC6655-5にLPFを適用した場合のノイズ応答



パッシブLPFのカットオフ周波数を、ユニティ・ゲインとなるクロスオーバー周波数よりも十分に低く設定すると、広帯域のノイズと低周波のノイズが減衰だけでなく、ノイズのピークの発生も回避できます。例えば、図7の回路では、C1としてESRが0Ωで値が100μFのコンデンサを使用しています。その後段には、10kΩのRと10μFのC2（ESRは0Ω）で構成したパッシブLPFを配置しています。それにより、1.59Hzに極が形成されます。図8に、この構成におけるLTC6655のノイズ応答を示しました。

LPFの抵抗Rの値を大きくすると、カットオフ周波数を下げることができます。但し、それによって電圧リファレンスのDC精度が低下してしまう可能性もあります。パッシブLPFを追加する場合、負荷レギュレーションに対する影響と、 V_{REF} 用のバッファの応答（ $\tau = RC$ ）に対する影響も考慮しなければなりません。ADCを駆動する際のトランジェント性能にも影響が及びます。

必要なトランジェント性能を実現するには、図6に示すような構成でバッファを使用することが推奨されます。バッファの選択に関して考慮すべき重要な仕様としては、以下のようなものが挙げられます。

- ▶ ノイズが極めて小さい
- ▶ 大きな負荷容量に対応する能力が高い
- ▶ 歪みが小さい
- ▶ スルー・レートが高い
- ▶ ゲイン帯域幅が広い

リファレンス用のバッファに適したオペアンプ製品としては、[「ADA4805-1」](#) や [「ADA4807-1」](#) などがあります。

アクティブLPFによるノイズの低減

表1は、ADCにおいてENOBの目標値を達成するために必要なS/N比と、許容可能なシステム・ノイズについてまとめたものです。ADCの帯域幅によっては、20dB/decで減衰する単極LPFを適用しても、広帯域ノイズを目標値まで低減できないケースがあります。パッシブLPFをカスケード接続すれば、ラダー構造の高次フィルタを実現できます。但し、各フィルタ・ブロックの入カインピーダンスは、前段のフィルタ・ブロックの負荷になります。これが原因で、電圧リファレンスのDC精度が低下する可能性があります。それに対し、アクティブ・コンポーネントを使用して設計した高次のLPFであれば、入力と出力の間で優れたアイソレーションが実現されます。それにより、電圧リファレンスのDC精度の低下が最小限に抑えられ、ADCのリファレンス回路を十分に駆動可能な低い出カインピーダンスが得られます。なお、ADCのS/N比とLSBは、以下の式で決まります。

$$SNR = 6.02N + 1.76 \text{ dB} \quad (3)$$

$$LSB = \frac{V_{REF}}{2^N} \quad (4)$$

表1. ENOBとS/N比、ノイズの関係。 V_{REF} は5V、ADCの入力はフルスケールという条件での値です。

ENOB	S/N比[dB]	ノイズ[μVrms]
20	122.16	7.798301
21	128.18	3.89942
22	134.2	1.949845
23	140.22	0.97499
24	146.24	0.487528
25	152.26	0.243781
26	158.28	0.121899
27	164.3	0.060954
28	170.32	0.030479
29	176.34	0.015241
30	182.36	0.007621
31	188.38	0.003811
32	194.4	0.001905

アクティブLPFには、ベッセル、バターワース、チェビシェフ、楕円など、いくつかの種類があります（図8）。通過帯域の応答が平坦（またはリップルが極めて小さい）であれば、電圧リファレンスのDC精度の低下を最小限に抑えることができます。このことから、電圧フィルタに付加するものとしては、バターワース型のアクティブLPFが有力な選択肢となります。この種のLPFを適切に設計すれば、平坦な通過帯域と急峻な減衰量が得られます。

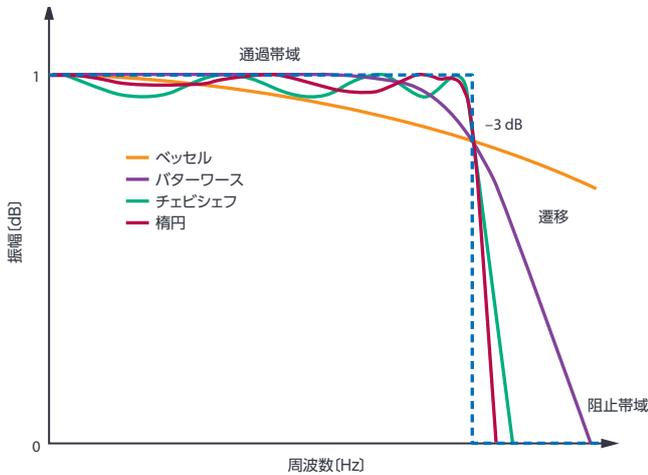


図8. 各種LPFの振幅応答

アクティブLPFの設計手法

シグナル・フロー・グラフ (SFG) は、一連の線形方程式から導かれるシステムのグラフィカル表現です²。これは、伝達関数から回路トポロジへの橋渡しを行う役割を担います²。その理論を、アクティブ回路をベースとするアナログ・フィルタの設計に適用することができます。SFG手法によるフィルタ設計の最大の長所は、ダンピング・ファクタ、Q値、カットオフ周波数を個別に制御できる点にあります。SFG手法で設計したLPFは、ノイズを減衰させてS/N比を改善することが可能な有効な手段です。但し、この方法を採用すると、部品 (BOM) コストや実装面積、消費電力が増加します。また、リファレンスの出力電圧に影響が及び可能性もあります。更に、温度の変化によってppmレベルの誤差が生じ、DC精度が低下します。

図9は、SFG手法を用いて2次のLPFを設計する例を示したものです。伝達関数を基に回路ブロックを構築しています。スケーリング抵抗 (R) とコンデンサ (C) により、以下の式に即してカットオフ周波数が決定されます。

$$R = R_s \times R_n \quad C = \frac{C_n}{W_s \times R} \quad (5)$$

各変数/定数の意味は以下のとおりです。

Rs : スケーリング・ファクタ

Cn : スケーリング・ファクタ

Ws : カットオフ周波数 (単位はrad/秒)

なお、SFGの理論については、稿末の参考資料2を参照してください。

以下に、SFG手法によるLPFの設計手順をまとめます。例として、カットオフ周波数が0.5Hzの2次バターワース・フィルタを設計するケースを取り上げます。

- ▶ 簡略化するために、Rs が 1 Ω、Cn が 1F であるとします。
- ▶ 広帯域ノイズを最大限に除去するために、Fs は 0.5Hz とします。Ws = 2 × π × 0.5 = 3.141rad です。
- ▶ ダンピング・ファクタ (Q) は 0.71 とします。この値を選択すると、バターワースLPF ならではの平坦な通過帯域と急峻な減衰量が得られます。
- ▶ R、C、Rq の値は、熱ノイズを抑制しつつ、表面実装部品の値の可用性を得るために、反復プロセスによって選択します。結果は、式6のようになりました。

$$R = 7.32 \text{ k}\Omega$$

$$C = \frac{1}{2 \times \pi \times 0.5 \text{ Hz} \times 7.32 \text{ k}\Omega} = 44 \mu\text{F} \quad (6)$$

$$Rq = R \times Q = 7.32 \text{ k}\Omega \times 0.71 = 5.2 \text{ k}\Omega$$

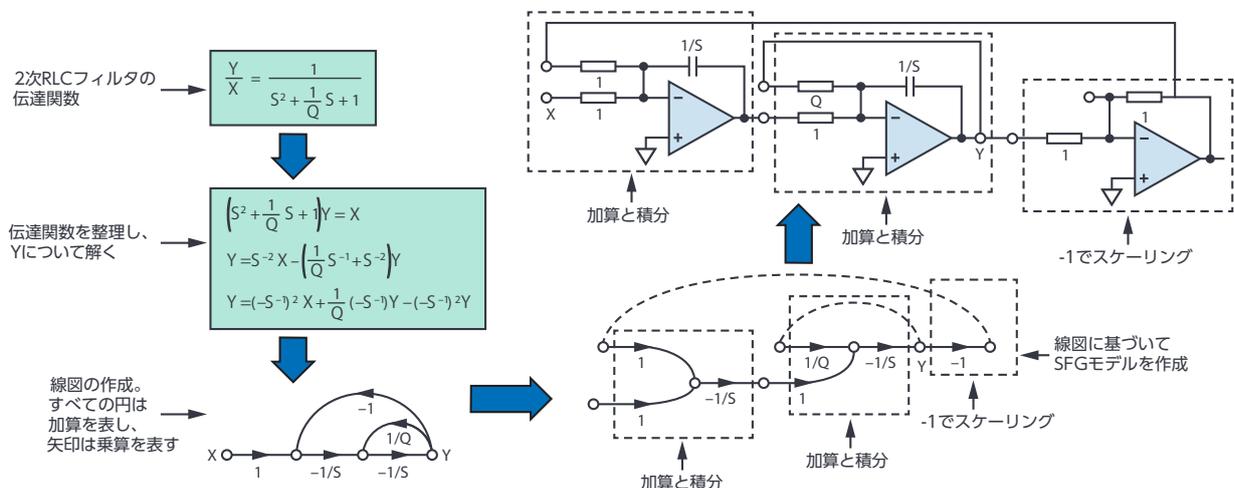


図9. SFG手法によるアクティブLPFの設計

LTC6655LNの概要

ここまで、RCベースのパッシブLPFとSFG手法で設計したアクティブLPFについて説明しました。両者のトレードオフについて考慮すると、LPFは、電圧リファレンスが内蔵する低ノイズのバッファの前段に配置するのが適切です（図10）。このような構成に対応可能な製品が、ここで紹介する「LTC6655LN」です。広帯域ノイズの低減を可能にするNR（ノイズ・リダクション）ピンを備えていることを特徴とし、LTC6655と同様に、出力段にはバッファを備えています。また、図10のR3に相当する抵抗を内蔵しているため（表3）、コンデンサをNRピンに外付けすることでLPFを構成できます。このアーキテクチャを利用すれば、システムの条件に基づいてLPFのカットオフ周波数を設定することが可能です（表2）。加えて、プリント回路基板上の実装面積を削減できます。更に、電圧リファレンス用のバッファの応答を妨げることもありません。電圧リファレンス用のバッファは、セトリングが高速で、入力インピーダンスが高く、電流のシンク/ソースに対応しているため、不十分な負荷レギュレーションを適正化し、DC精度を維持し、トランジェント性能を改善することが可能です。

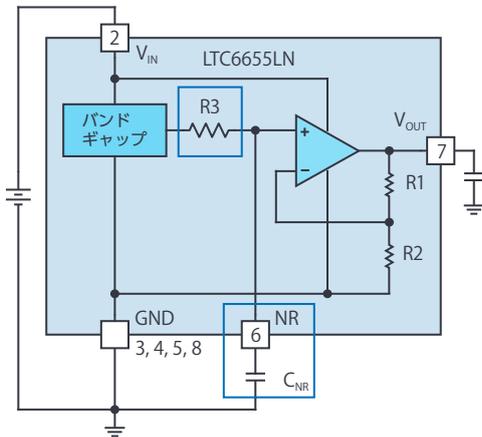


図10. LTC6655LNのブロック図

表2. NRピンに接続するコンデンサとカットオフ周波数の関係

CNR	2.500	4.096	5.000	V
0.1 μF	5305	4233	3969	Hz
1 μF	531	423	397	Hz
10 μF	53	42.3	39.7	Hz
100 μF	5.3	4.2	4.0	Hz

表3. 3種の電圧オプション品が内蔵するR3の値

電圧オプション	2.500 V	4.096 V	5.000 V
R3 $\pm 15\%$	300 Ω	376 Ω	401 Ω

図10に示したように、LTC6655LNのNRピンを使用して構成したLPFは、内蔵バッファの非反転入力に接続されます。この非反転入力は、このICで最も鋭敏なノードです。R3にリーク電流が流れないようにするために、外付けのコンデンサとして低リーク品を選択する場合には、DC精度が低下する可能性があるため注意が必要です。また、抵抗とコンデンサの値の変動/ばらつきは互いに依存しません。そのため、PVT（製造プロセス、電圧、温度）に応じて、RCの時定数とLPFのカットオフ周波数が変動する可能性があります。

LTC6655LNのように、LPF用の抵抗を内蔵した電圧リファレンスを採用すれば、ノイズを削減するための設計が簡素化されます。ADC用の電圧リファレンス回路を駆動するための外部バッファも不要なので、最適なソリューションだと言えます。

テスト用の回路

ここまで説明した回路の性能を確認するために、ベンチマークを実施しました。テスト用の回路では、高精度のADCとしてAD7177-2を使用します。V_{REF}の供給方法は、3種類用意しました。1つは、LTC6655単体を使用する方法です。2つ目は、NRピンに10 μF のコンデンサを接続したLTC6655LNを使用する方法です。最後の1つは、SFG手法で設計したLPFを介してLTC6655の出力を供給するというものです。以下では、各構成を「LTC6655（単体）」、「LTC6655LN（10 $\mu\text{F}\Sigma\Delta$ ADCであり、2チャンネル/4チャンネルに対応します。ノイズが小さく、セトリングが高速で、低帯域幅の入力信号に対して高い分解能を発揮します。5SPS~10kSPSの範囲で出力データ・レート（ODR）を制御できるプログラマブルなデジタル・フィルタを備えています。

図11に、SFG手法で設計したLPFの回路図を示しました。オペアンプICである「ADA4522-1」を2個、同じくオペアンプICの「AD797」を1個、温度係数が25ppmの表面実装抵抗、表面実装型の多層セラミック・コンデンサ、10 μF のフィルム・コンデンサ（WIMA製）を使用しています。

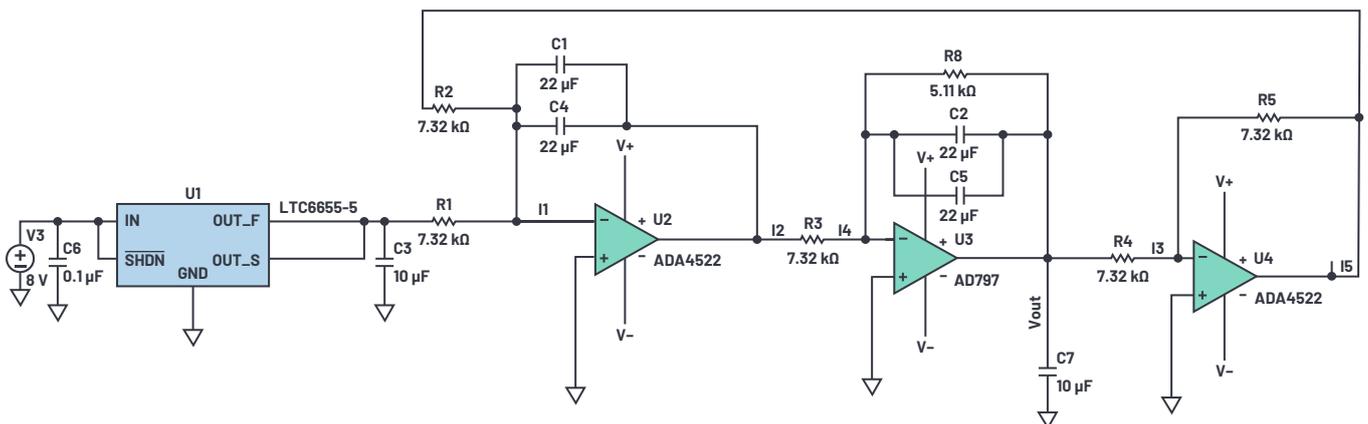


図11. SFG手法で設計したLPF

ADA4522はレールtoレール出力の製品であり、広帯域ノイズ密度が $5.8\text{nV}/\sqrt{\text{Hz}}$ 、フリッカ・ノイズが 177nV p-p です。AD797はゲイン帯域幅が 100MHz で低ノイズの製品であり、ADCの駆動に適しています。同ICの広帯域ノイズは $0.9\text{nV}/\sqrt{\text{Hz}}$ 、フリッカ・ノイズは 50nV p-p 、スルー・レートは $20\text{V}/\text{マイクロ秒}$ です。

AD7177-2、LTC6655/LTC6655LN、LPFを組み合わせた回路の性能を正しく評価するには、電圧リファレンスのノイズとADCのノイズよりもトータルのノイズが小さいDCソースが必要です。ここでは、 9V のバッテリーを使用して理想的なソースを構成しました(図12)。

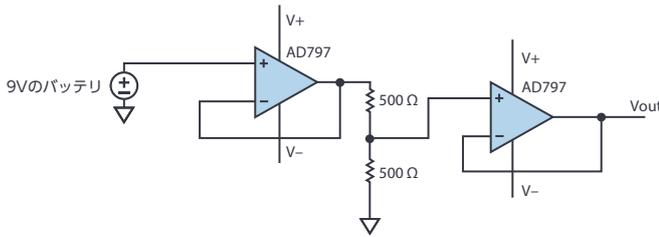


図12. 低ノイズのDCソース

テスト用回路の性能

続いて、構築した回路の評価結果を示します。図13に示したのは、各コンポーネント/回路ブロックのスペクトル・ノイズ密度です。電圧リファレンス回路として使用したのは、LTC6655(単体)、LTC6655LN($10\mu\text{F}$)、LTC6655(SFG)の3種類です。表4に、 1kHz における各スペクトル・ノイズ密度の値を比較して示しました。図14には、AD7177-2と各電圧リファレンス回路を組み合わせた場合のODRとENOBの関係を示しました。

表4. 1kHz におけるスペクトル・ノイズ密度

	LTC6655 (単体)	LTC6655LN ($10\mu\text{F}$)	LTC6655 (SFG)	ADC用の入力DCソース
1kHz におけるスペクトル・ノイズ密度 [$\text{nV}/\sqrt{\text{Hz}}$]	96	32	2.4	6.7

図13と図14には、それぞれ2つの重要な領域A、同Bが存在します。

領域A: 図13はスペクトル・ノイズ密度のプロットしたものです。領域Aでは、LTC6655(SFG)のノイズとADC用のDC入力ソースのノイズは、いずれもADCのノイズよりも大幅に小さくなっています。そのため、図14の領域Aに示すように、ADCで達成可能な最高性能からの偏差が最小になります。ODRとENOBの関係とスペクトル・ノイズ密度のプロットが示す重要なポイントは、領域Aでトータルの積分ノイズ(実効値)が増大すると、シグナル・チェーンにおいて25ビットの測定分解能を実現できなくなるということです。

領域B: 図13のスペクトル・ノイズ密度のプロットにおいて、領域Bでは、電圧リファレンス(3種とも)とDCソースのフリッカ・ノイズが増加しています。また、トータルのシステム・ノイズにおいては、DCソースのノイズが支配的になっています。図14に示すように、ADCで達成可能な最高性能と測定された性能を比較すると、領域BではENOBの偏差が増大しています。上記のとおり、領域Bではフリッカ・ノイズが増加するため、ENOBの偏差が広がっているのです。

図14を見ると、LTC6655(SFG)を使用すれば 20SPS 以下で25ビットの分解能が得られることがわかります。それに対し、LTC6655(単体)やLTC6655LN($10\mu\text{F}$)を使用した場合には、24.6ビット以上の分解能を達成できません。

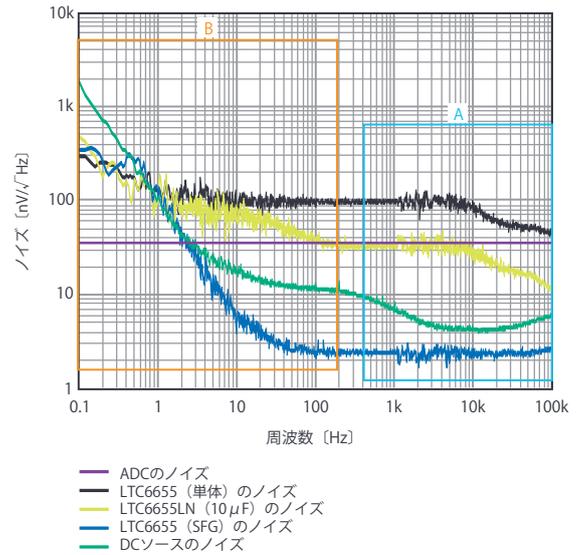


図13. スペクトル・ノイズ密度

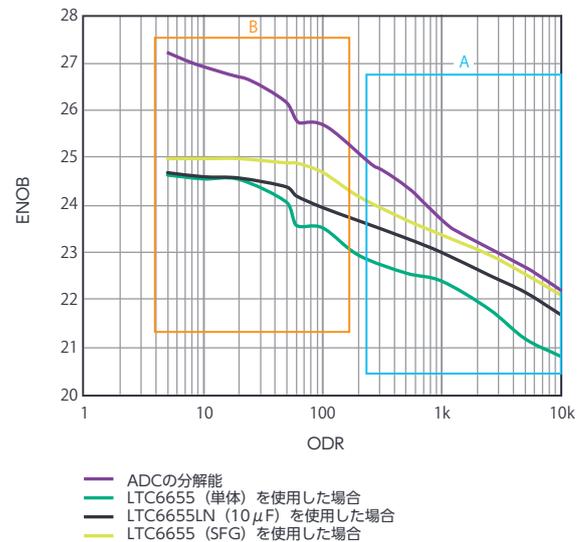


図14. ODRとENOBの関係

表5は、AD7177-2のダイナミック・レンジの評価結果をまとめたものです。V_{REF}の生成には、LTC6655（単体）、LTC6655LN（10μF）、LTC6655（SFG）を使用しています。ADCの入力を互いに接続し、V_{REF}を電圧リファレンスに接続してゼロ・スケールを入力した場合に、AD7177-2が達成可能な最高のダイナミック・レンジが得られます。ADCの入力をほぼフルスケール・レンジに設定すると、LTC6655LN（10μF）を使用した場合、LTC6655（単体）を使用した場合よりも59.96SPS以上の範囲でダイナミック・レンジが平均4dB改善します。一方、LTC6655（SFG）を使用した場合には、59.96SPS以上の範囲で、LTC6655（単体）を使用したよりもダイナミック・レンジが平均7dB改善します。ダイナミック・レンジの改善量は、59.96SPS以下ではさほど大きく変化しません。その変化は、主にADCの入力DCソースによって発生する低周波のフリッカ・ノイズが支配的になることによるものです。

LTC6655（単体）を使用する場合とLTC6655LN（10μF）を使用する場合を比較すると、後者では、1kHzにおける広帯域ノイズが62%低下します。LTC6655（SFG）を使用する場合には、LTC6655（単体）を使用する場合と比べて、広帯域ノイズが97%低下します。

まとめ

25ビット以上の測定分解能が求められる高精度のシステムを実現するには、電圧リファレンスのノイズについて考慮する必要があります。図2に示したように、システム・ノイズに対するV_{REF}のノイズの寄与分は、ADCに入力する電圧に比例します。本稿では、高精度の電圧リファレンスにLPFを付加することで、V_{REF}のノイズが減衰し、トータルのシステム・ノイズが減少することを示しました。LTC6655（SFG）を使用する場合、LTC6655（単体）を使用する場合と比べて、広帯域ノイズが97%減少します。但し、LTC6655（SFG）を使用する場合には、BOMコスト、実装面積、消費電力が増加し、DC精度が数ppm低下します。ま

た、温度によってリファレンス出力が変動する可能性もあります。SFG手法で設計したLPFに関するトレードオフを考慮すると、電圧リファレンスとしてはLTC6655LN（10μF）が適しているケースがあります。その方が設計がシンプルであり、1つのコンデンサを付加するだけで消費電力と広帯域ノイズを抑制できるからです。また、ADCを駆動するための外付けバッファも不要になります。LTC6655LN（10μF）を使用する場合、LTC6655（単体）を使用する場合と比べて、広帯域ノイズが62%減少します。そのため、LTC6655LNが内蔵する抵抗を使用してLPFを構成する方法は、高精度のシステムで目標となる分解能を達成する上で非常に有用なソリューションになり得ます。

付録

LTspiceは、analog.com/jp/ltspiceからダウンロードすることができます。

図7、図11、図12に示した各回路に対応するLTspice用のシミュレーション・ファイルは、[こちら](#)からダウンロードすることが可能です。

参考資料

¹ Mark Reisiger 「Reduce Amplifier Noise Peaking to Improve SNR（アンプのノイズのピークを低減し、S/N比を改善する）」 Electronic Design、2012年10月

² Gene F. Franklin, J. David Powell, Abbas Emami-Naeini 「Feedback Control of Dynamics Systems（ダイナミクス・システムのフィードバック制御）」 Addison-Wesley Longman Publishing Co., Inc., 1993年11月

謝辞

ΣΔ ADC、高精度アンプ、電圧リファレンスに関する研究成果を積み上げてきたRobert Kielyに感謝します。

表5. ダイナミック・レンジの評価結果 [dB]

ODR	ADC ゼロ・スケール	LTC6655 (単体)	LTC6655LN (10μF)	LTC6655 (SFG)	デルタ LTC6655LN(10μF) —LTC6655(単体)	デルタ LTC6655(SFG) —LTC6655(単体)
10000	135.40	126.88	132.22	134.65	5.33	7.77
5000	138.41	129.14	135.08	137.37	5.94	8.23
2500	140.82	132.91	137.23	139.86	4.32	6.95
1000	144.43	136.50	140.11	142.42	3.61	5.92
500	148.65	137.55	141.95	144.37	4.40	6.83
200	152.86	139.83	144.15	147.40	4.32	7.57
100	156.47	143.32	145.82	150.49	2.49	7.17
59.96	157.08	143.66	147.31	151.71	3.65	8.05
49.96	159.48	146.58	148.43	151.72	1.85	5.14
20	162.49	149.51	149.56	152.26	0.06	2.76
10	163.70	149.58	149.72	152.26	0.14	2.68
5	165.50	150.07	150.25	152.26	0.18	2.19



著者について

Anshul Shah (anshul.shah@analog.com) は、アナログ・デバイセズの計測/高精度技術グループ（カリフォルニア州サンタクララ）に所属するアプリケーション・エンジニアです。主に、高精度の電圧リファレンスを担当しています。2018年に入社する前は、NXP Semiconductorsで製品のテストと検証に関する様々な業務を担当していました。アリゾナ州立大学で電気工学の修士号を取得しています。