

混み合ったボードにも実装可能な低EMIの電源

著者 : Bhakti Waghmare、Diarmuid Carey

高い効率と優れた熱性能を備える電源を開発するのは容易なことではありません。また、電源を設計する際には、基板面積の削減、設計期間の短縮を実現しつつ、CISPR 32やCISPR 25といった厳しいEMI（電磁干渉）規格にも対応しなければなりません。設計工程の中で、電源の設計は後回しにされるケースが多いため、問題は更に複雑になります。その段階になって、複雑な電源をより狭い領域に押し込めなければならないことから、設計者は大きなフラストレーションを感じるようになります。結果として、電源の性能については納期を守るために妥協を強いられ、テスト/検証も先送りにされることになるからです。これまで、設計者らは、簡素さ、性能、サイズが折り合うことなく、特に設計の納期が迫っているときには1つか2つの重要な機能が優先されて、それ以外の部分は切り捨てられるという状況に甘んじてきました。そうした犠牲は当たり前のように受け入れられてきましたが、それは本来あるべき姿ではないことは明らかです。

本稿では、複雑な電子システムの電源によって引き起こされる重要な問題を取り上げます。その問題とはEMIです。EMIは単にノイズと呼ばれることもあります。電源はEMIの発生源となり得るため、対処が必要です。では、EMIはどのようにして発生し、一般的にはどのようにして低減されているのでしょうか。本稿では、従来の低減策が抱える欠点を指摘します。その上で、効率の維持と実装面積の削減を実現しつつ、EMIの問題を解消可能な新しいアプローチを紹介します。

EMIとは何か？

EMIとは、システムの性能を低下させる電磁信号のことです。この信号は、電磁誘導、静電結合、伝導によって回路に影響を及ぼします。車載、医療、テスト/計測分野の機器メーカーにとって、EMIは設計上の重要な課題になります。電源に対しては、電力密度の向上、スイッチング周波数の向上、大電流への対応が強く求められるようになってきました。それに加えて、上述した各種の制約が存在することから、EMIの影響はより大きくなります。したがって、EMIを低減することが可能なソリューションに対するニーズがより高まっています。多くの産業分野では、EMI規格に適合させることが必須の要件となっています。設計サイクルの初期段階でEMIについて考慮しておかなければ、市場投入までの期間に大きな影響が及ぶことになります。

EMIの種類

EMIの問題は、電子システム内のコンポーネントにEMIの発生源が結合することで発生します。結合をもたらす媒体の違いにより、EMIは伝導性のEMIと放射性のEMIの2つに分類されます。

伝導性のEMI

伝導性のEMIは、450kHz～30MHzという低い周波数で発生します。電源/グラウンドへの接続部分と寄生インピーダンスを介して、コンポーネント、他のデバイス、回路に伝導します。伝導性のEMIは、コモンモード・ノイズと差動モード・ノイズに分類できます。

コモンモード・ノイズは dV/dt ($C \times dV/dt$) の高いノイズであり、寄生容量を介して伝わります。図1に示すように、正または負の信号が寄生容量を介してグラウンドまで伝わります。

差動モード・ノイズは di/dt ($L \times di/dt$) の高いノイズであり、寄生インダクタンス（電磁結合）を介して伝わります。

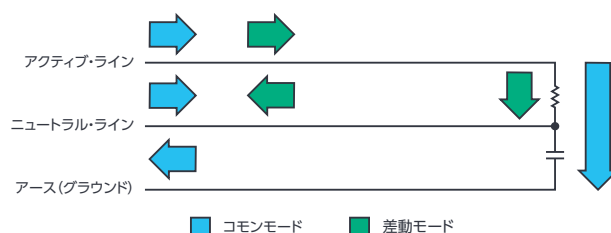


図1. コモンモード・ノイズと差動モード・ノイズ

放射性のEMI

放射性のEMIは、30MHz～1GHzの高い周波数で発生します。各種の回路、デバイスなどに、電磁エネルギーが無線によって伝搬することで生じるノイズです。スイッチング電源では、このノイズが寄生インダクタンスと結合し、高い di/dt が発生します。この放射性ノイズは、近隣のデバイスに影響を及ぼす可能性があります。

EMIの制御方法

上述したように、電源ではEMIに関連する問題が発生します。それを解決するための典型的なアプローチは、どのようなものになるでしょうか。最初に行うべきことは、EMIの問題の存在を立証することです。問題の有無などは明らかなことであるようにも思えますが、実際にEMIの問題が生じていることを証明するためには、多大な時間を要することがあります。電源によって生成される電磁エネルギーの量を定量化したり、満たすべき規格に十分適合するかどうかを確認したりするためには、EMIチャンバを使用する必要があります。しかし、EMIチャンバはどこにでもあって、いつでも使えるという性質のものではありません。

テストを実施した結果、その電源はEMIの問題を引き起こすということが明確になったとします。その場合、以下に示すような対処法によってEMIの低減に取り組むことになります。

- ▶ レイアウトの最適化：電源のレイアウトは、慎重に行わなければならない。レイアウト作業は、電源に適したコンポーネントを選択するのと同じくらい重要なことです。その成否は、電源設計者の経験値に大きく依存します。レイアウトの最適化は、本質的には繰り返し作業となります。経験豊富な電源設計者であれば、繰り返しの回数を最小限に抑えることで、設計期間や設計コストの増大を防ぎます。問題なのは、そうした経験豊富な電源設計者は、社内にはあまり存在しないケースが多いことです。
- ▶ スナバ回路：スナバ回路とは、スイッチング・ノードとグラウンドの間に配置するシンプルなRCフィルタのことです。これを使用すれば、EMIの一因であるスイッチング・ノードのリンギングを減衰することができます。先のことを考えて、あらかじめスナバ回路用の実装スペースを確保しておく設計者もいます。但し、スナバ回路を使用すると損失が増えるので、効率の面ではマイナスの影響が生じます。
- ▶ エッジ・レートの低減：スイッチング・ノードのリンギングは、スイッチがターン・オンする際のスルー・レートを下げることによっても低減できます。残念ながら、システム全体の効率の面ではマイナスの影響が生じます。
- ▶ スペクトラム拡散周波数変調 (SSFM)：アナログ・デバイスは、Power by LinearTM ファミリのスイッチング・レギュレータを数多く提供しています。その多くは、SSFM機能をオプションとして搭載しています。SSFM機能を使用すれば、EMI規格の厳しいテストに合格することができます。SSFMでは、スイッチを駆動するためのクロック周波数 f_{SW} を、既知の範囲内 (例えば $f_{SW} \pm 10\%$) で変調します。それにより、ノイズのピーク・エネルギーを広い周波数範囲に分散することができます。
- ▶ フィルタとシールド：フィルタとシールドは、コストとスペースの面でかなりの負担になります。また、製造工程が複雑になります。

上記の対処策は、いずれもノイズの低減という面では効果を発揮します。しかし、それぞれに欠点を抱えています。これまでは、電源回路の全体を設計する段階でノイズを最小化するということが行われてきました。しかし、それは必ずしも容易に実現できることではありません。この課題を解消するためのものとして、アナログ・デバイスは、Silent Switcher[®] (サイレント・スイッチャ) / Silent Switcher 2 技術を適用したレギュレータ製品 (以下、Silent Switcherレギュレータ) を提供しています。Silent Switcherレギュレータではノイズが低く抑えられているので、フィルタやシールドを追加したり、レイアウトを繰り返し実施したりする必要がなくなります。コストのかかる対策を適用しなくて済むので、コストを大幅に抑えつつ開発期間を短縮することが可能になります。

電流ループの最小化

EMIを低減するためには、電源回路におけるホット・ループ (di/dtの高いループ) を特定し、その影響を抑える必要があります。図2に、ホット・ループの例を示しました。標準的な降圧コンバータの1サイクルの中で、M1がオン、M2がオフのとき、AC成分は青色のループを伝わり、M1がオフ、M2がオンのとき、電流は緑色のループを流れます。最大のEMIを生成するループは、青色のループでも緑色のループでもありません。これを直感的に理解するのは難しいかもしれませんが、紫色のループは、ゼロから I_{PEAK} に切り替わってまたゼロに戻るという形でAC成分を伝えます。このループこそホット・ループであり、AC成分とEMIのエネルギーが最大になります。

スイッチング・レギュレータのホット・ループにおける高いdi/dtと寄生インダクタンスは、電磁ノイズとリンギングを発生させます。EMIを低減し、性能を高めるためには、紫色のループからの放射の影響をできるだけ削減しなければなりません。ホット・ループからの放射性EMIは、ループの面積に応じて増加します。そのため、基板におけるホット・ループの面積をゼロに抑え、インピーダンスがゼロの理想的なコンデンサを使用すれば、この問題を解決できることになります。ただ、そのようなことは不可能です。

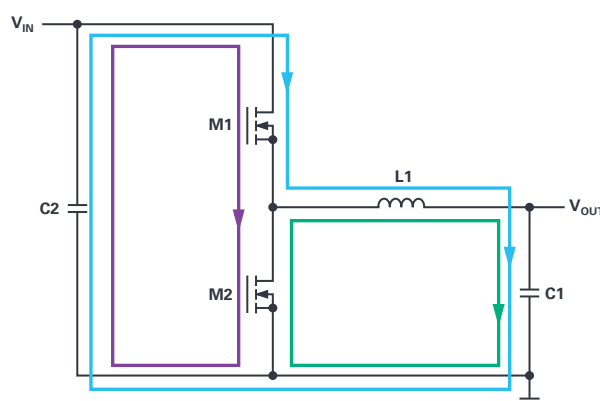


図2. 降圧コンバータのホット・ループ

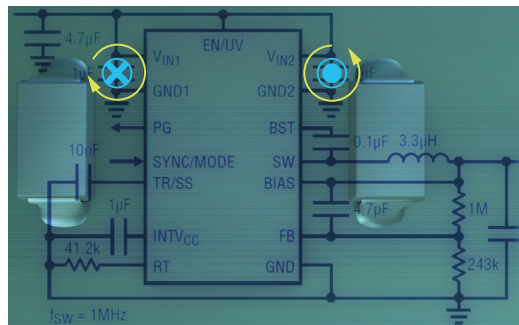
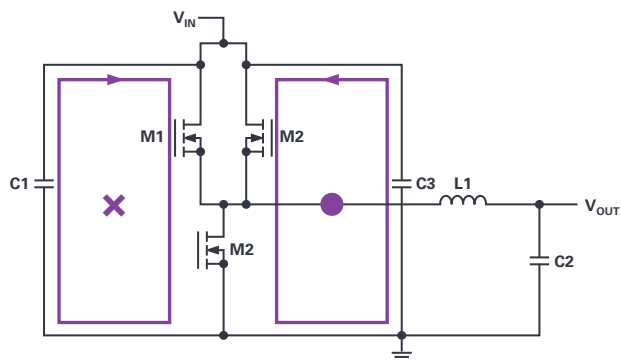


図3. Silent Switcherレギュレータにおける磁気のキャンセル

Silent Switcherによるノイズの低減

磁気のキャンセル

ホット・ループの面積をゼロにすることはできません。しかし、ホット・ループを極性が逆の2つのループに分けることは可能です。そうすれば磁場を局所的に封じ込め、IC周辺のあらゆる位置において、磁場を互いにキャンセルすることができます（図3）。これがSilent Switcher技術の背景にある考え方です。

フリップ・チップでボンディング・ワイヤを不要に

EMIを改善するもう1つの方法は、ホット・ループのワイヤを短くすることです。これは、パッケージ内部のボンディング・ワイヤを排除することによって実現できます。ボンディング・ワイヤは、ダイをパッケージのピンに接続する手法として長く使われてきました（図4）。一方、Silent Switcherレギュレータでは、パッケージ内にダイをフリップして配置し、銅ピラーによってパッケージのピンへの接続を行います（図5）。それにより、内部のFETからパッケージのピンと入力コンデンサまでの距離を短くし、ホット・ループの面積を縮小することができます。

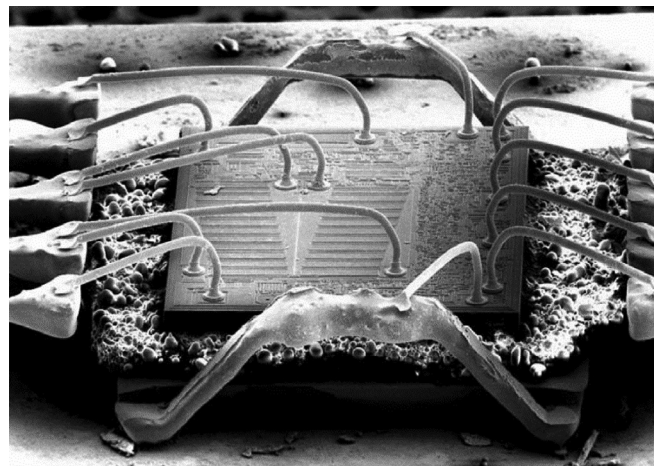


図4. LT8610のパッケージ内部。ボンディング・ワイヤが使用されています。

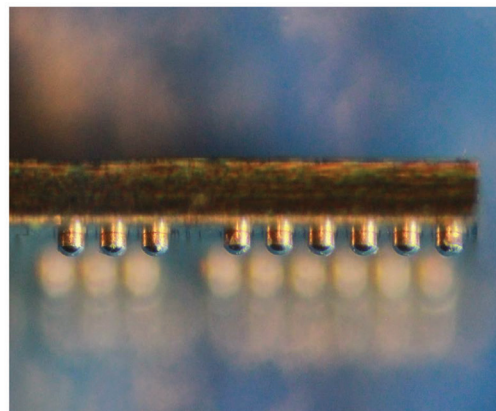
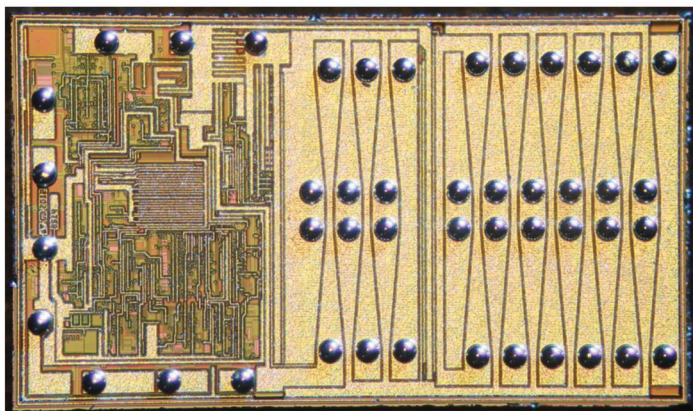


図5. フリップ・チップと銅ピラー

Silent SwitcherとSilent Switcher 2

図6に示したのは、Silent Switcherレギュレータを使用した典型的なアプリケーション回路例です。ご覧のように、2本の入力電圧ピンに入力コンデンサを対称的に接続しています。この方式では、レイアウトが重要になります。すなわち、Silent Switcher技術では、磁場を相互にキャンセルするというメリットが得られるように、両入力コンデンサをできるだけ対称的にレイアウトしなければなりません。そうしなければ、Silent Switcher技術のメリットが損なわれるということです。問題なのは、設計から製造までの全体を通し、どのようにして適切なレイアウトが行われることを保証するのかということです。この問題に対する解がSilent Switcher 2技術です。

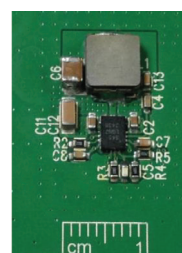
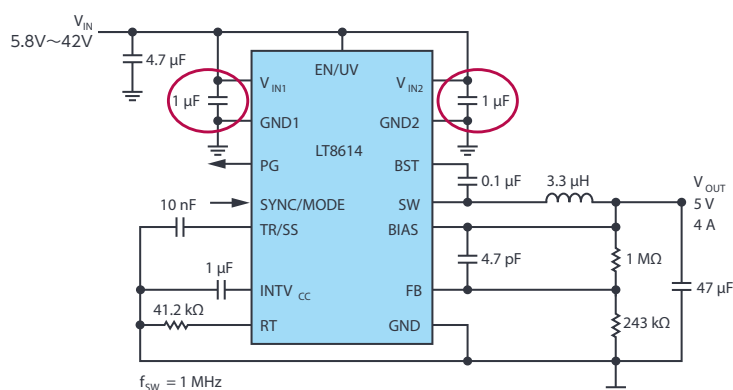


図6. Silent Switcherレギュレータの典型的なアプリケーション回路図。
右にはこの回路を基板上に実装した例を示しています。

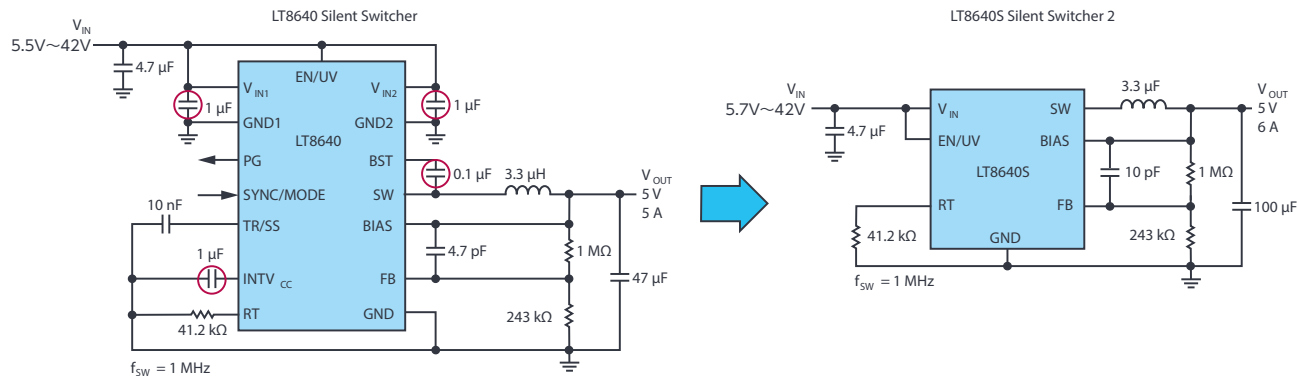


図7. Silent SwitcherとSilent Switcher 2の比較。
各技術を適用した製品の典型的なアプリケーション回路例を示しました。

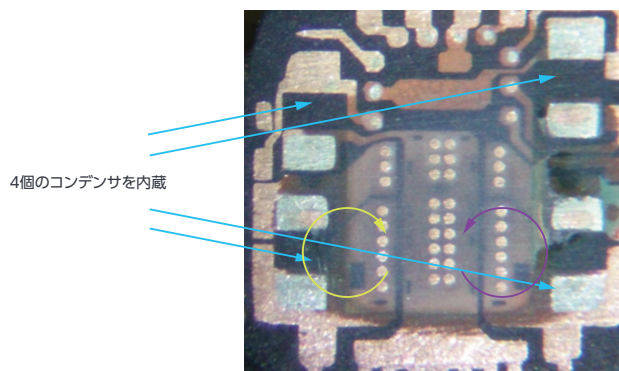


図8. Silent Switcher 2レギュレータのパッケージ内部。
LT8640Sの例を示しました。

また、Silent Switcher 2技術は熱性能も改善します。フリップ・チップに対応するLQFNパッケージは、大きなマルチプルグラウンド・エクスポーズド・パッドを備えています。そのため、パッケージから基板への放熱が容易になります。抵抗値の大きいボンディング・ワイヤが排除されているので、変換効率も高まります。[LT8640S]は、Silent Switcher 2を適用したレギュレータであり、優れた放射性EMI性能を実現しています。CISPR 25のクラス5で定められたピークの上限値を軽々とクリアします。

Silent Switcher 技術を適用した μ Module レギュレータ

アナログ・デバイスでは、Silent Switcher製品群の開発を通して、様々な知識と経験を得ました。それらを μ Module[®]の膨大な製品群と結びつけることにより、電源において重要な熱性能、信頼性、精度、効率、EMI性能を満たしつつ、設計を容易化することが可能な製品を提供しています。

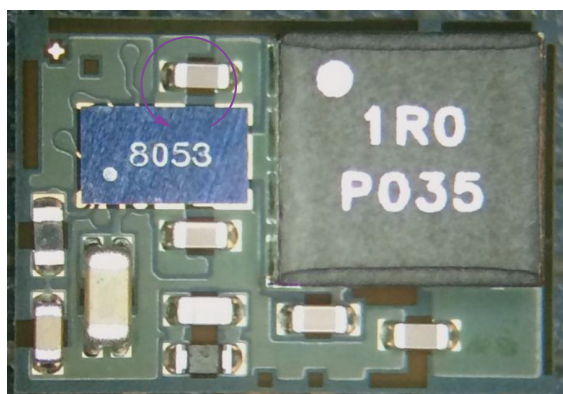


図9. Silent Switcherを適用したLTM8053のパッケージ内部。
右は同製品のEMI性能の評価結果です。

図9は、磁場をキャンセルできる2個の入力コンデンサを内蔵した [LTM8053] のパッケージ内部を示したものです。同製品は動作に必要な多くの受動部品を内蔵していることが見て取れるでしょう。これらすべてが6.25mm×9mm×3.32mmのBGAパッケージに収められています。そのため、お客様は、基板上的他の部分の設計に注力することができます。

LDOレギュレータを不要にする

一般に、高速A/Dコンバータ (ADC) は、何種類もの電源電圧を必要とします。それらのうちいくつかは、データシートに記載された最高の性能を達成するために、非常に低ノイズなものでなければなりません。効率、実装面積、ノイズ性能のバランスが取れ、一般に受け入れられるソリューションは、図10に示すようなものになります。

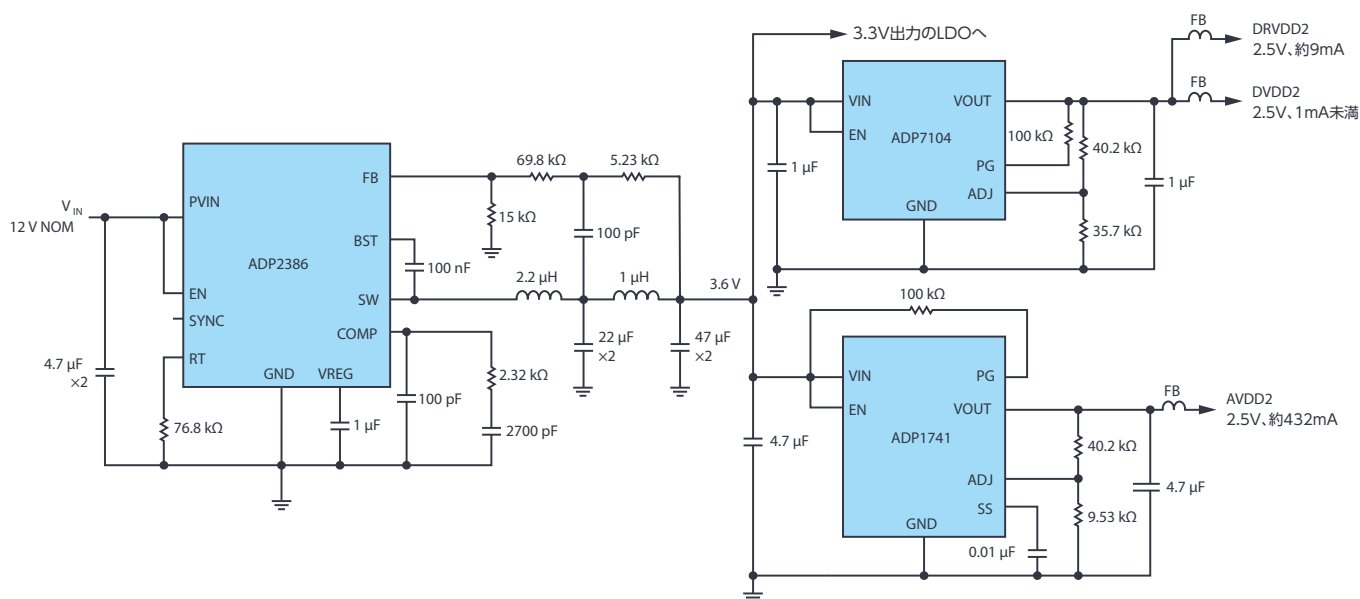
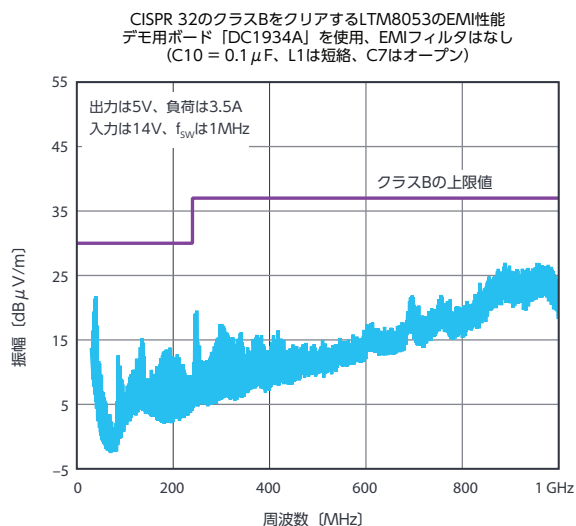


図10. ADCへの給電するための典型的な電源回路。
ADCとしては分解能が12ビットの [AD9625] を想定しています。

これは、スイッチング・レギュレータとLDO（低ドロップアウト）レギュレータ（ポスト・レギュレータ）を組み合わせたソリューションです。スイッチング・レギュレータは、高い効率で比較的高い降圧比を実現することができます。但し、比較的大きなノイズ源にもなり得ます。一方、LDOレギュレータは、効率はあまり高くありませんが、スイッチング・レギュレータで生成された伝導性ノイズの多くを除去する能力を備えています。効率は、LDOレギュレータの降圧比を最小化することによって改善できます。この組み合わせによってクリーンな電源を実現すれば、ADCを最高レベルの性能で動作させることが可能です。問題は、いくつものレギュレータを使用するので、レイアウトが複雑になることです。また、LDOレギュレータでは、負荷が重い場合に熱の問題が生じることがあります。

図10に示す設計には、明らかに複数のトレードオフが存在します。この例では、低ノイズであることが最優先で、効率と実装面積については妥協しなければなりません。一方、Silent Switcherを適用した最先端の μ Module製品では、耐ノイズ性能の高いスイッチング・レギュレータを μ Moduleのパッケージング技術と組み合わせています。それにより、従来にない設計の容易化、高い効率、サイズの縮小、ノイズの低減を実現しています。これらのレギュレータ製品は、実装面積を最小化するだけでなく、拡張性も備えています。1つの μ Moduleレギュレータから複数

種の電源電圧を供給でき、更に実装面積と開発時間を節約することが可能になります。図11に、Silent Switcherを適用した μ Moduleレギュレータ「LTM8065」を使用してADCに複数種の電源電圧を供給するためのパワー・ツリー（電圧値を選択可能）を示しました。

稿末に示した参考資料¹では、図10と図11の電源回路を使用してADCの性能を評価した結果を紹介しています。具体的には、以下の3つの構成についてテストを実施しています。

- ▶ スwitchング・レギュレータとLDOレギュレータを組み合わせて、ADCに電源電圧を供給する
- ▶ LTM8065を使用して、フィルタ処理を行うことなくADCに直接電源電圧を供給する
- ▶ LTM8065の出力側にLCフィルタを追加し、よりクリーンな電源電圧をADCに供給する

SFDRとS/N比（フルスケール）の測定結果から、LTM8065を使用すれば、ADCの性能を低下させることなく直接電源電圧を供給できるということがわかります。

LTM8065を使用する主なメリットは、部品点数の大幅な削減、効率の向上、製造工程の大幅な簡素化、基板面積の縮小を同時に達成できることです。

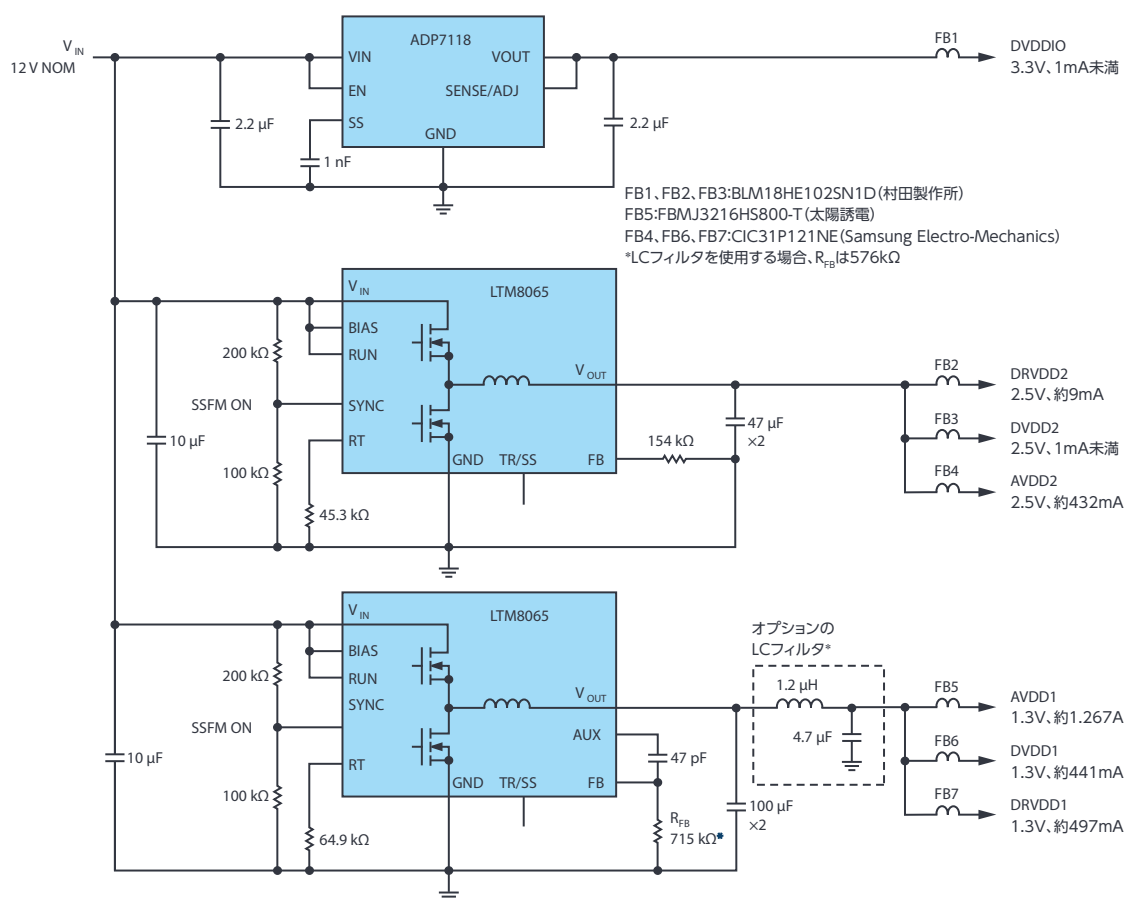


図11. Silent Switcherを適用した μ Moduleレギュレータによるソリューション。
AD9625に電源を供給するケースを想定しています。

まとめ

現在は、より仕様が厳しいシステム・レベルの設計への移行が進んでいる状況にあります。特に、電源設計の専門技術者を確保できない場合には、モジュール式の電源設計を採用すべきです。多くの分野では、システムの設計が最新のEMI規格に適合することが求められています。Silent Switcherレギュレータを採用すれば、実装密度を高めることができます。また、Silent Switcherを適用した μ Moduleレギュレータを使用すれば、より容易に基板面積を削減しつつ、市場投入までの期間を大幅に短縮することが可能になります。

Silent Switcherを適用した μ Moduleレギュレータの長所

- ▶ 基板のレイアウト設計にかかる時間を短縮することができます（ノイズの問題に対処するためにボードを再設計する必要はありません）。
- ▶ 追加のEMI フィルタは不要です（部品のコストと基板面積を削減できます）。



著者について

Bhakti Waghmare (bhakti.waghmare@analog.com) は、アナログ・デバイセズのPower by Linear製品グループ（カリフォルニア州サンタクララ）で μ Moduleレギュレータを担当するプロダクト・マーケティング・エンジニアです。2018年に入社しました。ウェイン州立大学（ミシガン州デトロイト）で機械工学の学士号とインダストリアル・エンジニアリングの修士号を取得しています。



著者について

Diarmuid Carey (diarmuid.carey@analog.com) は、アナログ・デバイセズの欧州中央アプリケーション・センター（アイルランド リムリック）に所属するアプリケーション・エンジニアです。2008年からアプリケーション・エンジニアの業務に従事し、2017年にアナログ・デバイセズに入社しました。現在は欧州市場でPower by Linear製品の設計支援を担当しています。リムリック大学でコンピュータ工学の学士号を取得しています。

- ▶ 電源ノイズのデバッグを行うために、社内に電源の専門家を確保しておく必要性が低くなります。
- ▶ 広いスイッチング周波数範囲において、高い効率を得ることができます。
- ▶ ノイズに弱いデバイスに給電する場合でも、LDOレギュレータを使用する必要がなくなります。
- ▶ 設計期間を短縮できます。
- ▶ 最小限の基板面積で高い効率を実現できます。
- ▶ 良好な熱性能が得られます。

参考資料

¹ Aldrick Limjoco, Patrick Pasaquian, Jefferson Eco [Silent Switcher μ Module Regulators Quietly Power GSPS Sampling ADCs in Half the Space (従来の半分のスペースでGSPSサンプリングADCに低ノイズ電源を供給するSilent Switcher μ Moduleレギュレータ)] Analog Devices, Inc., 2018年10月

アナログ・デバイセズ株式会社

©2020 Analog Devices, Inc. All rights reserved.
本紙記載の商標および登録商標は、各社の所有に属します。
Ahead of What's Possibleはアナログ・デバイセズの商標です。

お住いの地域の本社、販売代理店などの情報は、analog.com/jp/contact をご覧ください。

オンラインサポートコミュニティEngineerZoneでは、アナログ・デバイセズのエキスパートへの質問、FAQの閲覧ができます。



想像を超える可能性を
AHEAD OF WHAT'S POSSIBLE™