

LTC2185 と ADA4927-1 の組み合わせで、非常に優れた直線性を実現

著者: Clarence Mayott

Share on   

「**LTC2185**」は、分解能が 16 ビットでサンプル・レートが 125 MSPS (メガサンプル/秒) の A/D コンバータ (ADC) です。ノイズ性能と直線性に優れる点を特徴とします。また、チャンネル当たりの消費電力はわずか 185 mW に抑えられています。そのため、高い AC 性能と消費電力の削減を求められるアプリケーションに最適です。このような ADC の優れた性能を発揮できるようにするためには、その駆動用に、高性能のドライバ・アンプを使用する必要があります。「**ADA4927-1**」は、そうした要件を満たすドライバ・アンプ IC です。この IC は LTC2185 に求められる直線性を備えています。また、消費電力はわずか 215 mW です。そのパッケージは、位相マージンを低下させる帰還パスの寄生容量を削減できるよう設計されており、レイアウトの簡素化にも貢献します。LTC2185 と ADA4927-1 の組み合わせは、他の高速アンプでは対応できない 62.5 MHz ~ 125 MHz の領域でも優れた性能を発揮します。

LTC2185 は、2 チャンネルの同時サンプリングに対応する並列型の ADC です。デジタル出力形式としては、フルレートの CMOS 出力、DDR (Double Data Rate) の CMOS 出力、DDR の LVDS (低電圧差動伝送) 出力の中から選択できます。ピン互換の選択肢として、25 MSPS、40 MSPS、65 MSPS、80 MSPS、105 MSPS のバージョンも提供しています。チャンネル当たりの消費電力は約 1.5 mW/MSPS です。パラレルの CMOS 出力を使用した場合にデジタル・フィードバックを最小限に抑える役割を果たす、交互ビット極性 (ABP: Alternate Bit Polarity) モードやデジタル出力ランダムライザといった機能も搭載しています。また、フルパワーのアナログ帯域幅は 550 MHz に達する一方で、ジッタはわずか 0.07 ps rms に抑えられています。このような優れたノイズ性能を維持しながら、IF 周波数のアンダーサンプリングに対応することが可能です。ただ、こうした性能を発揮するには、ADA4927-1 のような適切なドライバ・アンプと組み合わせる必要があります。

ADA4927-1 は電流帰還型的高速差動アンプです。アナログ・デバイス社の SiGe プロセスで製造されます。歪み性能が高く、入力電圧ノイズはわずか $1.3 \text{ nV}/\sqrt{\text{Hz}}$ です。LTC2185 のような高速 ADC の駆動に最適な製品です。ADA4927-1 のゲインは、外付け (入力ピンの近くに配置) の帰還抵抗によって設定します。ADA4927-1 では、パッケージ上で帰還用のピン (帰還用の部品を接続するためのピン) と入力用のピンが近くに配置されているため、基板のレイアウトが簡素化されます。その結果、帰還回路の寄生容量が最小限に抑えられます。こうしたことから、ADA4927-1 は、LTC2185 のような高性能の ADC を DC ~ 125 MHz の範囲で駆動する場合に最適な選択肢となります。

図 1 は、ADA4927-1 で LTC2185 を駆動する場合の回路図です。これに対応する基板レイアウトを図 2 に示しました。上述したように、ADA4927-1 では帰還用のピンが入力用のピンの隣に配置されています。そのため、帰還ノードの寄生容量が最小化され、位相マージンが大きく確保されます。また、帰還抵抗は 2 本のピンの間に直接配置します。つまり、帰還パスの配線を増やさないようにします。このようにすることで、基板レイアウトを簡素化できるということです。ドライバ・アンプと ADC の間には簡単なフィルタを構成しています。このフィルタにより、ドライバ・アンプの広帯域ノイズが低減されます。結果として、システムの S/N 比を高めることが可能になります。また、このフィルタは、ADC のサンプリングによって生じるグリッチを、ドライバ・アンプに到達する前に減衰させる役割も果たします。これにより、ADA4927-1 の出力回路がグリッチに反応して発振するのを防止します。このフィルタ回路の定数は、入力帯域幅の要件に応じて変更することになります。

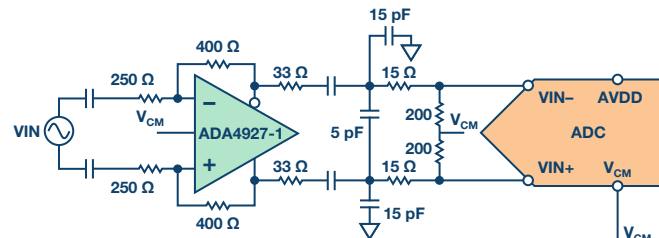


図 1. LTC2185 と ADA4927-1 を組み合わせて使用する場合の回路図。LTC2185 の片側のチャンネルを駆動するケースを例にとっています。

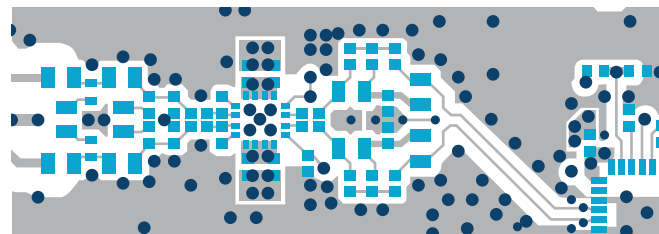


図 2. 図 1 の回路図に対応する基板レイアウト

図 3 と図 4 に示したのは、LTC2185 と ADA4927-1 を組み合わせた場合の S/N 比と SFDR の評価結果です。SFDR の値としては、125 MHz までの範囲で 67dB 以上が維持されています。S/N 比は、125 MHz までの範囲で 63 dB を上回っています。この時の消費電力はわずか 250 mW です。サンプル・レートが 125 MSPS の場合、他のドライバ・アンプでは直線性が低下し始める第 2 ナイキスト領域でも良好な性能を得ることができます。

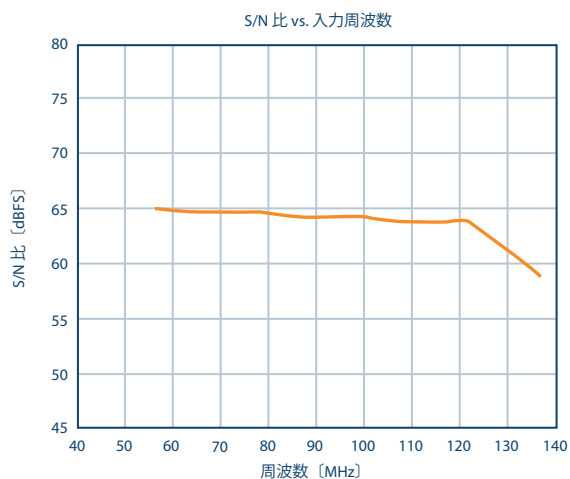


図 3. LTC2185 を ADA4927-1 で駆動した場合の S/N 比

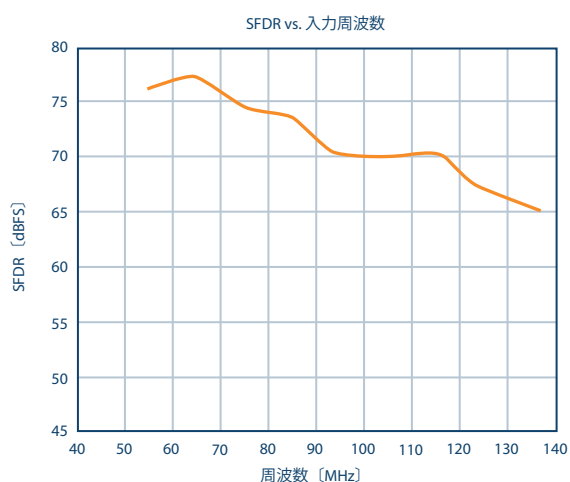


図 4. LTC2185 を ADA4927-1 で駆動した場合の SFDR

LTC2185 と ADA4927-1 を組み合わせれば、消費電力を抑えつつ優れた直線性を実現できます。ADA4927-1 では、125 MHz の範囲まで優れた直線性を得ることが可能です。そのため、LTC2185 と組み合わせた場合、通信分野や医療分野など、第 2 ナイキスト領域までを使用する条件の厳しい用途にも適用できます。ADA4927-1 のピン配置とフィルタ設計を組み合わせることにより、消費電力の削減と優れた性能の維持を実現しつつ、基板レイアウトを簡素化することが可能です。

著者:

Clarence Mayott (clarence.mayott@analog.com) は、ミックスド・シグナル・アプリケーション部門のリーダーです。Linear Technology において 10 年以上の業務経験を持ちます。お客様によるシステム評価を容易化するために、ADC とドライバ・アンプを使用するデモ用ボードの設計を行いました。そのボードでは、それらの IC を組み合わせて完全なシグナル・チェーンを構築しています。また、クロック/信号源用のボードをはじめとするコンパニオン・ボードの設計にも携わり、高速 ADC のデモ用ボードを使った評価を容易に行えるようにしました。さらに、パイプライン型/SAR 型 ADC 用のソフトウェア「PScope」の開発も主導してきました。

Clarence は、「LTC2000」のリリースに伴い、高速 ADC に加えて、高速 D/A コンバータ (DAC) や波形生成にまで知識の幅を広げました。アプリケーション部門のリーダーとして、新たなソフトウェア・ツール「LTDACGen」の開発も継続して監督しています。これは、高速 DAC 向けに複雑な波形を生成するためのツールです。

Clarence は、サンタクララ大学で電気工学の修士号、カリフォルニア州立ポリテクニク大学で電気工学の学士号を取得しています。



Clarence Mayott