

高精度 ADC 用のシグナル・チェーンに生じる 固定周波数のスプリアス、その解析と対策

著者: Steven Xie

Share on   

はじめに

昨今の逐次比較型 A/D コンバータ (SAR DAC) や $\Sigma\Delta$ 型 A/D コンバータ ($\Sigma\Delta$ ADC) は、高い分解能を備えており、ノイズが非常に小さく抑えられています。しかし、多くのシステム設計者は、それらを使用する際、データシートに記載されているのと同等の S/N 比が得られるようにするために、非常に苦労しています。最高のスプリアスフリー・ダイナミック・レンジ (SFDR) を得るのは (言い換えれば、システムのシグナル・チェーンにおいてスプリアスの存在しない、きれいなノイズ・フロアを得るのは)、困難なことであるかもしれません。スプリアスは、ADC の周辺に存在する不適切な回路によって引き起こされることがあります。また、厳しい動作環境における外部からの干渉に起因して発生することもあります。

本稿では、高分解能、高精度の ADC を使用するアプリケーションにおいて生じるスプリアスの問題を取り上げます。具体的には、スプリアスが発生する根本原因を特定する方法と、その問題を解決する方法を提案します。それらの手法により、最終的なシステムの EMC (電磁両立性) 性能と信頼性を向上することが可能になります。

本稿では、以下に示す 5 つのアプリケーションの例を取り上げます。

- ▶ コントローラ・ボードの DC/DC 電源からの放射によって生じるスプリアス
- ▶ 外部リファレンスを介して、AC/DC アダプタのノイズが混入することで生じるスプリアス
- ▶ アナログ入力ケーブルによって発生するスプリアス
- ▶ アナログ入力ケーブルで結合した干渉によって発生するスプリアス
- ▶ 部屋の照明によって発生するスプリアス

これらについて、スプリアスを削減するための対策方法について具体的に述べます。

スプリアスと SFDR

ご存じのように、SFDR は、強い干渉信号が存在してもそれと区別できる最小の電力信号を表す指標です。通常、高分解能/高精度の ADC の場合、SFDR は基本周波数と、その 2 次高調波または 3 次高調波の間のダイナミック・レンジとなります。しかし、個々のシステムにおける他の要因によって発生し、SFDR 性能を制限するスプリアスも存在します。

スプリアスは、入力信号の周波数に依存するものと固定周波数のものに分類できます。入力信号の周波数に依存

するスプリアスは、ADC の高調波性能や非線形性能が原因で発生します。一方、固定周波数のスプリアスは、電源、外部リファレンス、デジタル・インターフェース、外部の干渉などが原因で発生します。本稿では、固定周波数のスプリアスを取り上げます。個々のアプリケーションにおいて、この種のスプリアスを低減したり完全に回避したりすることで、シグナル・チェーンの性能を最大化することが可能になります。

オンボードの DC/DC 電源のノイズによって発生するスプリアス

一般に、LDO (低ドロップアウト) レギュレータは、スイッチング方式の DC/DC レギュレータよりもリップル・ノイズが小さく抑えられます。そのため、高精度の計測システムで使われる高精度の ADC 向けに、ノイズの少ない電源レールを生成する目的でよく使用されます。それに対し、固定周波数/PWM (パルス幅変調) 方式のスイッチング・レギュレータでは、通常、固定周波数 (数十 kHz ~ 数 MHz) のスイッチング・リップルが発生します。固定周波数におけるノイズは、ADC の PSRR 機構によって低減されつつも、少なからず漏れ込み、最終的には ADC の出力コードの中に入り込みます。

予算や基板面積に対する制約から、高精度の ADC を使用するアプリケーションで、スイッチング・レギュレータを選択する設計者もいるでしょう。そうした場合でも、シグナル・チェーンに求められる性能は満たさなければなりません。そのためには、ADC のノイズ・フロアより必ず低くなるようにリップル・ノイズを制限したり、PSRR の高い ADC を選択したりする必要があります。さもないと、ADC の出力スペクトルを見ると、スイッチング周波数の位置にスプリアスが発生し、シグナル・チェーンのダイナミック・レンジが低下してしまうことになります。

「AD7616」は、分解能が 16 ビットの電力線監視用 DAS (Data Acquisition System) IC です。16 チャンネルを備えており、デュアル同期サンプリングに対応します。また、PSRR が非常に高く、スイッチング・リップルを効果的に除去/減衰することができます。例えば、AD7616 の V_{CC} を 5 V、入力レンジを ± 10 V とし、100 kHz におけるリップル・ノイズが 100 mV p-p のスイッチング・レギュレータを使用したとします。

その場合、リップル・ノイズによって出力デジタル・コードに入り込むノイズは、次式で表すことができます。

$$\frac{100 \text{ mV p-p}}{10^{\frac{88 \text{ dB}}{20}}} = 3.98 \text{ } \mu\text{V} (0.013 \text{ LSB})$$

16 ビットの ADC において、出力に現れるこのノイズは、極めて低いレベルであると言えます。このように、PSRR 性能の高い ADC を選択すれば、高精度の計測システムでもスイッチング・レギュレータを使用することができます。

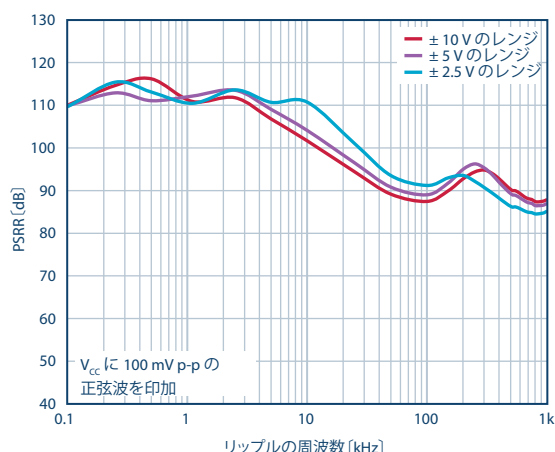


図 1. リップルの周波数に対する AD7616 の PSRR

DC/DC 電源からの放射によって生じるスプリアス

PSRR の高い ADC を選択すれば、高精度の計測システムでスイッチング・レギュレータを使用しても全く問題がないとは限りません。スイッチング・レギュレータのリップル・ノイズは、他の経路で ADC が出力するデジタル・コードに入り込む可能性があります。

「AD4003」は、分解能が 18 ビットで変換速度が 2 MSPS (メガサンプル/秒) の SAR ADC です。高速、高精度、低ノイズ、低消費電力であることを特徴とします。同 IC の評価用ボード「EVAL-AD4003FMCZ」を使用して AC 性能のテストを実施したところ、277.5 kHz の周波数で約 -115 dBFS のスプリアスが観測されました。図 2 に示すように、スプリアスとその 2 次高調波が発生しています。

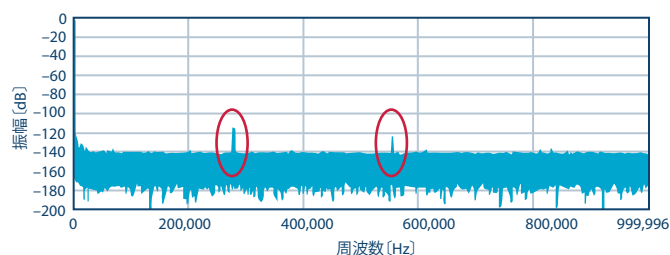


図 2. EVAL-AD4003FMCZ で発生したスプリアス

この例では、まず AD4003 の電源はスプリアスの発生原因ではないということが確認できました。

そこで、続いては、アナログ入力の原因でスプリアスが発生しているのか否かを特定するためのテストを実施しました。具体的には以下のような確認を行いました。

- ▶ 差動アナログ入力のシグナル・コンディショニング回路を取り除いたところ、スプリアスは低下しました。
- ▶ 狭帯域の RC フィルタ (例えば、1 kΩ の抵抗と 10 nF のコンデンサを使用) を AD4003 用のバッファ・アンプ「ADA4807-1」の前段に挿入したところ、スプリアスは低下しました。

これらの結果は、スプリアスの原因となるノイズがシグナル・コンディショニング回路を通過し、AD4003 のア

ナログ入力部に漏れ込んでいる可能性があることを示唆しています。次に、センサーからの出力を切断し、シグナル・コンディショニング回路を取り除いて、ADA4807-1 の非反転入力に接続されたコモン・モード電圧 ($V_{REF}/2$) だけを残しました。この場合のスプリアスは同じレベルのままでした。

このことから、EVAL-AD4003FMCZ のシグナル・チェーン周辺に干渉源があるのではないかと考えました。これについて確認するために、EVAL-AD4003FMCZ と、コントローラ・ボード「SDP-H1」上の複数箇所を銅箔シールドで覆ってみました。すると、図3に示すように、SDP-H1 上の DC/DC 電源を銅箔シールドで覆ったときに、スプリアスが消えることが確認できました。277.5 kHz というスプリアスの周波数は、レギュレータ IC 「ADP2323」にプログラムされたスイッチング周波数と一致していました。図 4 は、EVAL-AD7616SDZ の GUI FFT で捉えた VADJ_FMC (3.3V) のスイッチング周波数のパワーを示しています。



図 3. 銅箔シールドにより VADJ_FMC のインダクタ L5 を覆っています。

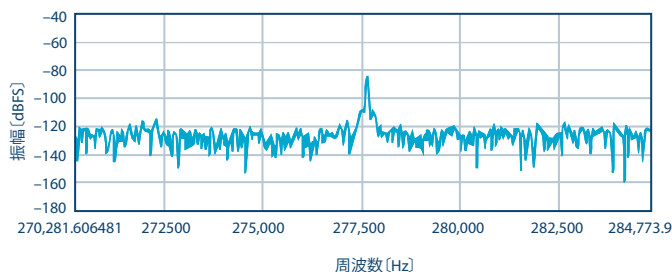


図 4. EVALAD7616SDZ GUI FFT によって捉えた VADJ_FMC (3.3V) のスイッチング・リップル

DC/DC コンバータのスイッチング周波数における干渉は、8.2 μH のインダクタ L5 を発生源として生じていたという結論に達しました。この干渉は、バッファ・アンプである ADA4807-1 の入力部でシグナル・チェーンに注入されます。その結果、AD4003 のアナログ入力に漏れ込んでいたのです。

DC/DC コンバータによって発生するこのスプリアスについては、次のような対策が考えられます。

- ▶ DC/DC コンバータのスイッチング周波数に対応する干渉を、設計目標を満たすレベルまで減衰させる (ノイズ・フロアに隠れるレベルまでスプリアスを抑える) 必要があります。アプリケーションの帯域幅に問題がなければ、AD4003 の前段にローパス・フィルタを追加するという方法が考えられます。

- ▶ 新しいバージョンの SDP-H1 (BOM Rev1.4) を使用します。新バージョンでは、L5 としてシールド付きのインダクタが使用されています。放射による干渉のパワーが低減されるので、AD4003 の出力スペクトルに現れるスプリアスは大幅に低下します。
- ▶ VADJ_FMC の電圧レベルは、EVAL-AD4003FMCZ 上の EEPROM によってプログラムできます。例えば、VADJ_FMC として 2.5V といった低い電圧を使用することにより、スプリアスが生じなくなることも確認できました

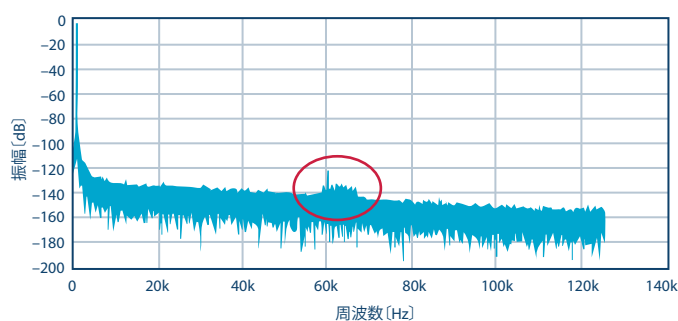


図 5. EVAL-AD7175-2SDZ で発生したスプリアス群

外部リファレンスを介して結合した AC/DC アダプタのノイズによって生じるスプリアス

ADC は、DC リファレンス電圧を基準として、アナログ信号をデジタル・コードに変換します。そのため、DC リファレンスの入力部に存在するノイズは、ADC の出力であるデジタル・コードに直接入り込みます。

「AD7175-2」は、2/4 (完全差動／擬似差動) チャンネルを備えるマルチプレクス型の $\Sigma\Delta$ ADC です。低域の入力信号をターゲットとしており、ノイズが小さく、セトリングが速いことを特徴とします。この IC に対応する評価用ボード「EVAL-AD7175-2SDZ」のシグナル・チェーンについてテストを実施しました。その結果、60 kHz の付近にスプリアス群が見られました (図 5)。

AD7175-2 の電源とシグナル・コンディショニング回路について評価を行った結果、両者には特に問題がないことがわかりました。ただ、図 6 に示すように、AD7175-2 のリファレンス入力 (5 V) は電圧リファレンス IC「ADR445」から供給されています。そして、ADR445 には、評価用ボードに外付けされた AD/DC アダプタからの 9 V_{DC} が供給されています。そこで、このアダプタの代わりに、ベンチトップ型の電源モジュールを使用して 9 V_{DC} を供給するようにしました。その結果、スプリアス群は生じなくなりました。ただし、60 kHz の位置に幅の狭いスプリアスが残っています。

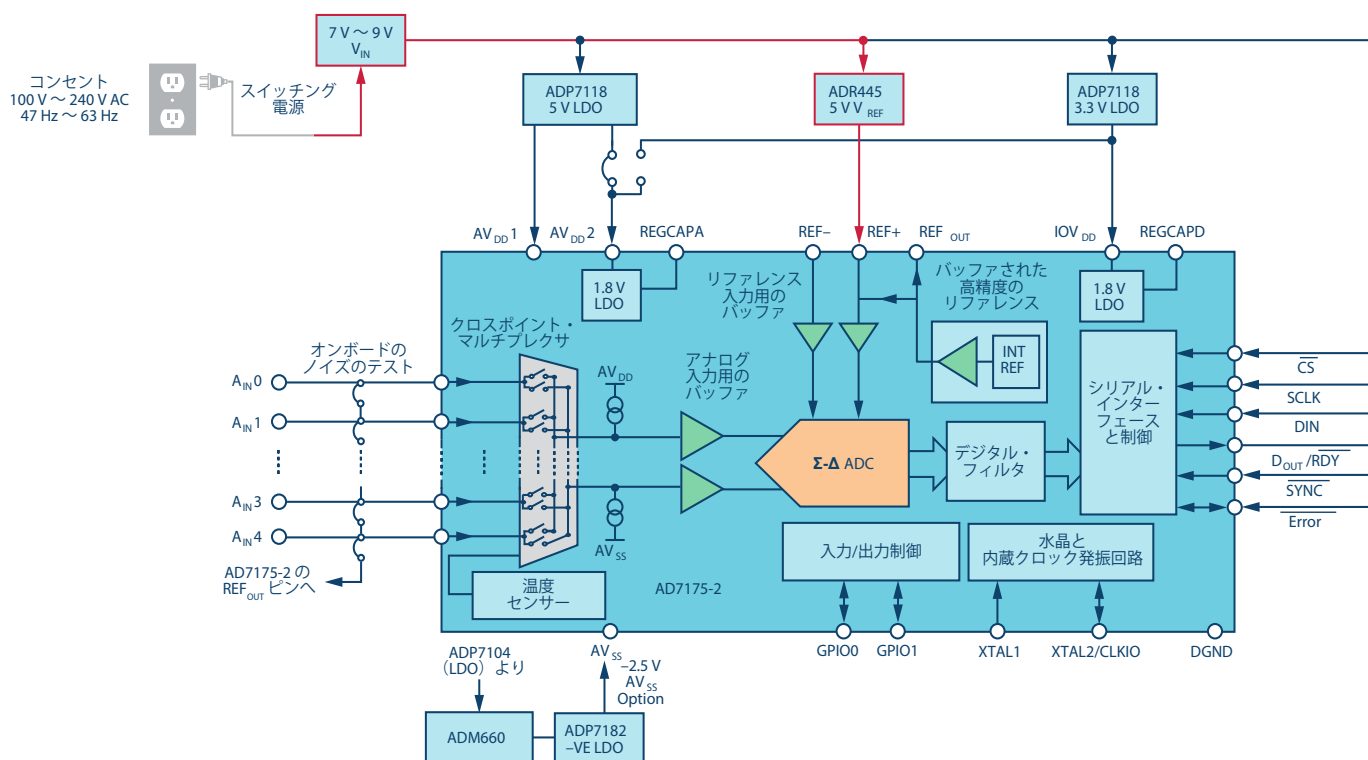


図 6. EVAL-AD7175-2SDZ のブロック図

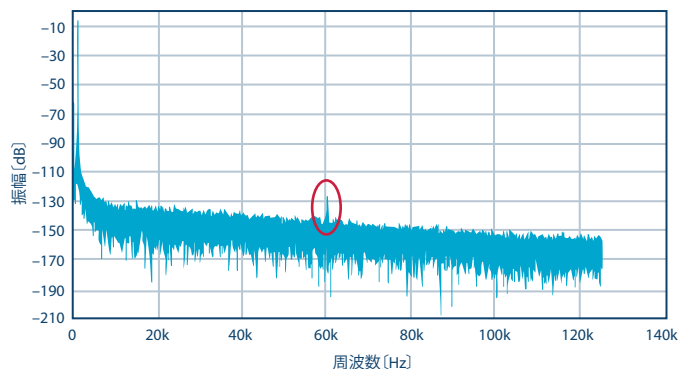


図 7. EVAL-AD7175-2SDZ において、スプリアス群のほとんどは消失しましたが、60 kHz のスプリアスだけが残っています。

AD/DC アダプタは 9 V を出力し、EVAL-AD7175-2SDZ に対して 320mA の電流を供給します。その状態で、EVAL-AD7616SDZ GUI FFT を使ってテストを実施しました。ADR445 の電源ピンにおいて、スイッチング周波数のパワーは、AD7616 の入力レベルが ± 10 V の場合で約 -70 dBFS です。これは、AD7175-2 の入力レベルが ± 5 V である場合、6.325 mV p-pつまりは -64 dBFS になるということを意味します（以下参照）。

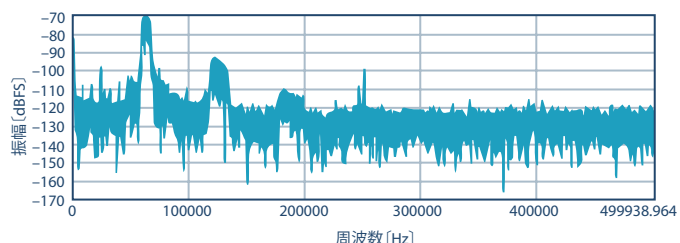


図 8. EVAL-AD7616SDZ GUI FFT で捉えた VADJ_FMC (3.3V) のスイッチング・リップル

$$20 \text{ V} \times 10^{\frac{-70 \text{ dB}}{20}} = 6.325 \text{ mV p-p}$$

$$20 \times \log \left(\frac{6.325 \text{ mV p-p}}{10 \text{ V}} \right) = -64 \text{ dBFS}$$

このスイッチングによるリップル・ノイズは、AD7175-2 に漏れ込みます。ただ、以下に述べるように、ある程度減衰した結果が出力であるデジタル・コードに現れます。

- ▶ ADR445 のデータシートには、60 kHz における PSRR が 49 dB と記載されています。
- ▶ ADR445 の出力インピーダンスは、60 kHz において約 4.2 Ω です。4.8 μF のコンデンサと合わせると、さらに 18 dB の減衰が得られます。
- ▶ AD7175-2 は sinc 5 + sinc 1 のデジタル・フィルタを備えています。これにより、出力データ・レートが 256 kSPS（キロサンプル/秒）の場合、60 kHz においてさらに約 3 dB の減衰が得られます。

ここで算出した -134 dBFS という値は、図 5 で示した -130 dBFS のスプリアス群のレベル（幅の狭い最大のスプリアスは除く）と非常に近い値です。このことから、スプリアス群は、ADR445 を介し、AC/DC アダプタのスイッチング・リップルが漏れ込んだことによって発生したことがわかります。最後に残った幅の狭いスプリアスについては、後ほど解決策を示します。

$$-64 \text{ dBFS} - 49 \text{ dB} - 18 \text{ dB} - 3 \text{ dB} = -134 \text{ dBFS}$$

シグナル・チェーンに注入された干渉によって生じるスプリアス

一般に、ハードウェア・システムには、センサーから高精度 ADC の入力までの間に長いシグナル・チェーンが存在します。このシグナル・チェーンには、接続用のケーブル、コネクタ、ワイヤ、スケーリング/コンディショニング用の回路、ADC 用のドライバなどが含まれます。外部からの干渉は、高い可能性でアナログ入力シグナル・チェーンに入り込み、ADC にスプリアスを発生させます。

電源ケーブルからシグナル・チェーンへの干渉によって生じるスプリアス

上述したように、EVAL-AD7175-2SDZ のスペクトル出力には幅の狭いスプリアスが残っています。これについて調べていたとき、作業台で動作しているデジタル・オシロスコープの存在に気づきました。図 9 に示すように、このオシロスコープの 220 V の AC 電源用ケーブル（黒色のケーブル）が EVAL-AD7175-2SDZ のアナログ入力ケーブル（灰色のケーブル）と重なっていたのです。ここで、オシロスコープの電源をオフにしたり、電源ケーブルをアナログ入力ケーブルから離したりすると、60 kHz の幅の狭いスプリアスは生じなくなりました（図 10）。

システムのキャビネットでは、センサーから信号収集用ボードへのケーブルのルートに注意する必要があります。雑音に弱い低レベルのアナログ信号線は、多くの電流が流れる電源ラインから離しておくべきです。

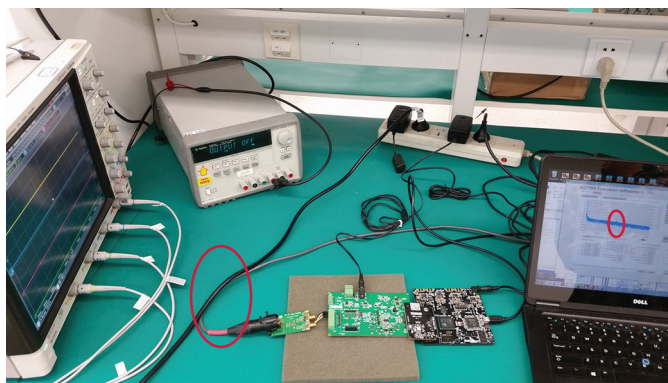


図 9. オシロスコープの電源ケーブルが原因でスプリアスが発生しています。

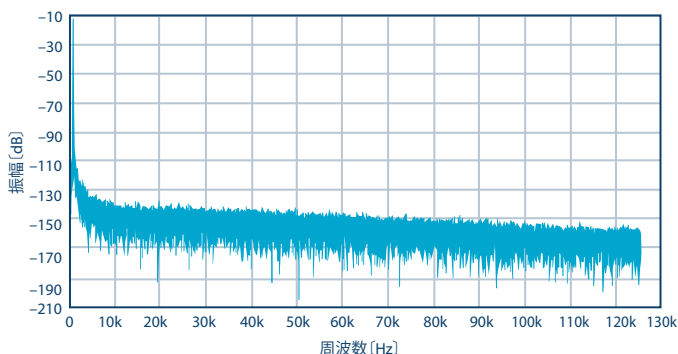


図 10. EVAL-AD7175-2SDZ で発生していたスプリアスが全て取り除かれました。

照明器具の放射によって生じるスプリアス

評価用ボード「EVAL-AD7960FMCZ」のテストを行っていたところ、FFT によって得られたスペクトル上にスプリアスが現れました。図 11 に示すように、スプリアスのレベルは 40 kHz において約 -130 dB でした。

この 40 kHz という周波数は、EVAL-AD7960FMCZ やコントローラ・ボードである SDP-H1 に現れるどの信号の周波数とも異なりませんでした。そこで、このスプリアスの発生源を見つけるための次のアプローチとして、外部干渉を生成するものが存在するケースに備えて作業台の片づけを行いました。その際、作業台のラックの蛍光灯を消したところ、スプリアスは発生しなくなりました。つまり、EVAL-AD7960FMCZ が蛍光灯の近くに置かれていたことから、40 kHz のスプリアスが強く現れていたということです。そこで、バッファ・アンプ「ADA4899-1」の前段に RC フィルタ（例えば、1 k Ω 、10 nF）を追加してみたところ、スプリアスが約 10 dB 低下しました。このことは、蛍光灯がバッファ・アンプの非反転入力の前段で、シグナル・チェーンの経路に妨害波を放射していたということを意味します。

照明のある環境で動作しているシステムでは、フロント・エンド回路を覆うシールド・ケースを使用することで、放射による干渉を防ぎ、シグナル・チェーンの性能を最適化することができます。

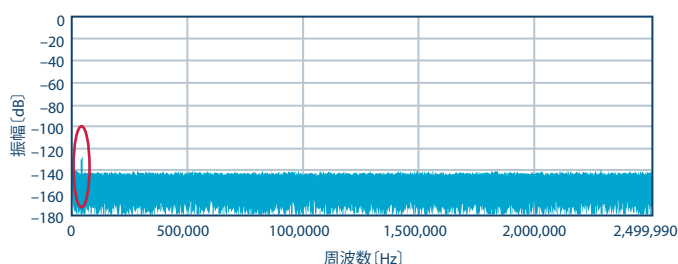


図 11. 蛍光灯からの放射によって EVAL-AD7960FMCZ で発生したスプリアス

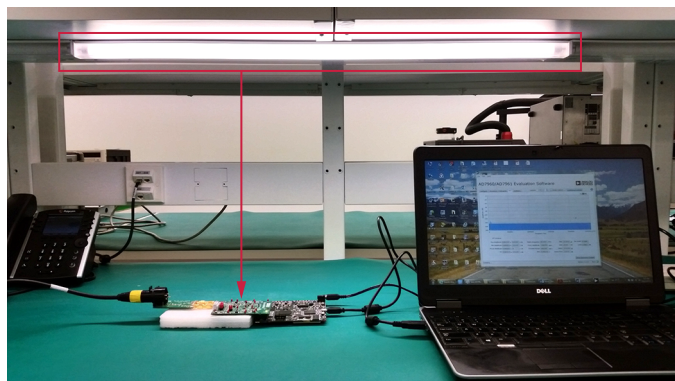


図 12. EVAL-AD7960FMCZ に近接する蛍光灯

長いアナログ入力ケーブルが原因で生じるスプリアス

EVAL-AD4003FMCZ の評価を行っている際、信号発生器（AP SY2712）を使用し、XLR マイクロホン・ケーブル（長さは約 2 m）を介してアナログ信号を入力していました。入力信号としては、ノイズと THD の小さいサイン波を使用しました。このような方法で測定を行っ

たところ、700 kHz において約 -125 dB のレベルのスプリアスが現れました（図 13）。

このスプリアスについて調べている際に、以下に示す 3 つの解決方法を見つけました。

- ▶ 長さが 2 m の XLR マイクロホン・ケーブルをバイパスします。AP のバランス出力の XLR オス・コネクタをインターポータの XLR メス・コネクタとショートさせます。
- ▶ 信号源である SY2712 の出力インピーダンス Z-Out を 40 Ω から 600 Ω に設定します。
- ▶ 狭帯域の RC フィルタ（例えば、1 k Ω 、10 nF）を AD4003 用のバッファ・アンプである ADA4807-1 の前段に挿入します。それにより、スプリアスは低下します。

最終的に、信号源の出力インピーダンスの不整合と、長い XLR ケーブルが、700 kHz でスプリアスが生じる原因であったという結論に至りました。

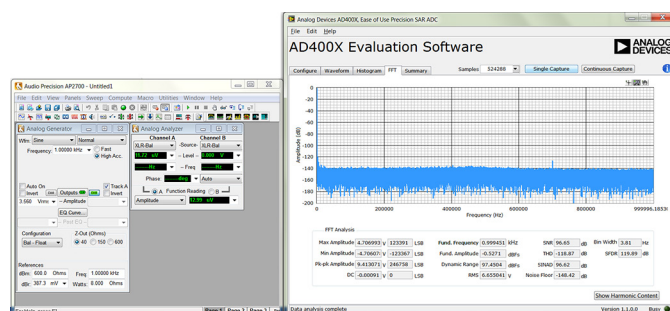


図 13. XLR ケーブルが原因で EVAL-AD4003FMCZ 上に発生したスプリアス

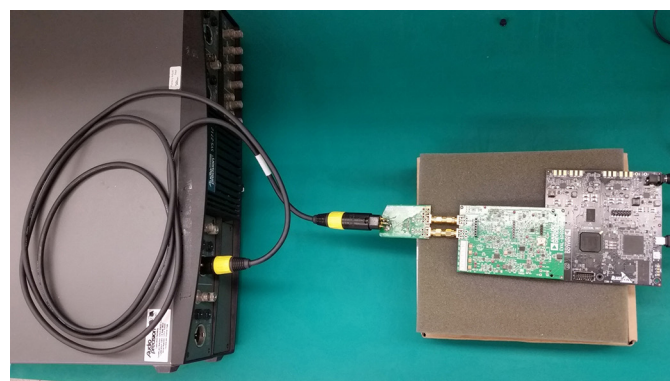


図 14. 長い XLR ケーブルによって EVAL-AD4003FMCZ を駆動する AP

まとめ

本稿では、システム・アプリケーションにおいて、高分解能／高精度の ADC を使用した回路で発生するスプリアスの根本原因を特定するためのアプローチについて説明しました。5 つのアプリケーション例において、スプリアスを除去／削減するための対策について具体的に解説しました。また、スプリアスの算出方法についても触れたので、個々のアプリケーションにおける設計目標としてスプリアスのパワーのレベルを見積もる際に利用するとよいでしょう。

参考資料

Ian Beavers「[Understanding Spurious-Free Dynamic Range in Wideband GSPS ADCs](#)（広帯域に対応する GSPS ADC の SFDR について理解する）」Analog Devices、2014 年

Aine McCarthy「[AD7175-2 の評価用キット](#)」Analog Devices

Pachchigar, Maithil「[AD4003 の評価用キット](#)」Analog Devices

Alan Walsh「[Powering a Precision SAR ADC Using A High Efficiency, Ultralow Power Switcher in Power Sensitive Applications](#)（消費電力が重要なアプリケーションにおいて、高効率、超低消費電力のスイッチを使用して高精度の SAR ADC に電力を供給する）」Analog Devices、2016 年

謝辞

本稿の執筆に必要なテストに関して、アドバイスとサポートを提供していただいた Alan Walsh、Maithil Pachchigar、Nandin Xu、Jeson Zhu の 4 氏（アナログ・デバイセズのアプリケーション・エンジニア）に深く感謝します。

著者:

Steven Xie (steven.xie@analog.com) は、2011 年 3 月からアナログ・デバイセズ 北京支社の中国デザイン・センターで製品アプリケーション・エンジニアとして業務に携わっています。中国全土を対象とし、SAR 型 ADC 製品の技術サポートを行っています。それ以前は、無線通信基地局向けのハードウェア設計を 4 年間にわたって担当していました。2007 年に北京航空航天大学で通信／情報システムに関する修士号を取得しています。



Steven Xie

この著者が執筆した
他の技術文書

[高精度 ADC 用のフィルタ設計における課題と検討事項](#)

Analog Dialogue 50-04