

# 絶縁型ハーフブリッジ・ゲート・ドライバの実装

著者: Brian Kennedy

高い電力密度と効率を必要とする絶縁型DC/DC電源モジュールから高い絶縁電圧と長期の信頼性が不可欠なソーラー・インバータまで多岐にわたる多くのアプリケーションにおいて、大電流を制御するために絶縁型ハーフブリッジ・ゲート・ドライバが使用されています。本稿は、これらの様々な絶縁型ドライバの設計コンセプトを説明し、当社の絶縁型ハーフブリッジ・ゲート・ドライバICが小型パッケージで高性能を実現できることを明らかにします。

フォトカプラ絶縁を用いた基本的なハーフブリッジ・ドライバ(図1)は、ハイサイドとローサイドのNチャンネルMOSFET(またはIGBT)のゲートを極性が逆の信号で駆動することによって出力電力を制御します。導通損失とスイッチング損失を低減するには、ドライバの出力インピーダンスを低く抑え、高速スイッチングを行う必要があります。精度と効率を高めるには、ハイサイドとローサイドのドライバのタイミング特性を厳密に一致させる必要があります。これによって、ハーフブリッジの一方のスイッチがオフしてからもう一方のスイッチがオンするまでのデッド・タイムが減少します。

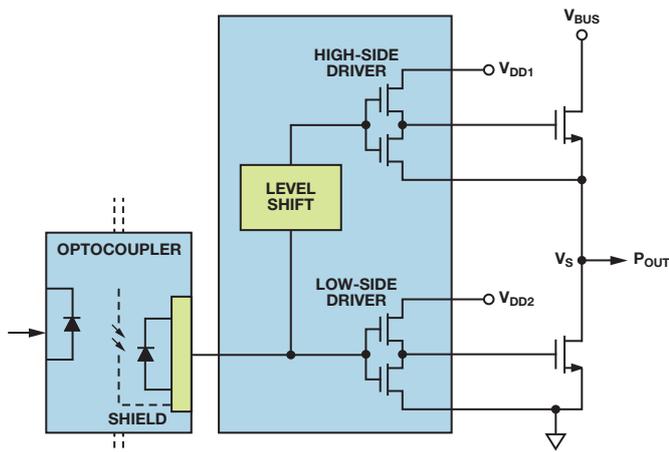


図1. 高電圧ハーフブリッジ・ゲート・ドライバ

図のように、従来の方式でこの機能を実装するには、絶縁用のフォトカプラの後に高電圧ゲート・ドライバICを配置します。この回路の潜在的な欠点は、単一の絶縁型入力チャンネルのデッド・タイムやチャンネル間タイミングが、高電圧ドライバ回路に依存していることです。もう1つの懸念は、高電圧ゲート・ドライバ自体にはガバナック絶縁がなく、ローサイド駆動電圧とハイサイド駆動電圧の分離をICの接合分離に依存していることです。回路の寄生インダクタンスによって、出力電圧 ( $V_S$ ) がローサイドのスイッチング・イベントの際にグラウンドを下回ることがあります。このとき、ハイサイドのドライバがラッチアップして恒久的に損傷することがあります。

## フォトカプラのゲート・ドライバ

もう1つの方式(図2)では、2個のフォトカプラと2個のゲート・ドライバを使用して出力間に絶縁インターフェースを確立することによって、ハイサイドとローサイドの干渉という問題を回避します。ゲート・ドライバ回路はフォトカプラと同じパッケージに組み込まれることが多く、絶縁型ハーフブリッジを完成するには2つのフォトカプラ・ゲート・ドライバICが一般に必要となり、回路構成の物理的寸法が増大します。また、2個のフォ

トカプラが一緒のパッケージになっている場合も、別々に製造したものをパッケージングしたものであるため、2つのチャンネルのタイミングを一致させることには限界があるという点にも注意が必要です。この不一致に対応するために、一方のチャンネルをオフにしてから他方のチャンネルをオンにするまでに必要なデッド・タイムが増加し、効率が低下します。

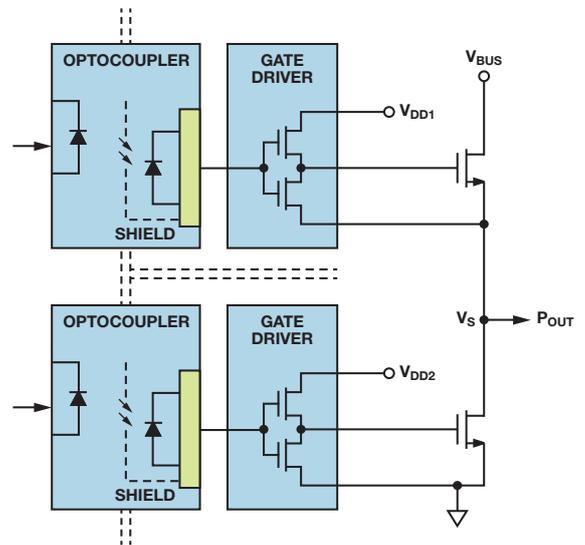


図2. デュアル・フォトカプラのハーフブリッジ・ゲート・ドライバ

フォトカプラの応答速度は、1次側発光ダイオード(LED)の容量によって制限されます。さらに、出力を1 MHzまで上げて駆動すると、その伝搬遅延(最大500 ns)と遅い立上がり/立下がり時間(最大100 ns)によっても制限されます。フォトカプラをその最大速度付近で動作させるには、LED電流を10 mA以上にする必要がありますが、これによって消費電力が増大し、フォトカプラの寿命と信頼性が低下します。特に、ソーラー・インバータや電源のアプリケーションなど、一般的には高温環境ではその傾向が顕著です。

## パルス・トランスのゲート・ドライバ

次に、トランス結合によって絶縁インターフェースを実現する回路を考えてみましょう。トランス結合は伝搬遅延が小さく、タイミングが正確であるため、フォトカプラに比べて速度の面で優れています。図3では、パルス・トランスを使用しています。この回路は、ハーフブリッジ・ゲート・ドライバ・アプリケーションで一般に要求される速度(最大1 MHz)で動作することができます。ゲート・ドライバICを使用すれば、容量性MOSFETゲートの充電に必要な大電流を供給することができます。ここでゲート・ドライバは、パルス・トランスの1次側を差動で駆動します。2つの2次巻線は、ハーフブリッジの各ゲートを駆動します。このアプリケーションの場合、パルス・トランスは2次側MOSFETの駆動に絶縁電源が不要という点で優れています。

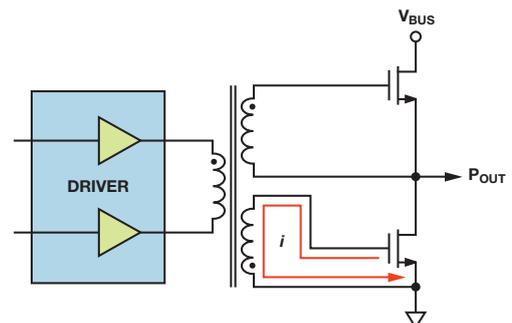


図3. パルス・トランスのハーフブリッジ・ゲート・ドライバ

しかし、大きな過渡ゲート駆動電流が誘導コイルに流れるとリングングが発生し、問題になることがあります。これによって、予想外のゲートのオン/オフ切替えが生じ、MOSFETを損傷することがあります。パルス・トランスのもう1つの制約は、50%を超えるデューティサイクルを持つ信号が必要なアプリケーションには適さないことです。トランスがAC信号伝達のみであり、電圧-時間のバランスを維持するためにハーフ・サイクルごとにコア磁束をリセットする必要があるためです。さらに問題となるのは、パルス・トランスの磁心と絶縁巻線が比較的大きなパッケージを必要とするため、ドライバICやその他のディスクリート部品と組み合わせるとサイズが大きくなりすぎて多くの高密度アプリケーションに適さないという点です。

### デジタル・アイソレータのゲート・ドライバ

次に、絶縁型ハーフブリッジ・ゲート・ドライバにデジタル・アイソレータを使用する場合を考えてみましょう。図4のデジタル・アイソレータは、メタル層のある標準的なCMOS集積回路プロセスを使用してポリイミド絶縁によって分離されたトランス・コイルを形成しています。この組み合わせによって実現する5 kV rms (1分定格)を超える絶縁は、堅牢な絶縁電源やインバータのアプリケーションで使用することができます。

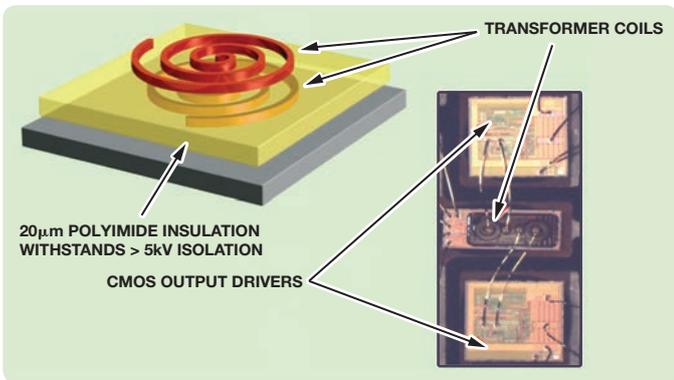


図4. トランス絶縁のデジタル・アイソレータ

図5に示すように、デジタル・アイソレータにはフォトカプラで使用するLEDがなく一すなわちLEDに存在する経年変化の問題もなく一、消費電力を大幅に低減し、信頼性を高めます。入力と出力の間および2つの出力間に絶縁インターフェース（点線）が存在し、ハイサイドとローサイドの相互干渉をなくします。出力ドライバの出力インピーダンスが低いいため導通損失が低減し、高速スイッチングによるスイッチング損失が低減されます。

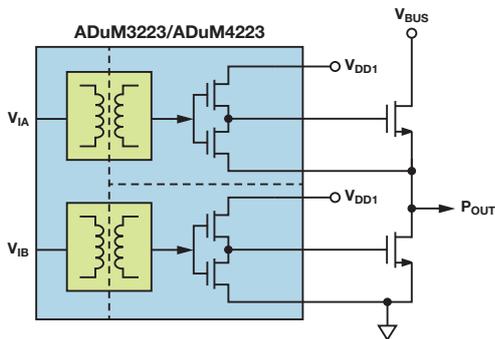


図5. デジタル絶縁の4Aゲート・ドライバ

フォトカプラ設計とは異なり、ハイサイドとローサイドのデジタル・アイソレータは1つの集積回路上に作成され、本質的に出力が整合するため優れた効率を実現します。なお、デジタル・アイソレータと同様に、図1に示す高電圧ゲート・ドライバ集積回路でも、レベルシフト回路にも伝搬遅延が生じるため、チャンネル間タイミング特性の不一致が生じます。さらに、デジタル・アイソレータでは、絶縁付きのゲート・ドライバを1個のICパッケージに集積することで、ソリューションのフットプリントが最小になります。

### コモンモード過渡耐圧

高電圧電源向けの多くのハーフブリッジ・ゲート・ドライバ・アプリケーションでは、スイッチング素子の間にきわめて高速なトランジェントが発生することがあります。このようなアプリケーションでは、急速に変化する過渡電圧（高 $dV/dt$ ）が絶縁バリア全体で容量的に結合し、バリアにロジック遷移エラーが発生することがあります。絶縁型ハーフブリッジ・ドライバ・アプリケーションでは、こうしたクロス導通現象によって、両方のスイッチがオンし、スイッチが破壊されることがあります。絶縁バリアに寄生容量があると、これが結合経路となってコモンモード過渡電圧が発生しやすくなります。

フォトカプラは、その絶縁バリアを通過するごくわずかな光も検出できるようなきわめて高感度のレシーバが必要です。その出力は、大きなコモンモード過渡電圧によって反転することがあります。コモンモード過渡電圧のフォトカプラへの影響を低減するには、LEDとレシーバの間にシールドを追加します。これは、大部分のフォトカプラ・ゲート・ドライバで使用されている技術です。コモンモード過渡耐圧（CMTI）は、このシールドによって10 kV/ $\mu$ s未満の標準的なフォトカプラ定格値から、フォトカプラ・ゲート・ドライバ向けの25 kV/ $\mu$ sまで改善することができます。この定格は、多くのゲート・ドライバ・アプリケーションに適しています。しかし、大きな過渡電圧のある電源やソーラー・インバータのアプリケーションには、50 kV/ $\mu$ s以上のCMTIが必要なこともあります。

デジタル・アイソレータは、レシーバに高い信号レベルを供給し、データ・エラーなしに、きわめて高レベルのコモンモード過渡電圧に耐えることができます。トランス・ベースのアイソレータは、4端子差動デバイスとして、信号には低い差動インピーダンスを、ノイズには高いコモンモード・インピーダンスをそれぞれ与えることで、優れたCMTIを実現できます。一方、容量結合を使用して変化する電界を作り、絶縁バリアの向こうにデータを送信するデジタル・アイソレータは2端子デバイスになり、ノイズと信号は同じ伝送経路を使用します。2端子デバイスでは、ノイズの想定周波数を十分に上回る信号周波数にして、バリア容量によって信号に低インピーダンスを、ノイズに高インピーダンスを与えるようにする必要があります。コモンモード・ノイズ・レベルが大きくなって信号を上回ると、アイソレータ出力のデータが反転することがあります。図6は、コンデンサ・ベースのアイソレータのデータ反転の例です。この場合、わずか10 kV/ $\mu$ sのコモンモード過渡電圧時に出力（チャンネル4、緑の線）が6 ns間ロー・グリップチしました。

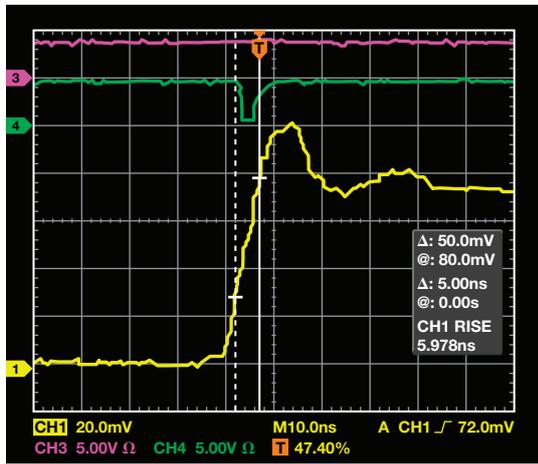


図6. CMTIが10 kV/μs未満のコンデンサ・ベースのデジタル・アイソレータ

このデータは、コンデンサ・ベースのアイソレータ・トランジェントが反転する閾値レベルだけで取得したものです。はるかに大きなトランジェントでは、反転期間がさらに長く続き、MOSFETの切替えが不安定になることもあります。対照的に、トランス・ベースのデジタル・アイソレータでは、100 kV/μsを上回るコモンモード過渡電圧にも出力のデータ反転がなく耐えることがわかりました (図7)。

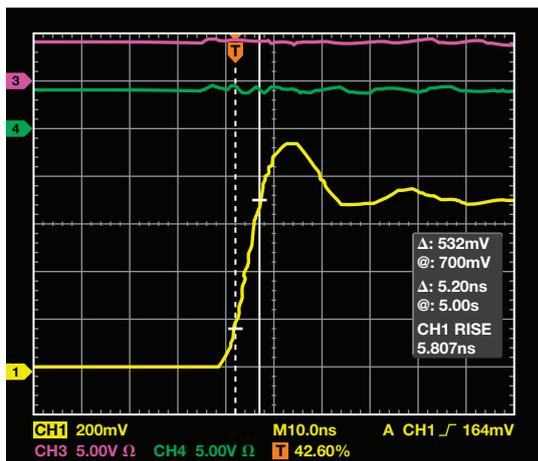


図7. CMTIが100 kV/μsのトランス・ベースのデジタル・アイソレータ (ADuM140x)

**4Aピークの出力電流を供給する絶縁型ハーフブリッジ・ドライバ ADuM3223/ADuM4223** 絶縁型ハーフブリッジ・ゲート・ドライバ (図8) は、iCoupler<sup>®</sup> 技術を使用して独立した絶縁型出力を提供することにより、モーター制御、スイッチング電源、工業用インバータで使用されるハイサイドとローサイドのIGBT/MOSFET デバイスのゲートを駆動します。高速CMOSとモノリシックのトランス技術を組み合わせることにより、フォトカプラやパルス・トランスよりも正確なタイミング、高い信頼性、優れた全体性能を実現します。各出力は入力を基準にして 565 V<sub>PEAK</sub> まで連続的に操作でき、負電圧までのローサイド・

スイッチングに対応します。ハイサイドとローサイドとの差動電圧は、700 V<sub>PEAK</sub> まで対応します。最大1 MHzのスイッチングで、4Aピークの電流を出力することができます。CMOS互換の入力は、50 kV/μsのコモンモード過渡耐圧を実現しています。これらのドライバは、3.0 ~ 5.5 Vの電源で動作し、低電圧のシステムにも適用できます。-40 ~ +125°Cで仕様規定され、16ピンSOICパッケージを採用しています。1000個受注時の単価が1.70ドル (米国における販売価格) のADuM3223は、ナローボディで3 kV rmsの絶縁を提供します。1000個受注時の単価が2.03ドル (米国における販売価格) のADuM4223は、ワイドボディで5 kV rmsの絶縁を提供します。

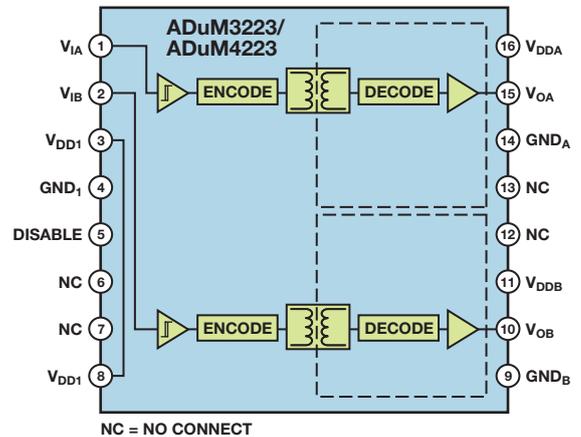


図8. ADuM3223/ADuM4223のブロック図

### 要約

絶縁型ハーフブリッジ・ゲート・ドライバ・アプリケーションの場合、トランス・ベースの集積化デジタル・アイソレータは、フォトカプラやパルス・トランス・ベースの設計に比べて多くの点で優れていることが明らかになりました。集積化によって大幅な小型化と設計の簡素化が可能になり、信号タイミングも飛躍的に改善します。出力ドライバの絶縁インターフェースによって堅牢性が向上し、トランス結合によって高いCMTIが得られます。

### 参考文献

Coughlin, Chris. Technical Article, *Common-Mode Transient Immunity*.

この記事は以下でも発表: Technical Article *MS-2318, Design Fundamentals of Implementing an Isolated Half-Bridge Gate Driver*, May 2012.

### 著者

**Brian Kennedy** [brian.kennedy@analog.com] は、アナログ・デバイセズのデジタル・アイソレータ・グループに所属するアプリケーション・エンジニアです。2008年4月からアナログ・デバイセズに勤務し、電源デジタル・アイソレーション製品を担当しています。ニューヨーク州立大学 (バッファロー) で電気工学士 (BSEE) を取得しています。

