

複数電源レール・システムの監視とシーケンス制御

著者: Rich Ghiorse

はじめに

近年のシステムでは、さまざまな電源レールを多数使用することが多くなっています。特にアナログ回路、マイクロプロセッサ、DSP、ASIC、FPGAと併用するシステムでは、これが顕著です。高信頼の動作を実現するには、各電源電圧のノイズ、印加の順序、立上がり／立下がりレート、オン／オフのタイミングを制御する必要があります。電源シーケンス、電源トラッキング、電源電圧／電流の監視および制御は、電源システムの設計で行うことができます。パワーアップとパワーダウンのシーケンス、トラッキング、監視機能を実行するためのさまざまな**パワーマネジメントIC**を使用することができます。

シーケンス／トラッキング用のデバイスは、複数のレールの監視および制御ができます。その機能としては、ターンオン時間と電圧上昇率の設定、低電圧および過電圧障害の検出、マーゼニング（公称電圧値を中心とする一定の範囲内に電源を調整）、正しいシャットダウンなどがあります。これらの用途のICは、抵抗、コンデンサ、コンパレータで構成されるシンプルな純アナログ・デバイスから、I²Cバスによるデジタル制御のプログラマブル・デバイスや高集積ステート・マシンまで多岐にわたります。システム電源に制御機能が搭載されている場合もあります。

複数のスイッチング・コントローラやレギュレータを使用するシステムは、さまざまなスイッチング周波数で動作するためシステム・ノイズが生じます。したがって、このノイズを最小限に抑える方法も考慮する必要があります。一般的にレギュレータのクロックを同期させる方法が効果的です。高性能スイッチング・コントローラやレギュレータの場合、外部クロックで同期させることができます。

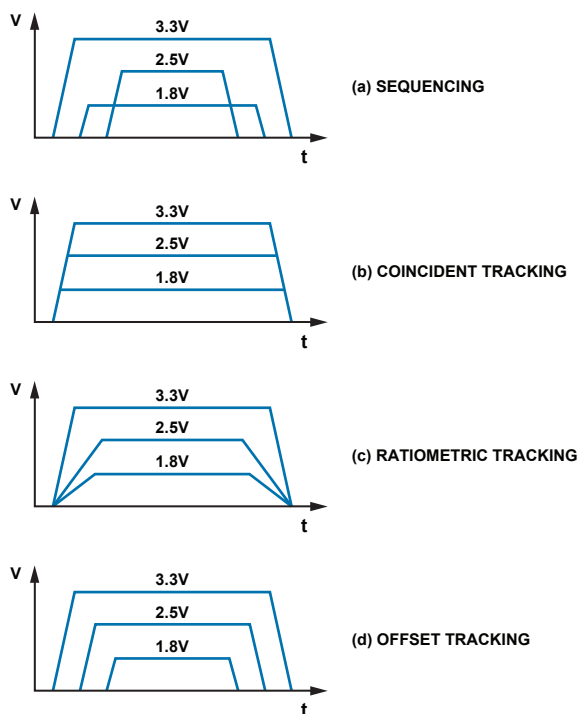


図1. 各種の電源レール制御

電源シーケンス／トラッキング

電源シーケンスでは、特定の順序で電源をオン／オフします。電源シーケンスの制御は単純に決まった時系列によって行うことができますが、ターンオン時間を別の電源が一定のスレッシュホールド値に到達することに依存させることができます。電源トラッキングは、電源が電圧の瞬時の変化に対応できない（また一般にそうあってはならない）ということを前提としています。電源システムの設計者はこのことをうまく利用して、システム内の互いに関連する各電源のスルーレートを制御することができます。電源トラッキングは、同時トラッキング、レシオメトリック・トラッキング、オフセット・トラッキングの3つに分類できます。図1は、シーケンス、同時トラッキング、レシオメトリック・トラッキング、オフセット・トラッキングを比較しています。

図1aは、3個の電源をオン／オフするシーケンスを示しています。ここでは、3.3Vの電源（電圧）が最初にオンします。後続の電源電圧がオン、オフするまでの遅延時間はアプリケーションによって異なります。この単純なシーケンス技術を使用すれば、複数の素子を特定の決められた順序で電源起動をする限り、それらの最大定格を超えることはありません。たとえば、ADCの電源を駆動するアンプがパワーアップされる前にADCの電源が存在しなければなりません。これを保証できないと、ADCのフロントエンドが損傷を受ける可能性があります。

図1bの同時トラッキングでは、3つの電源がすべて同時にオンになり、同じレートで互いにトラッキングするため、低い電源電圧から順に電源電圧が印加されます。パワーダウンは逆の順序になります。これは、一部のFPGAまたはマイクロプロセッサ・アプリケーションにおける電源起動方法の好例です。この場合、低いコア電圧がアクティブになってから補助電源またはI/O電源が立ち上がります。後でXilinx Virtex-5 FPGAの同時トラッキングの例をご紹介します。

図1cでは、電源が異なるスルーレートで立ち上がっています。前述したように、電源のスルーレート（dV/dt）を制御する機能は、デカップリング・コンデンサの大きな突入電流（充電電流）から回路を保護するのに非常に役に立ちます。突入電流を抑制しないと、通常の動作電流を大幅に上回る突入電流が発生する可能性があります。スルーレートの制限によって、アクティブ・デバイスのラッチアップ、コンデンサの短絡、基板パターンの損傷、インライン・ヒューズの切断などを防止することができます。

図1dの場合、電源のスルーレートはすべて同じですが、それぞれの電源の印加時間は所定のオフセット電圧によって異なります。このタイプのトラッキングは、電源電圧間の差を制限しなければならぬデバイスに有効です。多くの場合、その値はDACやADCなどのミックスドシグナル素子の最大定格の中に記載されています。この方法を用いれば、部品の損傷を防ぐことができます。

FPGA対応の設計例

FPGAを使用するシステムの駆動は、複数の電源の扱い方について学ぶための格好の実例となります。FPGA電源の適切な制御は、高信頼の設計になるか、実験室（もっとひどい場合は現場）での致命的な失敗になるかの分かれ目となります。大部分のFPGAは、一般にV_{CCO}、V_{CCAUX}、V_{CCINT}といった複数のレールを使用します。これらの電源は、それぞれFPGAコア、補助回路（クロック、PLLなど）、インターフェース・ロジックを駆動するために使用します。

これらの電源レールについては以下の3つを考慮する必要があります。

- レールのシーケンス
- レール電圧の許容誤差条件
- 電源のソフト・スタート／スルーレート制御の必要性

一例として、FPGAのXilinx Virtex-5ファミリーの電源条件について考えてみましょう。このファミリーは、ロジック・プログラマビリティ、信号処理、クロック管理など広範な機能を提供しています。データシートによると、Virtex-5は V_{CCINT} 、 V_{CCAUX} 、 V_{CCO} のパワーオン・シーケンスが必要です。グラウンドを基準にしたこれらの電源の立上がり時間は、 $200\mu\text{s}$ (min) から 50ms (max) です。表1に推奨動作条件を示します。

前述したようにVirtex-5は、同時電圧トラッキングが有効です。また、電源は特定の推奨動作許容限度内とし、 dV/dt の規定範囲内で立上がり／立下がりを行うと効果的です。

ただし、FPGAはもっと大きなシステムの一部にすぎません。この例を詳しく説明するために、ここではメインシステムに大電流の5Vレールが存在するものとします。FPGAコアを駆動する1V電源は許容誤差が $\pm 5\%$ ($\pm 50\text{mV}$) で、最大4Aまでの電流を供給しなければなりません。3V電源は許容誤差が $\pm 5\%$ の一般的なロジック電源であり、この例では、設計内のFPGA I/Oデバイスやその他のロジック・デバイスを駆動するのに4Aを供給する必要があります。2.5V電源はアナログ電源であり、低ノイズで 100mA を供給しなければなりません。

このアプリケーションの最適なソリューションは、1Vおよび3V高電流電源用のADP1850デュアル降圧コントローラを使用することです。ADP1850は、ソフト・スタート制御、同時

トラッキング機能、マスター電源からスレーブ電源をシーケンス制御する機能などを備えています。パワーオン時の立上がりレートは、SS1ピンとSS2ピン上のコンデンサが制御します。この例では、3Vデジタル電源がマスター電源です。2.5Vアナログ電源には、超低ノイズの低ドロップアウト・レギュレータ(LDO) ADP150が最適です。ADP1850のPGOOD2信号からADP150のシーケンス制御が可能です。一般的なシーケンス制御フローを示すシステム簡略図を図2に示します（詳細については、ADP1850のデータシートを参照してください）。

上の例は、シーケンシングとトラッキングの一般的な使用方法です。これを応用すれば、ADCとDACを使用したマイクロプロセッサ・ベースのシステムやミックスドシグナル技術を用いたシステムなどに供給する複数の電源を搭載したシステムをうまく制御できます。

アナログ電圧／電流の監視 (ADM1191)

複数のシステム電源電流／電圧に対して高精度の監視が必要な高信頼性アプリケーションには、配備しやすいアナログ監視回路を利用できます。たとえば、測定精度が1%のデジタル電源モニタADM1191は、電流と電圧を読み出すための12ビットADC、高精度の電流センス・アンプ、過電流割込みのためのALERTB出力などを備えています。図3に、ホスト・コントローラ（マイクロプロセッサまたはマイクロコントローラなど）とADM1191の使用例を示します。

表1. Xilinx Virtex-5の電源レール条件

	電圧範囲	電圧 (Min/Max)	電流	スタートアップ 時間 (Min)	スタートアップ 時間 (Max)	
V_{CCINT}	$1\text{V} \pm 5\%$	$-0.5 \sim +1.1\text{V}$	4A	$200\mu\text{s}$	50ms	V_{CCAUX}/V_{CCO} の 前にオン
V_{CCAUX}	$2.5\text{V} \pm 5\%$	$-0.5 \sim +3.0\text{V}$	約50mA	$200\mu\text{s}$	50ms	V_{CCO} の前にオン
V_{CCO}	$3\text{V} \pm 5\%$	$-0.5 \sim +3.75\text{V}$	$< 50\text{mA}$	$200\mu\text{s}$	50ms	

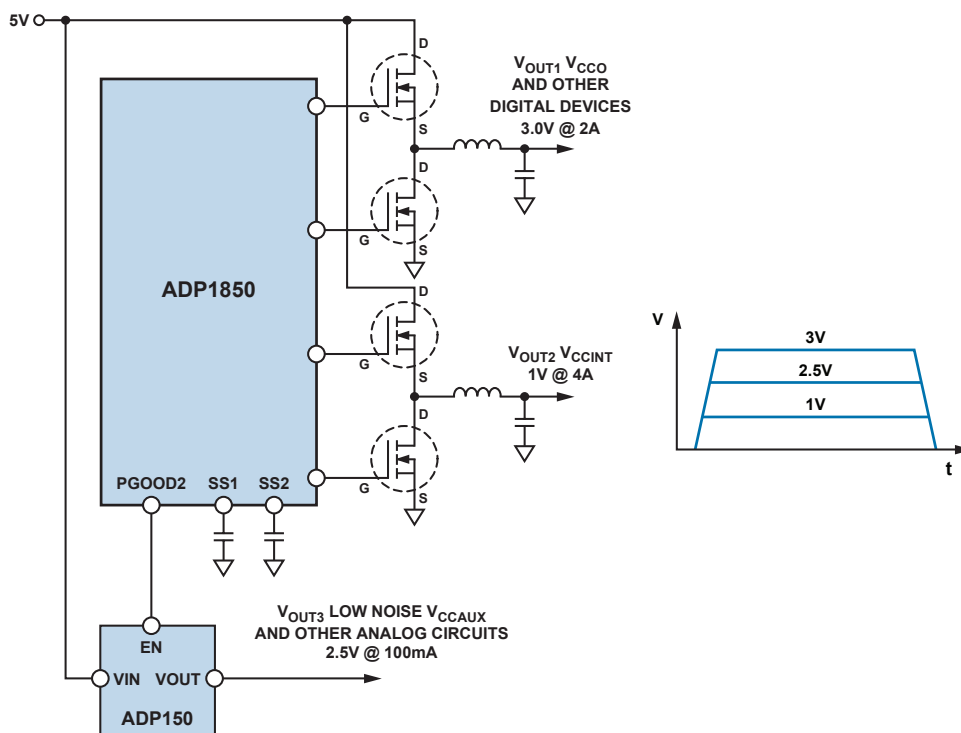


図2. Virtex-5の電源システム

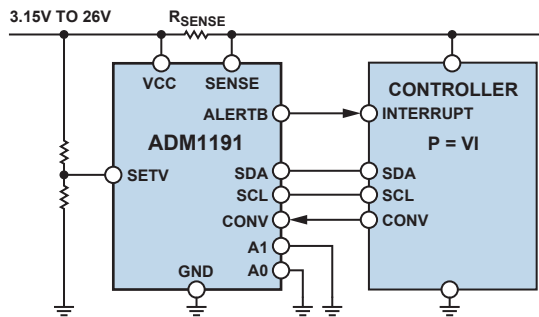


図3. 単純な電源電圧／電流モニタ

ADM1191は、I²Cバスを介してホスト・コントローラと通信します。A0ピンとA1ピンのロジック入力レベルを設定すれば、同じシステム内で16デバイスのアドレス指定を行うことができます。ローカル・コントローラは、測定した電圧と電流を掛けてそのレールの消費電力を計算することができます。ALERTB信号は、割込みによって過電流状態をコントローラに瞬時に通知します。障害状態を迅速に警告することで、システムの損傷を防ぐことができます。

シーケンシングと監視機能の組み合わせ

大きな固定システムや一部の高性能プラグイン・カードでも、制御や監視が必要な複数の電源レールを使用します。図4は、8個の電源レールをもつ複合電源システムです。システムの中核にあるのは柔軟性に優れた高集積 **Super Sequencer[®] ADM1066** であり、これで電源を完全に制御します。ADM1066には、シーケンシング、監視、マーージニング、プログラマビリティなどの機能があります。ADM106xファミリーのほかのデバイスには、さらに温度監視やウォッチドッグ機能も提供します。

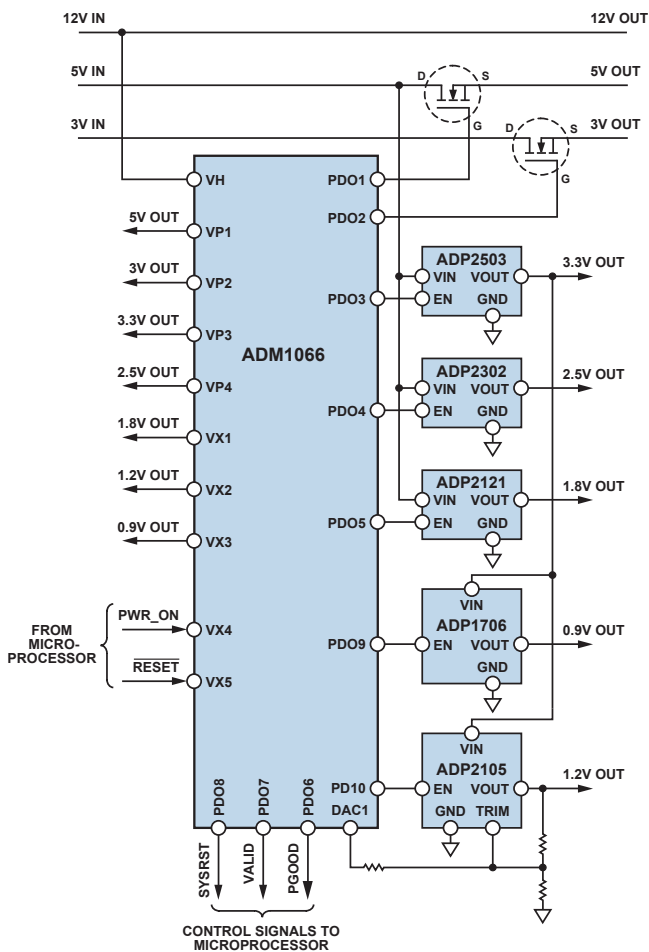


図4. 8電源レール・システムの制御

8電源レール・システムには、12V、5V、3Vの3個の主電源レールがあります。ほかのレールは、スイッチング・レギュレータとLDOを使って主電源レールから生成します。各レギュレータには、ADM1066の10個のプログラマブル・ドライバ (PD) 出力の1つで駆動するイネーブル入力があります。これによって、すべての電源レールが制御されたシーケンスで立ち上がります。ADM1066には6個のPD出力電圧を昇圧できるオンボード・チャージポンプがあり、高電圧電源を制御しなければならない場合には外部NチャンネルMOSFETを利用したロードスイッチ・ドライバになります。

ADM1066には、電源システム制御パラメータを保存できるオンボードのEEPROMがあります。アナログ・デバイスが提供している **ユーティリティ・プログラム** によって簡単にデバイスの設定ができます。このプログラムがあると起動や実行の作業が大幅に簡単になり、時間のかかるコード開発の手間を省くことができます。システムが進化し、新しい部品を設計に追加するときも、電源シーケンスの調整が楽にできます。タイミング・パラメータや電圧トリップ点は簡単に設定し直すことができます。この貴重な機能によって開発時間を節約し、基板の作り直しを減らすことができます。

ADM1066は、ポーリングまたは割込み／デジタル入力に応答し、デジタル出力信号PWRGD (パワーグッド)、VALID、SYSRST (システム復元) を生成し、システムのマイクロコントローラに電源システムの状態を通知します。このため、障害状態が発生していれば、処置を講じることができます。このような迅速な通知により、コンデンサの短絡やその他の危険な状態から生じる大きな損傷を防ぐことができます。PWR_ONおよびRESETはシステム・コントローラからADM1066へのデジタル信号入力であり、これによってシステム制御ループの全体が完成します。

ADM1066を用いた電源マーージニング

ADM1066のオンチップDACは、システム開発中の電源マーージニングに利用できます。電源電圧を調整して、電圧レベルを最適化したり、そのレベルを公称値と異なる値にしたりすることができます。このマーージニング機能によって、システムは外部計測器を使用しなくても電源の上限／下限を超える十分な性能評価を行うことができます。一般に回路内テスト (ICT) においてこの機能を実行し、たとえば、公称電源電圧の±5%の範囲内で被験製品が正しく動作することをメーカーが保証したい場合などにこの機能を使います。図4の回路から、多くの電源レールでマーージニングを行うことができます。

オープンループ電源マーージニング

DC/DCコンバータやLDOなどの電源をマーージニングする最も簡単な方法は、付加抵抗を電源モジュールの帰還ノードに接続して帰還／トリム・ノードの電圧を変更し、DACを使って必要な値だけ出力電圧のマージンを増減することです。このような減衰器を使用する場合 (図5)、ADM1066をリモート制御して電源のマーージニングを行うことができます。その際、SMBus経由で該当するDAC出力の値を更新します。このプロセスは、システム制御ループとは無関係にオープンループ技術を使って実行できます。

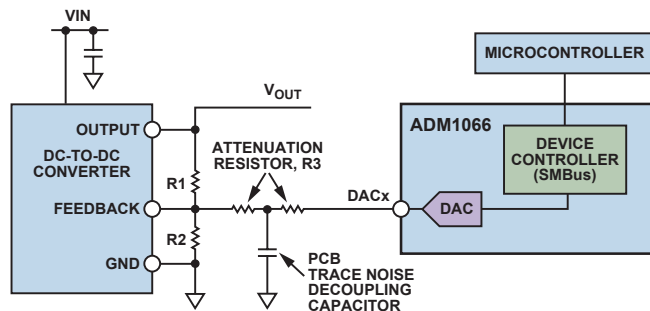


図5. オープンループ・マーージニング

ADM1066は、6個のオンボード電圧出力DACピン (DAC1～DAC6) を使って最大6個の電源に対してオープンループ・マーージングを行うことができます。これらのDACピンの出力は、マーージング対象の電源モジュールの帰還ピンに送られます。この機能を実行する最も単純な回路は、DC/DCコンバータの帰還ノードとDACxピンを接続する減衰抵抗(R3)です。DACx出力電圧が帰還電圧と同じ値に設定されていると、電流は減衰抵抗に流れず、DC/DCコンバータの出力電圧は変化しません。DACxの電圧が帰還電圧より大きいと帰還ノードに電流が流れます。DC/DCコンバータの出力が低下してこれを補償する必要があります。DC/DCコンバータの出力電圧を上げるには、DACx出力電圧の設定を帰還ノード電圧より小さくします。ノイズを低減するには、ここに示すように直列抵抗を2つの抵抗に分割し、それらの間のノードをDC/DCコンバータのグラウンドに接続したコンデンサでデカップリングします。

クローズドループ電源マーージング

もっと高精度で包括的なマーージングの方法は、クローズドループ・システムで同様の回路を使用します。図4に1.2V出力の例を示しています。正確に目標値にマーージングするために、マーージング対象のレールの電圧をVX2経由で読み出します。ADM1066はこのために必要な回路をすべて内蔵しており、監視対象の電圧レベルを読み出すための12ビット逐次比較型ADC、上記のように電源レベルを調整するための6個の電圧出力DACを提供します。これらの回路とマイクロコントローラなどのインテリジェンス・デバイスを組み合わせて、DC/DCコンバータ/LDO電源を目標値の±0.5%内の精度で任意の電圧に設定できるクローズドループ・マーージング・システムを構成することができます。

被験対象のレールでクローズドループ・マーージングを行うには、以下の手順を実行します。

1. 6個のDAC出力をディセーブルします。
2. DACx出力電圧を帰還ノードの電圧と同じ値に設定します。
3. DACをイネーブルします。
4. VPx、VH、VXxピンのいずれか1つに接続するDC/DCコンバータ出力の電圧を読み出します。
5. 必要であれば、DACx出力電圧を上昇または低下させてDC/DCコンバータ出力電圧を調整します。その必要がない場合は、停止します (目標電圧に到達しています)。
6. 電源出力に必要な量 (たとえば、±5%) 変更する値にDAC出力電圧を設定します。
7. 上記の手順を繰り返して、そのレールを必要な電圧にします。

ステップ1～3により、各DACx出力バッファがオンになってもDC/DCコンバータ出力に対する直接の影響はほとんどなくなります。DAC出力バッファは、最初にバッファをパワーアップしてピン電圧に追従することで過渡グリッチなしにパワーアップすることができます。このときピンは駆動されません。出力バッファが正しくイネーブルされると、バッファ入力がDACに切り替わり、バッファの出力段がオンになります。出力グリッチの問題はまったくありません。

スイッチング・レギュレータの同期

複数のスイッチング・レギュレータまたはコントローラを使用する複数レール設計のシステムの場合、それらのデバイスの内部スイッチング周波数が異なるためにデバイス間で干渉しあう可能性があります。これによってビートノイズが発生し、電源ノイズが大幅に増大して、EMIテストが台無しになる恐れがあります。

ります。幸い、多くのスイッチング・レギュレータやコントローラは、内部クロックを同期させることができます。LDOにはこの問題はありませんが、LDOの電流出力には制限があり、多くの場合効率が低いため、必ずしも使用するとよいとは限りません。

デュアル・スイッチング・レギュレータADP2116は、同期可能なデバイスの良い例です。ADP2116のSYNC/CLKOUTピンは、SCFGピン経由で入力SYNCピンまたは出力CLKOUTピンとして設定できます。入力SYNCピンにすると、ADP2116を外部クロックに同期させます。これにより、2つのチャンネルが1/2の外部クロック周波数で切り替わり、互いに180°位相がずれます。

CLKOUTピンにすると、クロックを出力して2つのチャンネルのスイッチング周波数を2倍にし、90°の位相のずれにします。CLKOUTピンを設定したシングルADP2116はマスター・コンバータとして機能し、ほかのすべてのDC/DCコンバータ (ほかのADP2116を含む) に外部クロックを提供します (図6)。スレーブに設定されたデバイスは、マスターの外部クロックを受信し、そのクロックに同期します。この方法では、システム内のすべてのDC/DCコンバータを同期させることで、EMI問題の原因となるビートノイズを防ぐことができます。ADP2116の場合は2出力を2つ使うことで90°位相をずらして動作します。

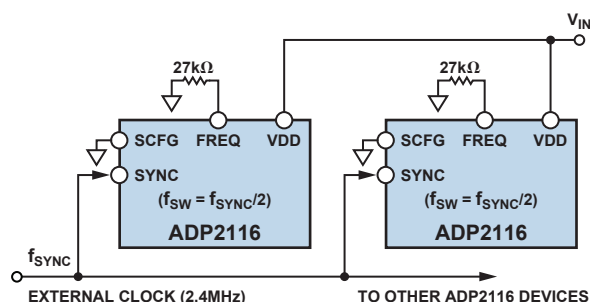


図6. 外部クロックによるADP2116の同期化

結論

この記事では、複数の電源を必要とするシステムを扱う時の注意点を説明しました。シーケンサ、モニタ、レギュレータ、コントローラによって実現される高レベルの機能統合によって、設計者はディスクリートICでいっぱいになった基板を使用せずに電源の問題に未然に対応することができます。このようにして、設計者はそれに見合う対価を得ることができるとともに、再設計や基板の作り直しを最小限にして設計を成功させる可能性が増大します。

参考文献

Moloney, Alan. "Power Supply Management—Principles, Problems, and Parts." *Analog Dialogue*. 40-2. May 2006.

著者

Rich Ghiorse [rich.ghiorse@analog.com]

は、1980年にアナログ・デバイセズに入社し、製品、テスト、設計のエンジニアとして多方面に活躍し、今はアプリケーション・エンジニアとして働いています。ノースイースタン大学でBSEE (電子工学士) とMSEE (電気工学修士) を取得しました。現在は、マサチューセッツ州ウィルミントンのアナログ・デバイセズ・カスタマー・インタラクション・センターのシニア・アプリケーション・エンジニアです。

