

ノッチ・フィルタによる アンプのピーキング低減と ゲイン平坦性の改善

著者: Charly El-Khoury

FastFET™オペアンプADA4817は、わずか4nV/√Hzの入力ノイズで、1GHzの帯域幅を実現する、クラス最高の高速、低ノイズのアンプです。ADA4817のユニティ・ゲインは安定していますが、高周波のポールによってゲイン帯域幅積が高ゲイン時の410MHzからユニティ・ゲイン時の1GHzまで増大します。あいにく、このポールによって位相マージンが減少し、周波数応答における不要なピーキングやステップ応答でのリングングが発生します。アンプの非反転入力にディスクリートRLCノッチ・フィルタを追加することで、高い帯域幅と入力インピーダンスを維持し、ピーキングの大幅な減少、ゲイン平坦性の向上、オーバーシュートの低減を実現することができます。

図1に示すRLCノッチ・フィルタは、アンプの入力特性を利用したもので、所望の結果が得られます。直列のL、Cと並列接続されたRで構成されるノッチを調整して、アンプや寄生容量によって発生するピーキングを補償することができます。結果として、1GHzの帯域幅(-3dB)、250MHzのゲイン平坦性(0.1dB)、1dB未満のピーキング(ゲイン=1)が得られます。

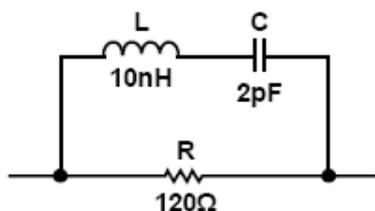


図1. RLCノッチ・フィルタ

抵抗、コンデンサ、インダクタの選択は重要です。ADA4817の入力インピーダンスは、グラウンドに接続された1.4pFコンデンサのようなものです。図2は、アンプの入力インピーダンスを備えたRLC回路です。この回路を徹底的に解析して、伝達関数 V_{OUT}/V_{IN} を出してみましょう。

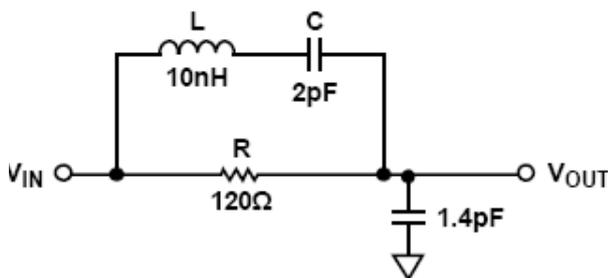


図2. ノッチ・フィルタとアンプの入力インピーダンス

$Z_C = C/j\omega$, $Z_L = j\omega L$, $Z_R = R$ とし、振幅について求めるとEquation 2の式が得られます。

$$\frac{V_{OUT}}{V_{IN}} = \frac{Z_C}{Z_C + Z_R // (Z_C + Z_L)}$$

Equation 1

Substituting $Z_C = C/j\omega$, $Z_L = j\omega L$, and $Z_R = R$, and solving for the magnitude, yields:

$$\left| \frac{V_{OUT}}{V_{IN}} \right| = \sqrt{\frac{C^2 R^2 \omega^2 + (CL\omega^2 - 1)^2}{R^2 \omega^2 (C^2 C_1^2 L^2 \omega^4 - 2(C + C_1)CC_1 L \omega^2 + C^2 + 2CC_1 + C_1^2) + (CL\omega^2 - 1)^2}}$$

Equation 2

ここで、 C_1 はアンプの入力インピーダンス、 $\omega = 2\pi f$ です。図3は、式2 (ただし、 $C_1 = 1.4\text{pF}$) を使った振幅応答を示しています。LとCの値により、伝達関数が0dBに交差する点が決まります。また、Rの値でノッチの深さが決まります。

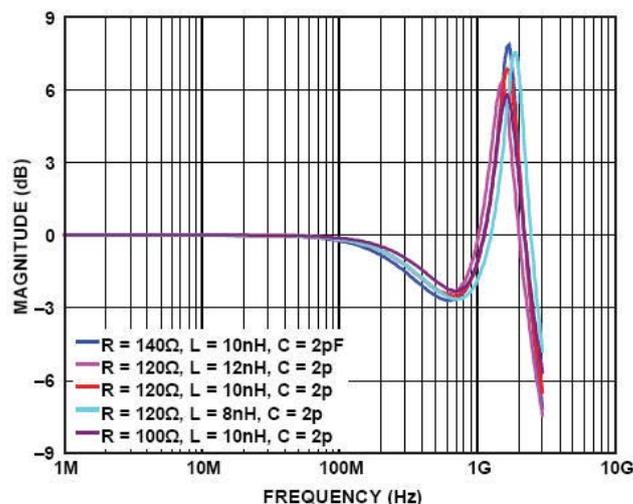


図3. さまざまなRLCノッチ

アンプのピーキングを補償するには、アンプとフィルタの各周波数応答を加算し、R、L、Cを調整して、応答全体を最大限平坦化します。これは、Excelやほとんどの回路シミュレーション・ソフトウェアで実行できます。ノッチを調整することによって、ピーキングの低減、平坦性の向上、オーバーシュートの低減が可能です。図4は全体的な設計を示しており、ノッチは非反転入力に接続されています。

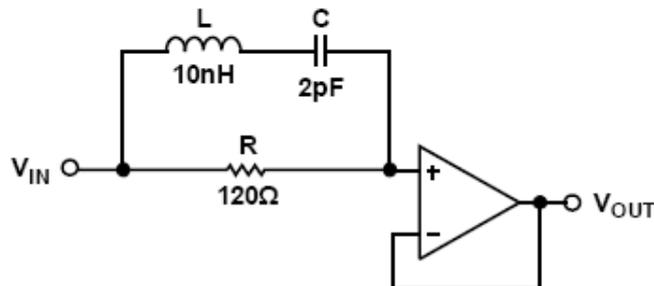


図4. 全体の回路

FET入力オペアンプADA4817の最も重要な特長は、きわめて低い入力バイアス電流といえるでしょう。ノッチ回路はアンプの低歪み、低ノイズを保持したまま、この特性を維持します。図5は、ノッチ・フィルタのある場合とない場合のADA4817の周波数応答です。平坦性は向上し、ピーキングは減少しますが、帯域幅はそのままです。

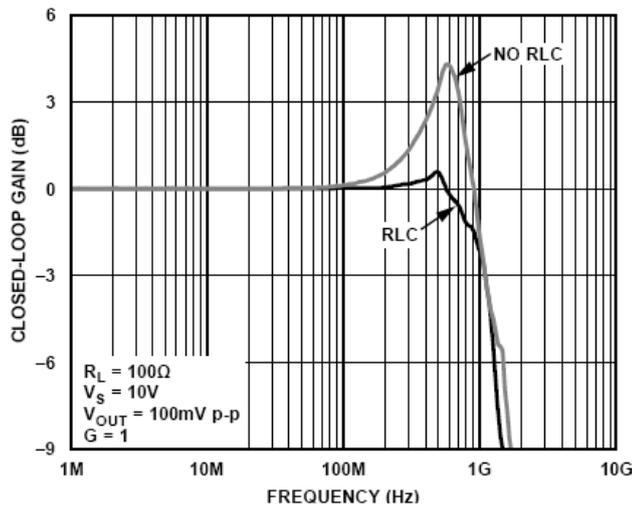


図5. RLCのある場合とない場合のゲインの周波数特性

図6は、RLC回路のある場合とない場合のADA4817のステップ応答を示しています。ほかのFET入力アンプの周波数応答を整形する場合にも同じ設計を使用できます。この設計はFET入力の高入力インピーダンスを維持しますが、このようにする必要がないアンプの場合はRLCをグラウンドに接続して使用できます。

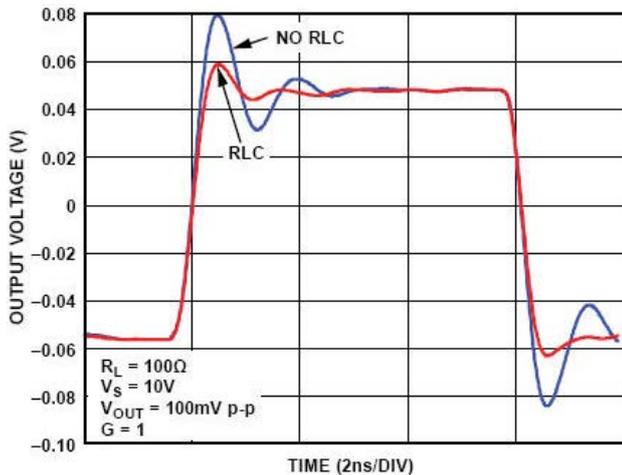


図6. RLCのある場合とない場合のパルス応答

結論

FET入力オペアンプADA4817の前にディスクリットRLCノッチ・フィルタを追加することによって、その性能が大幅に向上します。まったく新しいけれども、いたってシンプルなこの技術により、ピーキングが減少し、平坦性が向上し、オーバーシュートが低減します。しかも、元の1GHz帯域幅(-3dB)を維持したまま、これを実現できます。この堅牢で安価なソリューションでは3つの新しい部品を追加することになりますが、平坦な周波数応答、低いオーバーシュート、性能の向上が重要な場合は、それだけのコストに値します。