

テスト、測定、通信用途の信号を生成するダイレクト・デジタル・シンセシス (DDS)

著者: Eva Murphy
Colm Slattery [colm.slattery@analog.com]

多岐にわたる電子機器において、さまざまな周波数と波形形状を正確に生成して、手軽に制御できるようにすることはとても重要です。たとえば通信用機器では、低位相ノイズと低いスプリアス特性を持つ任意周波数信号源、産業およびバイオメディカル用途では、簡単に生成できる交流周波数刺激信号発生源などがあります。このようなアプリケーションでは、周波数や波形が可変できる信号源を簡単かつコスト的にも安く生成できることが、設計上の重要なポイントになります。

これまでさまざまな方式がありましたが、最も柔軟性の高い方式がダイレクト・デジタル・シンセシス¹ (DDS) です。DDSチップ²、つまりダイレクト・デジタル・シンセサイザは、時変信号をデジタル形式で生成し、デジタル/アナログ (D/A) 変換によってアナログ波形 (通常はサイン波ですが、三角波や矩形波も可能) を生成します。DDSデバイスは基本的にデジタル回路であるため、出力周波数の高速スイッチング、高い周波数分解能、広い周波数範囲での動作が可能になります。

設計およびプロセス技術の進歩によって、現在のDDSデバイスは非常にコンパクトかつ低消費電力です。現在市販されているDDSデバイス³は、48ビットまでの時間分解能で、1GHzのクロックをベースにして1Hz以下から最大400MHzまでの周波数を生成できます。優れた性能を本質的に持ち、出力波形をデジタル的に設定 (および再設定) することができるDDSは、新しいプロセス技術によって低価格となり、ディスクリット構成かつ柔軟性に乏しい従来の方式に比べてきわめて魅力的な方法です。マルチ・チャンネルDDSデバイス (2チャンネルのAD9958⁴や4チャンネルのAD9959⁵など) を使用すれば、スペースに制約のあるシステム (フェーズド・アレイ・レーダー/ソナー、ATE、医用画像処理、光通信など) で、最大4チャンネルの完全に同期した出力を個別に設定できます。

この記事では、既存のアプリケーションにおけるDDSの重要な用途をいくつか紹介すること、およびDDSデバイスがこれらの (およびその他の潜在的にもある) アプリケーションへの利点を詳しく説明します。現在、DDSには2つの主な用途があります。一つは通信分野における信号波形生成、もう一つは産業およびバイオメディカル分野での信号解析です。その他の用途には、電子式商品監視や、ソノバイ (ソナー内蔵無線浮標) システムなどの海洋アプリケーションがあります。

高い周波数分解能とスペクトル性能に加えて、低位相ノイズと低スプリアスの任意周波数源が必要な通信システムは、DDSの重要なアプリケーションです。通信におけるその他のDDSの用途には、WDM光チャネル識別用パイロット信号生成、フェーズ・ロックド・ループ (PLL) 用の周波数を可変できる基準周波数の生成、局部発振器や送信信号の直接生成も含まれます。

信号解析の分野では、多くの産業用およびバイオメディカル用機器でDDSが使用され、デジタルでプログラマブルな波形生成が行われています。DDSを利用すれば、周波数と位相を簡単に変更でき、従来の波形発生器のように外付け部品を変更する必要はありません。簡単に周波数を変更できるので、共振周波数を調べたり、温度ドリフトを補償したりすることができます。DDSは、センサーのインピーダンスを測定するための柔軟な信号発生源や、マイクロアクチュエータ用のPWM信号の生成、LANや電話ケーブルの減衰量の検査にも使用できます。

産業と医療における用途

回路網解析用の信号発生器: 現在、デジタル信号処理、アナログ測定、光ファイバ、高周波通信用などの多くの電子機器のアプリケーションでは、データ収集と変換・処理が必要です。

この種のアプリケーションでは、既知の振幅と位相の周波数を回路やシステムに与え、その応答特性を解析して、システムの重要な情報を得る必要があります。「被解析回路網」(図1)は、1本のケーブルから測定/センサー・システムまで何でもありえます。必要なことは、入力信号と応答信号の位相、周波数、振幅を比較することです。

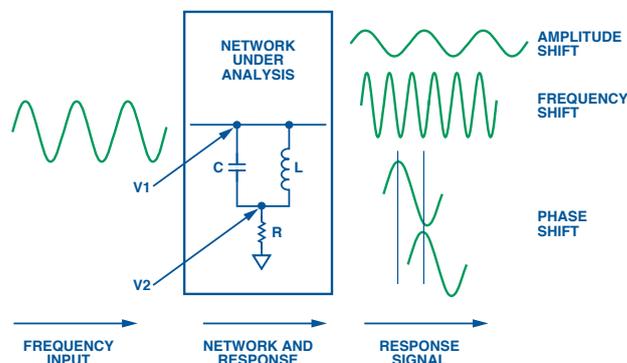


図1. 応答テスト

励起用信号に一連の複数周波数が必要な場合、励起信号の周波数、位相、振幅をきわめて狭い分解能でソフトウェア制御するために、DDSチップが最適です。

図2の回路網 (便宜上パッシブ回路として図示) のポイントV1に、既知の周波数、振幅、位相の信号を印加します。ポイントV2の信号の振幅と位相は、回路網の特性に応じて変化します。信号V2とV1の時間差で、位相のずれを計算することができます。また振幅の変化から相対的な振幅変化が得られます。周波数スペクトルの差異からは、歪みの程度がわかります。被解析回路網の位相応答と振幅応答が判明すれば、その伝達関数を計算することができます。

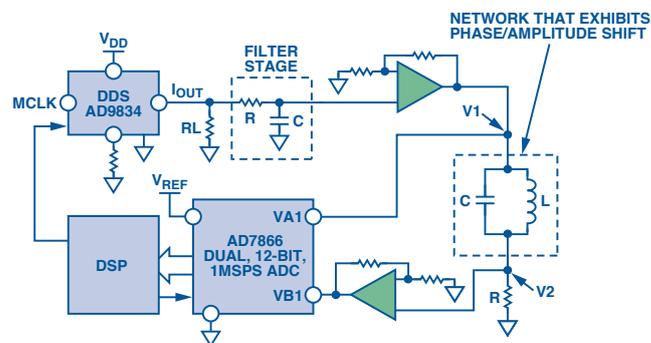


図2. システム・ブロック図

これらのアプリケーションでよく使われる周波数は0~200kHzで、DDSで可能な周波数出力範囲の下限に相当します。アプリケーションによっては、既知の1周波数をバーストで加えるだけで十分な情報が得られます。しかし大部分のアプリケーションでは、回路網に対して複数の既知の周波数で掃引し、それらの周波数に対しての位相/振幅特性を解析する必要があります。1個のDDSチップにすべての周波数生成機能が搭載されているため、回路網解析に必要な周波数をきわめて柔軟にデジタル的に制御することができます。外付け部品は不要であり、ユーザーが行う作業はSPIインターフェースを介してDDSに書き込むことだけです。DDSの出力位相は一般に10~14ビットの分解能で制御可能であり、0.1度以下でプログラマブルな位相分解能が得られます。

図2のシステムでは、システムのアナログ信号源としてDDSチップAD9834を使用しています。50MHzの水晶発振器でDDSを駆動しています。AD9834の周波数分解能は28ビットであるため、周波数を約0.2Hzで制御できます。DDSの出力振幅は、グラウンドに接続された外付け抵抗によって制御します。また外付けのゲイン段によって回路網を駆動します。

抵抗RLが負荷となる電流出力によってローパスRCフィルタを駆動し、このフィルタで信号の帯域を制限し、クロック周波数、イメージ、高周波を除去します。図中でLRC回路で示されている回路網をバッファ・アンプを経由して駆動します。リファレンス信号は2チャンネル同時サンプリングADC（12ビット、1MSPS、デュアルADCのAD7866⁶など）のチャンネル1に接続し、応答信号はADCのチャンネル2に接続します。

システム・コントローラとしてデジタル・シグナル・プロセッサを使用し、DDSとADCサンプリング動作を制御します。DSPは簡単な演算、もしくはFFT、DFT、または独自のアルゴリズムによって処理し、さらにシステムに必要な振幅/位相のキャリブレーションを制御することもできます。

その他のアプリケーション

同じようなアプローチで、測定する物理量や使用する回路に応じた形で、他の多くのアプリケーションにも応用することができます。例としてLVDT（リニア可変差動トランス）のテスト用の周波数掃引、容量センサーを使用する近接センシング、平衡コイルを使用する金属検出、化学センサーを使用する血液測定、超音波センサーを使用する流量測定、万引き防止のためのRF応答タグを使用する電子式商品監視などがあります。

通信におけるDDS

これまでの、周波数シンセサイザの設計といえば、フェーズ・ロックド・ループ（PLL）とダイレクト・デジタル・シンセシスという2つの基本的な手法が一般的でした。どちらを選択すべきかは、必ずしも明確ではありません。設計者がトレードオフを考慮し、選択した技術の弱点を補うために別の回路を追加したりするのが普通でした。

今では、PLLとDDSを低価格な部品として入手することができるため、両方の技術を組み合わせたハイブリッド回路を設計してトレードオフをなくすことも現実的になってきました。設計者は2つの方式を活用して、全体としてPLLだけ、またはDDSだけの設計を上回るソリューションを実現することができます。ここでは以下のようなメリットが得られる方法を説明しましょう。

- 高い周波数分解能
- 高速スイッチング
- 高速セトリング
- 広い帯域幅
- きわめて低い消費電力
- 低い位相ノイズとスプリアス・ノイズ

ここでは、異なる2種類のPLL/DDSハイブリッド周波数シンセサイザについて説明します。DDSがPLLのための微調整可能なリファレンスとして機能するものと、DDSが局部発振器（LO）周波数に対してオフセットをPLLに与えるものです。

PLLの微調整可能なリファレンス:図3は、DDS出力をフィルタリングして生成された基準周波数を用いた、フェーズ・ロックド・ループ周波数シンセサイザです。ハイブリッド・ソリューションを使用することで、DDSの周波数分解能により、システム全体の同調性をPLL単独では不可能なレベルまで高めることができます。

この例では、PLLはインテジャール・Nの周波数シンセサイザADF4106⁷、外部のループ・フィルタ、VCOで構成されています。この構成において、設計者は周波数条件を満たすVCOと、アプリケーションのニーズに適合するループ・フィルタを選択することができます。リファレンスはAD9834⁸ DDSが生成し、その後続くフィルタと分周器（必要に応じて）によってノイズとスプリアスを低減できます。

28ビットの同調ワードを持つDDSを使用すれば、基準周波数をきわめて精密にチューニングできるため、フラクショナルN PLLを用いるよりもはるかに楽に出力周波数の微調整が可能です。

たとえばVCO周波数範囲が100MHz～500MHzであり、DDS出力が約5MHzである場合、Nの範囲は20～100です。Nのステップは、出力周波数の5MHzステップになります（100MHz、105MHz、110MHzなど）。これに対しAD9834の出力は、周波数レジスタに書き込む16進数を調整するだけで、非常に小さいインクリメントで設定することができます。AD9834は50MHzのクロック・レートで0.2Hzという非常に小さいインクリメントでチューニングすることができます。このようにハイブリッドPLL/DDSでは、非常に微細な周波数チューニングが可能になります。

理想的にはリファレンスの位相ノイズとスプリアスは低いものになります。DDS出力の位相ノイズは低いのですが、スプリアス成分については周波数によって何らかの対処が必要になるかもしれません。このスプリアスは、位相アキュムレータでの切り捨てに起因するものです。これによって特定のサンプリング周波数/出力周波数の組み合わせにおいて、スプリアス成分が増加します。これらのスプリアスは、フィルタを追加することや周波数関係を慎重に選ぶことによって最小限に抑えることもできます。

スイッチング速度が重要でない場合、PLLループ帯域幅を非常に狭くして、リファレンス・スプリアスを除去することができます。位相ノイズとスプリアスは、この場合VCOで低減されます。周波数の切り替えが遅いという点ではありますが、VCOがクリーンであれば、広い帯域幅、高い解像度、優れたスプリアス・ノイズ、小型サイズ、きわめて低い消費電力のシンセサイザを実現するには、この方法が一番簡単かもしれません。

DDSの高速スイッチング機能と高い周波数分解能を利用するには、広いPLLループ帯域幅が必要です。したがって低ノイズと低スプリアスを実現するには、フィルタと、追加が必要となる分周器が重要になります。なおPLLによって、スプリアスの大きさは増大しますが、リファレンスからの周波数オフセットは変化しません。したがって、DDSで生成されたスプリアスとノイズ成分を狭い帯域内だけにするには、図3のフィルタが必要です。Nで周波数逡倍した後、ノイズとスプリアスは $20 \log(N)$ で増大しますが、これはフィルタ帯域幅の範囲内だけに制

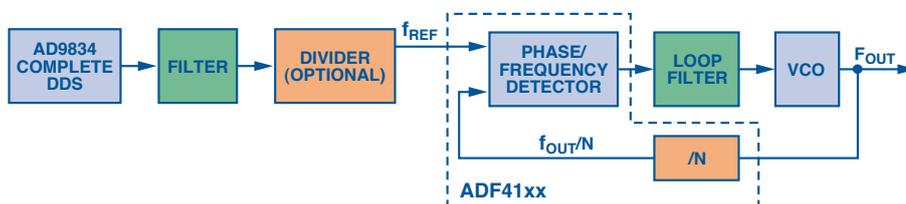


図3. PLLの基準周波数ジェネレータとしてのDDS

限されます。結果的にフィルタ帯域幅と中心周波数の選択は、スイッチング速度、ノイズ性能、必要とする連続的な周波数範囲という条件でのトレードオフになります。

DDSが生成したオフセット周波数を利用するPLL: 図4は、DDSが生成したオフセット周波数を使用するフェーズ・ロックド・ループ・シンセサイザです。

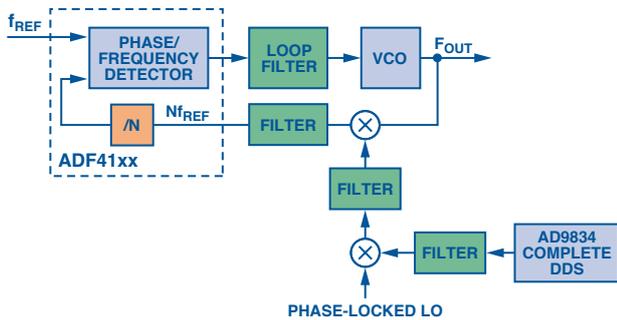


図4. AD9834 DDSがADF41xx PLL用のオフセット周波数を生成

この回路は、精密に設定可能なDDS周波数を使用して局部発振器の周波数を変換して和/差の周波数を生成します。得られた周波数にフィルタをかけ、基準周波数を変換させたかたちの以下のような出力周波数を生成できます。

$$f_{OUT} = Nf_{REF} \pm (f_{LO} \pm f_{OFFSET})$$

これは多重ループ・シンセサイザの設計に似ていますが、微細な周波数ステップPLLループを、1個のDDSで置き換えています。このハイブリッド・シンセサイザのDDSで得られる微細な周波数分解能は、多重ループを持つPLLの周波数分解能に比べて優れています。

PLLのステップは粗く、前に述べたようにPLLの(局部発振器の)出力周波数は入力基準周波数(f_{REF})と同じ基本分解能です。DDSにより、PLLの粗いそれぞれのステップ間で微細なステップを実現できます。したがって最終的な出力ステップ・サイズはDDSのステップ・サイズになります。50MHzのマスター・クロックのAD9834を使用すれば、0.2Hzのステップ・サイズが実現可能です。

データ・エンコーディングでのDDS

DDSデバイスは周波数と位相を簡単に可変できるため、位相および周波数変調用のデータを搬送波に変調するとき特に便利です。ここでは初期の無線電に立ち戻って、2つの関連するアプリケーションをご紹介します。

FSK変調: バイナリ周波数シフト・キーイング (FSK) は、最も簡単なデータ変調方式の1つです。データにより、連続搬送波を2つの離れた周波数の1つにシフトすることによって送出されます(バイナリ動作)。一方の周波数 f_1 を「マーク」周波数(バイナリ1)、もう一方の周波数 f_0 を「スペース」周波数(バイナリ0)とします。図5はデータと送信される信号の関係を示しています。

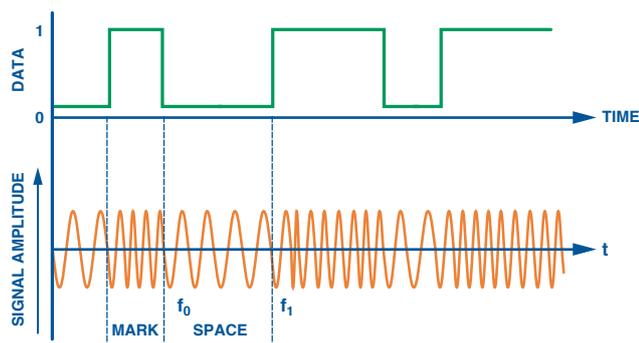


図5. FSK変調

この変調方式は、DDSで簡単に実現できます。出力周波数を表すDDSの周波数同調ワードを、送信する0と1のパターンに同期して変化させることで、 f_0 と f_1 を生成します。送信前にユーザは、選択する周波数に対応した同調ワードをデバイスに設定しておきます。AD9834の場合、FSK変調のために2個の周波数レジスタを使用できるので便利です。デバイスの専用ピン(FSELECT)を使用して、送信パターンに対応する同調ワードを設定した周波数レジスタを選択します。図6のブロック図は、FSK変調の実現例です。

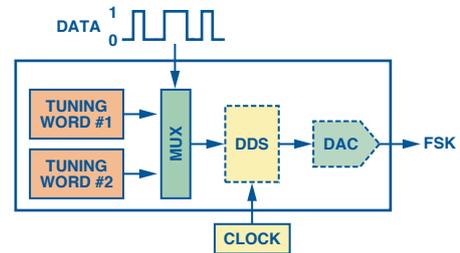


図6. DDSベースのFSKエンコーダ

PSK変調: 位相シフト・キーイング (PSK) も、データ変調の簡単な形式です。PSKでは、搬送波周波数は一定であり、送信される信号の位相を変化させて情報を伝達します。

さまざまな方式でPSKを実現することができます。2つの信号位相(0°と180°)だけを用いる最も簡単な方式は、一般にバイナリPSK (BPSK)と呼ばれています。0°はロジック1に対応し、180°はロジック0に対応します。受信される各ビットの状態は、先行するビットの位相によって決定されます。位相が変化しない場合、信号状態は同じままです(ローまたはハイ)。位相が反転(180度だけ変化)すると、信号状態が変化します(ロー→ハイ、またはハイ→ロー)。

PSK変調は、DDS製品で簡単に実現できます。ほとんどのデバイスには、位相値を格納できる独立したレジスタ(位相レジスタ)があります。このレジスタ値は、搬送波周波数を変更することなく、搬送波の位相に直接加算されます。レジスタの内容を変更することで、搬送波の位相が変化し、PSK出力信号が生成されます。高速変調を必要とするアプリケーションの場合、AD9834では、専用の入力ピン(PSELECT)を使って、あらかじめ値を格納した位相レジスタを選択することができます。このピンを切り替えることで、必要に応じて搬送波を変調します。

その他の位相角を使用することもあります。もっと複雑なPSKでは、4または8つの異なる位相を使用します。これにより各位相変化で、BPSK変調より高速レートでバイナリ・データを送信することができます。たとえば4相変調(直交PSK:QPSK)では、可能な位相角は0°、+90°、-90°、180°です。各位相シフトで、2つのデータ・ビットを表現できます。AD9830⁹、AD9831¹⁰、AD9832¹¹、AD9835¹²は4個の位相レジスタを用意しています。複数レジスタのさまざまな位相オフセット値を連続的に更新することで、複雑な位相変調方式を実現することができます。

ソノブイ・アプリケーション: DDSはソノブイ通信に便利です。ソノブイ(ソナー内蔵無線浮標)は、水中に置かれ、海の周囲音をキャプチャする機器です。ソノブイの一般的なアプリケーションとしては、地震のほか、潜水艦やクジラなどの水中の目標物の探知、位置標定、識別、追跡があります。多数のソノブイを使用すれば、目標物の位置、速度、方向を判定することもできます。

ソノブイは、浮き、無線トランシーバ、バッテリー、ハイドロフォンの4つの主要部品から構成されています。ハイドロフォンは、音圧波を電圧に変換する水中センサーであり、変換された電圧は増幅され水面の「浮き」に送られます。無線信号は、通常は飛行機または船に搭載されているアンテナと無線受信機によって受信されます。

アクティブ・ソノブイは、物体に向けて音波を出し、反射された信号を受信します。物体までの距離と方向は、反射信号から求めることができます。トランスデューサを使って水中に向かって音波を出し、戻ってくるエコーを処理します。エコーは増幅してVHF無線信号で送信します。パッシブ・ソノブイは音波を出さず、入ってくる音をキャプチャするだけです。いずれのソノブイも、データを船または飛行機へ送信しますが、その際によく使われるのがスペクトル拡散通信です。これはランダム・ノイズに似せて、めまぐるしく周波数をホッピングするものです。DDSは、周波数ホッピングのための送信部と受信部のどちらにもよく使用されます。

AD9834は、ソノブイの送信部の周波数発生源として最適です(図7)。一般的な送信周波数は136MHz~174MHzの範囲です。

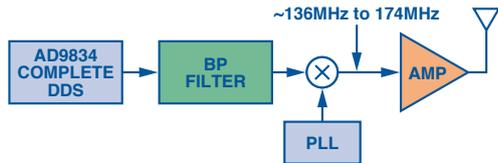


図7. ソノブイ送信部のDDS

図8は、GPSで位置を調べるための代表的なレシーバのブロック図です。

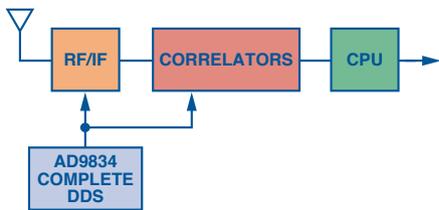


図8. ソノブイ受信部のDDS

ソノブイの受信部分は、GPSアンテナ、ロー・ノイズ・アンプ、ダウン・コンバージョンのフロントエンド段で構成されています。ダウン・コンバージョンはDDSで駆動します。フロントエンドからの信号をサンプリング、デジタル化し、その結果として得られたデータ・ストリーム(アンテナから見えるすべてのGPS衛星のスペクトル拡散データが含まれます)をスペクトル拡散処理のために相関器に送ります。相関処理された出力はCPUで変換し、ソノブイ自身の座標を標定できます。

微調整ができるDDSは、送信機と受信機のどちらにも応用できます。低消費電力(25mW)で低価格のAD9833/AD9834は、ソノブイなど、バッテリー駆動の使い捨てアプリケーションに最適なソリューションです。

光ファイバのチャンネル識別: 光ファイバ・ケーブルを使用する通信によって、メタル通信技術に比べて使用可能な帯域幅と容量が大幅に増えました。複数のチャンネルを使用すれば容量をさらに増やすことができますが、これは波長分割多重(WDM)によって比較的 low 価格で実現されています。

WDMは、複数の同時入力データ・ストリームに対し異なる光波長(カラー)を組み合わせ、複数のチャンネルを合成したもの(「白色」光)を1本の光ファイバで送信します。合わせて同じリンク内で異なるプロトコルを使用することができます。受信側で、光を構成要素ごとに分離し、復調します。

すべての信号を同時に送信するわけですが、どの信号がどのチャンネルから送信されたかを識別できると便利です。チャンネルを識別する1つの方法は、識別可能なパラメータ(振幅、周波数、位相など)を持つパイロット信号を各チャンネルのデジタル・データに重畳しておくことです。光トランスミッタ内では、レーザ・ダイオードを変調する電流にパイロット信号を重畳します。この仕組みを図9に示します。

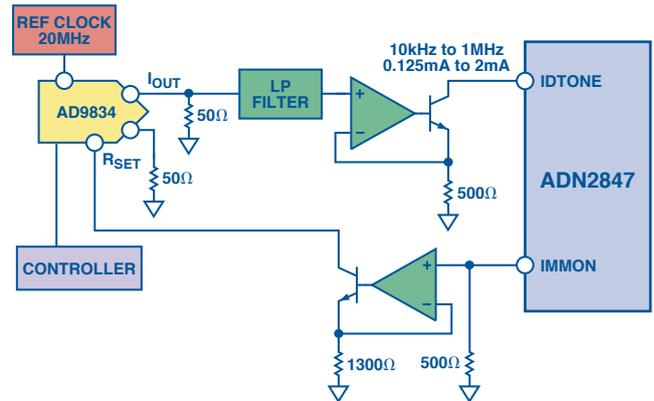


図9. 光ファイバ通信アプリケーションでのDDS

ADN2847レーザ・ダイオード・ドライバは、50Mbps~3.3Gbps間での任意のレートで動作します。WDMのファイバ識別用のIDTONEに外部からシンク電流を供給し、「optical 1」レベルの最小 I_{mod} の2%~最大 I_{mod} の10%での可能な範囲で光変調します。AD9834は、変調波形を生成し、500オーム抵抗の両端の電圧を制御することにより、IDTONEのシンク電流を制御します。光変調電流の大きさが得られるIMMONピンのDC電流を帰還ループで使用し、 R_{SET} ピンを介してAD9834の出力レベルを制御します。

結論

ダイレクト・デジタル・シンセシスは、デジタル調整可能な高分解能の周波数と位相を持つアナログ波形を生成し、テスト、測定、通信などの多種多様なアプリケーションに利用することができます。集積回路のDDSデバイスは、コンパクトで、必要な電力とスペースがわずかであり、低価格で、簡単に使用できます。

参考文献

- ¹<http://www.analog.com/library/analogDialogue/archives/38-08/dds.html>
- ²http://www.analog.com/library/analogDialogue/archives/30-3/single_chip.html
- ³<http://www.analog.com/jp/DDS>
- ⁴<http://www.analog.com/jp/AD9958>
- ⁵<http://www.analog.com/jp/AD9959>
- ⁶<http://www.analog.com/jp/AD7866>
- ⁷<http://www.analog.com/jp/ADF4106>
- ⁸<http://www.analog.com/jp/AD9834>
- ⁹<http://www.analog.com/jp/AD9830>
- ¹⁰<http://www.analog.com/jp/AD9831>
- ¹¹<http://www.analog.com/jp/AD9832>
- ¹²<http://www.analog.com/jp/AD9835>