

アプリケーション・エンジニアに 尋ねる - 31

オペアンプをコンパレータとして 使用することは可能でしょうか？

著者：Reza Moghimi (reza.moghimi@analog.com)

Q. コンパレータとは何ですか？

オペアンプとはどう違うのでしょうか？

A. コンパレータとは、簡単に言えば2つの入力のうち、どちらの電圧が高いのかを判定するデバイスです。例えば、一方の入力には判定の対象になる入力電圧、もう一方の入力には比較の基準（閾値）になるリファレンス電圧を印加しておくとしします。それにより、入力電圧がリファレンス電圧よりも高いか低いかを比較して結果を出力します。高いゲインを備えているので、その結果としては、出力可能な上限値または下限値に相当する電圧レベルが得られます。例えば、入力電圧の方が高ければハイ（論理レベルの1）が出力され、入力電圧の方が低ければロー（論理レベルの0）が出力されるといった具合です。

コンパレータは様々な用途で使用されます。例えば、極性の判定、1ビットのA/D変換、スイッチの駆動、矩形波／三角波の生成、パルスエッジの生成などに用いられます。

高いゲインを備えるオペアンプであれば、理論上はコンパレータとして提供されているデバイスと同様に比較処理用に使用できるはずですが、しかし、そのような使い方をした場合、不都合が生じる可能性があります。なぜなら「悪魔は細部に宿る (the devil is in the details)」からです。オペアンプとして設計されたデバイスと、コンパレータとして設計されたデバイスの間には、いくつかの基本的な違いが存在します。例えば、多くのコンパレータ製品は、デジタル回路と共に使用することを想定し、より使いやすくなるためのラッチ出力を備えています。また、すべてのコンパレータ製品については、デジタル回路の電圧レベルの仕様と互換性を持つように出力レベルの設計が行われています。それ以外にも、設計者にとって重要な意味を持つ違いがいくつか存在します。

Q. オペアンプをコンパレータとして使用できるケースは存在しないということですか？

A. アプリケーションの中には、オフセットとドリフトが小さく、バイアス電流が少なく、低コストのコンパレータを必要とするものがあります。そのような場合には、オペアンプをコンパレータとして使用することを検討すべきです。その一方で、オペアンプは選択肢にはなり得ないアプリケーションも数多く存在します。なぜなら、オペアンプでは、出力が飽和した状態から回復するまでの時間が長くなります。また、伝搬遅延の値も大きくなります。加えて、デジタル回路の仕様に出力を適合さ

せるのに手間がかかります。更に、動的な安定性も懸念材料になるからです。

とはいえ、上記のとおり、オペアンプをコンパレータとして使用することによってコストと性能の面でメリットが得られるケースが存在することも事実です。したがって、両者の類似点と相違点を正しく理解すれば、一般的にはコンパレータよりも低速なオペアンプを活用できる可能性はあります。どのような場合でも、コンパレータを単純にオペアンプに置き換えても構わないなどということはありません。しかし、高い精度で比較を行いたい低速のアプリケーションの場合、オペアンプ製品によっては、ノイズとオフセットが大きいコンパレータを使用するよりも良い結果が得られます。入力の変化が低速なアプリケーションでは、ノイズが原因でコンパレータの出力が急速に上下に変動することがあります（これについては「[Curing comparator instability with hysteresis \(コンパレータの不安定性をヒステリシスで補償する\)](#)」Analog Dialogue, Volume 34, 2000をご覧ください)。また、1個のオペアンプと1個のコンパレータの代わりにデュアルオペアンプを使用できれば、コストやプリント基板上の実装面積を削減できる可能性があります。例えば、クワッドオペアンプが備える4つのオペアンプのうち3つを既に使用している状態で、2つのDC信号や変化が遅い信号の比較を行う必要があるとします。その場合にも、残る1つのオペアンプをコンパレータとして使用できれば大きなメリットが得られます。

Q. 最後の例は、4つ目のオペアンプを、コンパレータとして使用して構わないということですか？

A. 多くのシステム設計者にとっては、その判断を下すのが難しいことなのです。実際、当社にはその種の質問が数多く寄せられます。その4つ目のオペアンプによって本当に簡単に比較機能を実現できるのであれば、4つ目のオペアンプが余っている状態でもう1個コンパレータを購入するのはナンセンスです。しかし、先ほども述べたように、どのような場合でもコンパレータをオペアンプで置き換えても構わないというわけではありません。例えば、そのアプリケーションでは、信号の比較にかかる時間を1マイクロ秒未満に抑えなければならないとします。その場合、コンパレータを追加することがおそらく唯一の選択肢になります。繰り返しになりますが、オペアンプとコンパレータの内部構造の違いと、その違いがICの性能にもたらす結果、アプリケーションに及ぶ影響について理解しておくことが重要です。そうすれば、特に問題を生じさせることなく、4つ目のオペアンプをコンパレータとして使用することのメリットを享受できる可能性があります。

オペアンプとコンパレータは、ICベースの同じアンプ技術から枝分かれして開発されたものと言えます。以下では、これら2つのデバイスのパラメータの違いについて説明します。それを通して、オペアンプをコンパレータとして使用したい場合に役立つヒントを提示したいと思います。

Q. では、改めて質問します。オペアンプとコンパレータにはどのような違いがあるのですか？

A. 一般に、オペアンプはクローズドループ（帰還）回路を構成した場合に、特定の線形出力範囲において、高い精度と安定性（DC的な安定性と動的な安定性）が得られるように最適化されています。特に、動的な安定性を保つために、オペアンプ製品の内部では補償用のコンデンサが使用されています。ただ、オペアンプをコンパレータとして使用する場合には、オープンループの構成をとることになります。その出力が上限値と下限値の間をスイングする場合、補償用のコンデンサの影響で、出力が飽和した状態から抜け出すまでに相応の時間を要してしまいます。結果として、出力は上限値と下限値の間で緩やかに遷移します。一方、コンパレータはオープンループの状態を使用することを前提として設計されます。その出力は、2つの入力の差の符号に応じて、上限値と下限値（いずれも定められた電圧値）の間をスイングします。オペアンプとは異なり、このような設計のコンパレータには補償用のコンデンサは必要ありません。そのため、動作速度をかなり高めることができます。

コンパレータに対する入力電圧が、リファレンス電圧にオフセット V_{OS} を加えた値（リファレンス電圧が0Vであればオフセットのみ）に、（ゲインの制約と出力の非直線性に起因して必要となる）オーバードライブを加えた値よりも大きかったとします。その場合、コンパレータはハイ（論理レベルの1）に相当する電圧を出力します。一方、入力が V_{OS} とオーバードライブの和よりも低い場合には、コンパレータの出力はロー（論理レベルの0）になります。このように動作することから、コンパレータは、1ビットのA/Dコンバータだと見なすことができます。

コンパレータとオペアンプとでは、仕様の規定方法が異なる場合があります。例えば、理想的なオペアンプでは、2つの入力電圧が完全に等しい場合、特定の間レベルの電圧が出力されるはずですが。現実のオペアンプの場合、2つの入力に不均衡が存在するため、2つの入力電圧にわずかな差（つまりは電位差）がなければその状態にはなりません。その状態を得るために加える必要がある電位差のことをオフセット電圧と呼びます。一方、コンパレータではオフセット電圧という言葉がそれとは異なる意味を持ちます。その定義においては、1と0に相当する出力電圧の中央値が基準になります。例えば、TTL互換の出力を備えるコンパレータの場合、出力がローの場合の具体的な値は0.4V未満と規定されます。それに対し、低電圧で動作するオペアンプの場合、出力がローの場合の具体的な値は、負の電源レールに非常に近い値になります（例えば、単電源のシステムの場合は0Vに近い値）。図1に示したのは、単電源のオペアンプとコンパレータのモデルです。いずれも1mVの差動入力電圧を印加することで、出力がローになっています。但し、両者の値は大きく異なることがわかります。

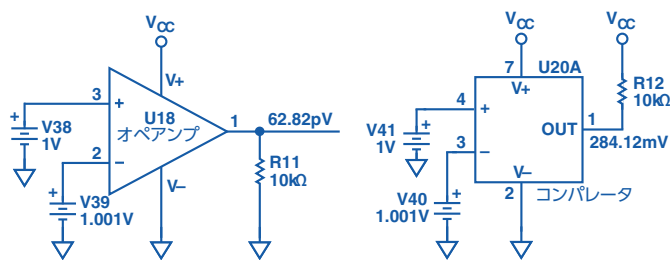


図1. 単電源のオペアンプとコンパレータのモデル。入力電圧に-1mVの差がある場合の動作を表しています。オペアンプの出力電圧は約63pV、コンパレータの出力電圧は約280mVであり、値が大きく異なることがわかります。

コンパレータは、2つの電圧レベルをできるだけ高速に比較するためのデバイスです。そのため、オペアンプであれば一般的に内蔵している補償用のコンデンサ（ミラー・コンデンサ）は備えていません。その出力回路は、オペアンプと比べてより柔軟に励起することが可能です。補償用の回路が存在しないことから、コンパレータの帯域幅は非常に広がります。通常のオペアンプでは、プッシュプル型の出力回路が用いられます。それにより、特定の電源電圧の間で基本的に対称的にスイングする信号を生成します。それに対し、一般的なコンパレータは、エミッタが接地されたオープンコレクタ出力を備えています。このことは、コンパレータの出力は、コレクタに値の小さい負荷抵抗（プルアップ抵抗）を接続し、メインの正の電源とは異なる電圧に帰還できるということを意味します。そのため、コンパレータは様々なロジック製品ファミリに接続することが可能です。値の小さいプルアップ抵抗を使用することは、スイッチング速度とノイズ耐性の向上につながります。但し、消費電力は増加します。

コンパレータは、負帰還の構成で使用されることはほとんどありません。したがって、その（差動）入力インピーダンスに対して、オペアンプ回路の特徴であるループ・ゲインが働くことはありません。結果として、入力信号は、コンパレータのスイッチングに伴う負荷の変動と（小さな）入力電流の変動の影響を受けることになります。条件によっては、駆動ポイントのインピーダンスについて考察する必要があるでしょう。負帰還を利用する場合、オペアンプの動作は線形出力領域内に維持されます。それにより、内部動作点のほとんどはほぼ変動しなくなります。それに対し、正帰還は、コンパレータを強制的に飽和させるため（また、ノイズに対する感度を抑えるためのヒステリシスを提供するため）に使用されます。通常、コンパレータの入力は大きな信号振幅に対応できるようになっています。一方、その出力はインターフェースの要件に基づいて範囲が制限されます。したがって、コンパレータの内部ではレベル・シフトの処理が高速で行われることになります。

上述したオペアンプとコンパレータの違いは、いずれも1つの理由に基づいています。それは、コンパレータでは高速に変化する信号をできるだけ素早く比較できるようにしたいということです。但し、比較の対象となるのが低速の信号であり、なおかつmV未満の分解能が求められるアプリケーションも存在します。そのような場合には、アナログ・デバイスが提供するレールtoレールのオペアンプ製品の方が、コンパレータよりも適切な選択肢になる可能性があります。

Q. 全般的な違いについては理解できました。オペアンプをコンパレータの代わりに使用したい場合、設計者としてはどのような点に注意すればよいのでしょうか？

A. 主に、6つの注意点について考慮する必要があります。以下、それぞれについて詳しく説明していきます。

1. V_{OS} と I_B の非直線性と入力共通モード電圧の関係について考察する

コンパレータについては、1つの入力端子をグラウンドに接続し、シングル・エンド入力で使用するという方法が一般的です。その最大の理由としては、入力段において共通モード電圧を除去する能力が低いことが挙げられます。一方、多くのオペアンプは共通モード電圧を除去する能力が非常に高く、大きな共通モード電圧が存在する状態でも μV のレベルの電圧の差を検出することができます。図2に示したのは、オペアンプICである「AD8605」をオープンループの状態で作動させた場合の応答例です。3Vの共通モード電圧に100mVの差動ステップ電圧が重畳された場合の動作を表しています。

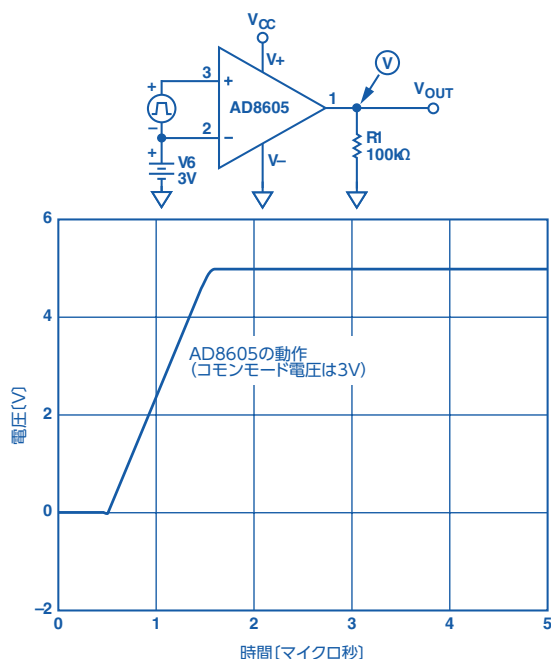


図2. AD8605をオープンループの状態で作動させた場合の応答例。
3Vの共通モード電圧に100mVの差動ステップ電圧が重畳している場合の動作を表しています。0Vから5Vまで基本的に線形に遷移し、飽和している状態もクリーンである点に注目してください。

しかし、レールtoレール入力の多くのオペアンプは、入力共通モード電圧範囲において入力オフセット電圧 V_{OS} と入力バイアス電流 I_B が非線形性を示します。そうしたオペアンプを使用する場合には、それによる変動を考慮に入れて設計を行わなければなりません。0Vの共通モード電圧を閾値として設定し、それとは異なる共通モード・レベルでオペアンプを使用すると、想定どおりの論理レベルが得られない可能性があります。例えば、共通モード電圧が0Vの場合のオフセット電圧が2mV、共通モード範囲全体におけるオフセット電圧が5mV～6mVのオペアンプ製品があったとします。それをコンパレータとして使用する場合、その範囲内のいずれかのレベルで3mVの差を比較すると、誤った結果が出力されるかもしれません。

2. 入力保護用のダイオードに注意する

多くのオペアンプ製品は、入力部に保護用の回路を備えています。2つの入力に、ダイオードの公称順方向電圧（例えば、0.7V）よりも大きな差動電圧が印加されると、保護用のダイオードが導通して入力が短絡してしまいます。したがって、オペアンプの入力構造を調べ、想定される入力信号の範囲に対応できることを確認することが重要です。「OP777/OP727/OP747」など、なかには保護用のダイオードを備えていないオペアンプ製品も存在します。それらの入力部は、電源電圧のレベルまでの差動信号に対応できます。

図3は、OP777の入力に大きな差動信号を印加した場合の応答を示したものです。ご覧のように、期待通りの動作が得られています。しかし、多くのオペアンプ製品では、この条件で使用すると入力が短絡するという事です。CMOS入力のオペアンプは保護用のダイオードを備えていないので、入力差動電圧をレールtoレールでスイングさせることができます。但し、そのような大きな差動信号を入力に印加すると、オペアンプの各種パラメータの値が大きく変化することがあるので注意してください。

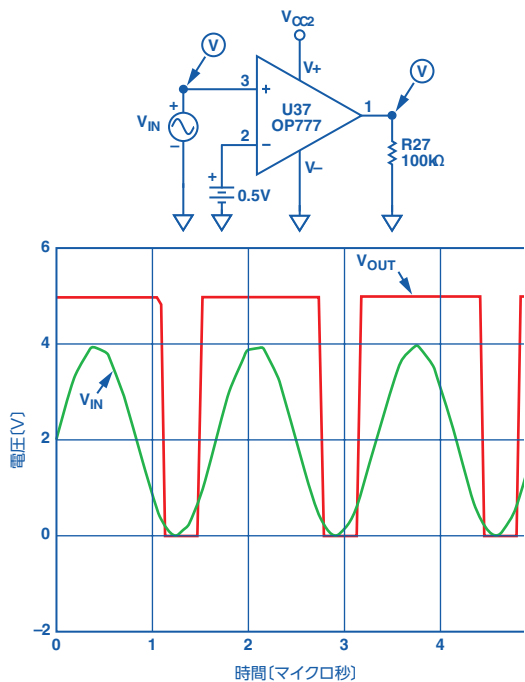


図3. OP777の応答。振幅が±2V、周波数が1kHzの信号（バイアス電圧は2V）を、0.5VのDCレベルと比較した場合の結果です。このような大きな振幅の信号を入力しても位相の反転は生じていません。但し、必要なオーバードライブが約0.3Vであることから、負の電源レールから0.5Vというコモンモード・レベルにおいてゲインが非常に低くなります。

3. 入力電圧範囲の仕様と位相の反転の可能性に注意する

同一レベルの電圧が入力された場合、一般的なオペアンプは正常に動作します。それに対し、コンパレータでは通常、入力部に大きな差動電圧振幅が生じます。レールtoレール入力に対応していないコンパレータ製品の中には、コモンモード入力電圧の範囲が制限されているものもあります。そのコモンモード範囲を超える入力が入力された場合、（規定された信号の範囲内には収まっていたとしても）コンパレータは誤った応答を示す可能性があります。JFETやバイポーラを採用して設計された旧来のオペアンプ製品でも、この現象が生じることがあります。入力コモンモード電圧が限界値（IVR）を超えると、出力において位相の反転が生じます。この現象によって、悪影響が生じるおそれがあります。これについては、「Ask The Applications Engineer-6」で取り上げている信号波形の図をご覧ください。このような懸念があることから、オーバードラ

イブを行った場合でも位相の反転が生じないオペアンプを選択することが不可欠です。なお、この問題についてはレールtoレール入力を備えるオペアンプを採用すれば解決できます。

4. 飽和からの回復について考察する

通常のオペアンプは、高速コンパレータとして使用するケースを想定して設計されているわけではありません。そのため、オペアンプの出力がいずれかの限界値まで駆動されると、個々のゲイン段が飽和し、補償用のコンデンサと寄生容量に電荷が蓄積されます。オペアンプとは異なり、コンパレータには内部の飽和を防ぐためのクランプ回路を追加するという設計が適用されています。オペアンプの場合、飽和した状態に達すると、回復するまでの時間が必要になります。出力部の構造と補償用の回路にもよりますが、新たに最終的な出力値に遷移するのが遅くなります。そのため、コンパレータとして使用する場合には、クローズドループの構成で使用する場合よりも低速になります。多くのオペアンプ製品のデータシートには、飽和からの回復に関する情報が記載されています。図4に示したのは、広く使われている2つのオペアンプ製品「AD8061」とAD8605の例です。いずれも、飽和した状態から回復するまでの挙動を時間軸で表しています。これらのオペアンプの出力構造には、プッシュプル型でレールtoレールに対応する標準的なコモンエミッタが使われています。

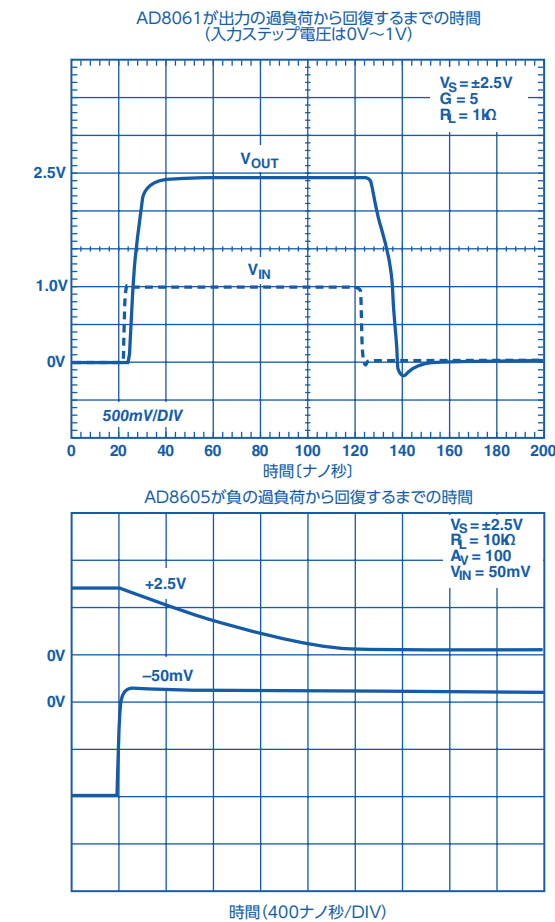


図4. AD8061/AD8605をクローズドループの構成で使用した場合の回復時間

5. 遷移時間に影響を与える要因に注意する

オペアンプとコンパレータの大きな違いは速度です。コンパレータが2つの入力信号を比較して、その出力が2つのロジック・レベルの midpoint に達するまでにかかる時間を伝搬遅延と呼びます。通常、伝搬遅延はオーバードライブと共に規定されます。オーバードライブとは、定められた時間内にスイッチングするために必要となる入力電圧とリファレンス電圧の差のことです。図5b～図5eのグラフは、レールtoレールに対応する複数のCMOSアンプの応答を、広く使われているコンパレータの応答と比較したものです。オペアンプ回路は、すべて図5aに示すように構成しました。入力電圧 V_{IN} は、0Vを中心として $\pm 0.2V$ の範囲で変化させます。コンパレータについては、グラウンドに接続された負荷の代わりに、 $10k\Omega$ のプルアップ抵抗を使用しました。オペアンプの速度は製品によって大きく異なります。いずれにせよ、飽和と低いスルー・レートが原因となって、コンパレータよりもはるかに速度が劣ることがわかります。

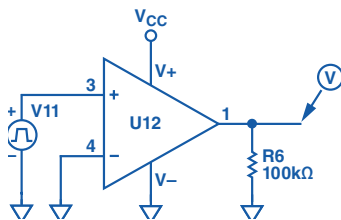


図5a. オペアンプ回路の構成

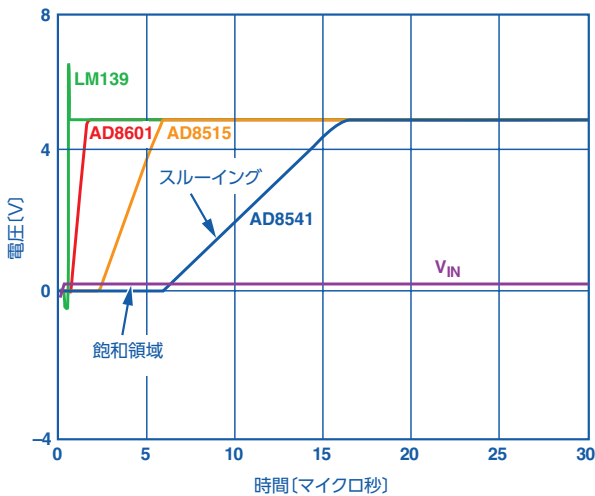


図5b. 正のステップ

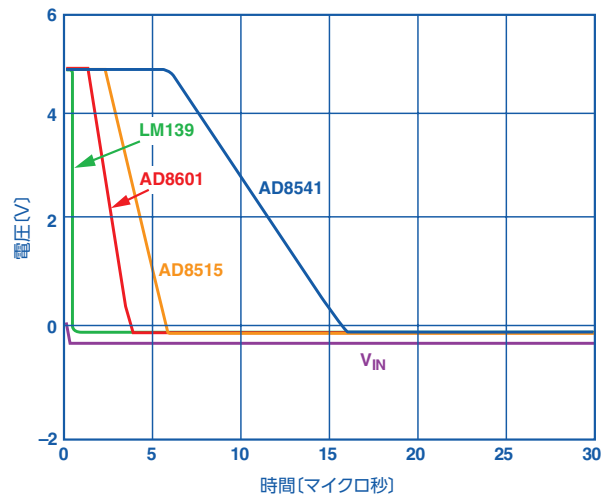


図5c. 負のステップ

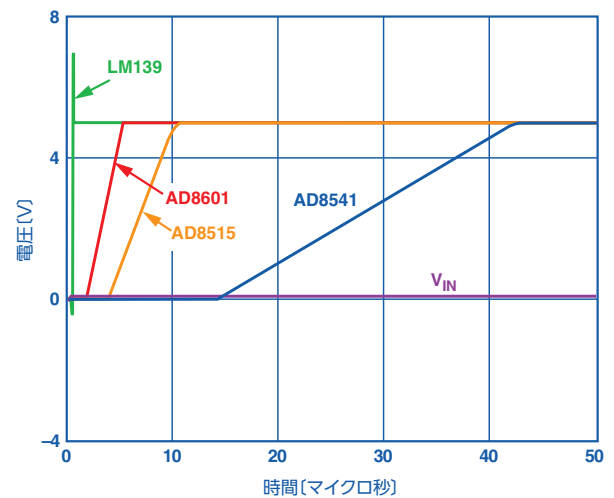


図5d. 正のステップ

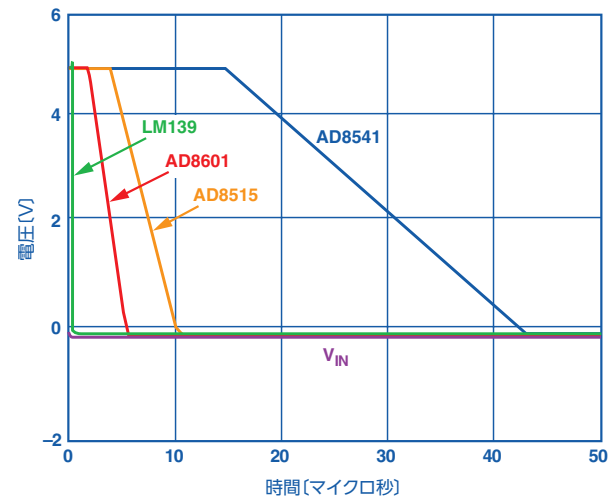


図5e. 負のステップ

図5. オープンループ構成のオペアンプとコンパレータの応答の比較。
0.2Vで駆動した場合の結果です。図5aはオペアンプ回路の構成を表しています。図5bは正のステップ信号に対する応答、図5cは負のステップ信号に対する応答です。図5d、図5eは、印加する信号を50mV、オーバードライブを20mV、周期を10マイクロ秒に設定した場合の結果です。図5dは正のステップ信号に対する応答、図5eは負のステップ信号に対する応答を表しています。

品番	電源電流 (μA)	オフセット 電圧 [mV]	電源電圧 範囲 [V]	スルー・レート [V/ マイクロ秒]
AD8515	350	5.00	1.8 ~ 5.0	5
AD8601	1000	0.05	2.7 ~ 5.0	4
AD8541	55	6.00	2.7 ~ 5.0	3
AD8061	8000	6.00	2.7 ~ 8.0	300
LM139	3200	6.00	5.0 ~ 3.6	---

多くのコンパレータでは、オーバードライブとして2mV~5mVという値が規定されています。それに対し、非常に精度が高く入力オフセットが小さいオペアンプの場合、わずか0.05mVのオーバードライブによって信頼性の高い動作を得ることができます。入力に印加されるオーバードライブの大きさは、伝搬遅延に大きな影響を及ぼします。図6は、様々なオーバードライブ電圧に対するAD8605の応答を示したものです。

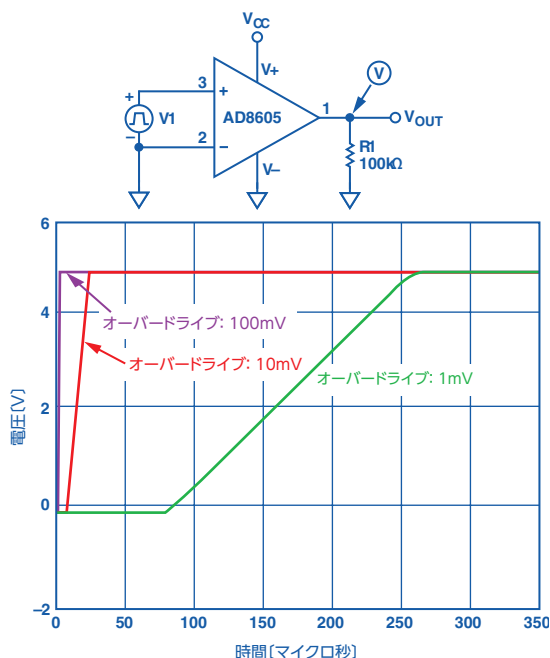


図6. 異なるオーバードライブ電圧に対するAD8605の応答。同オペアンプをコンパレータとして使用し、ステップ信号を入力した場合の結果です。オーバードライブが1mV、10mV、100mVの場合の波形を示しました。

オペアンプの速度は、消費電力の増加が許されるなら、大幅に高めることができます。実際、立上がり時間と立下がり時間の面で、コンパレータに匹敵するレベルを達成することも可能です。図7にその様子を示す例を示しました。この例では、スルー・レートが300V/マイクロ秒のAD8061をオープンループの構成で動作させています。図はゼロ点をまたがる正弦波を入力した場合の応答であり、出力が回復するまでにかかる時間は19ナノ秒です。しかし、オペアンプをコンパレータとして使用する場合には、そ

の消費電力が最大の欠点になることが多いでしょう。通常は、それよりも電源電流 I_{SV} が少なく、適切に動作するコンパレータ製品が見つかるはずですが、もちろん、AC電源ラインにつないで使用する機器であれば、一般的に消費電力は大きな問題にはなりません。また、多くのオペアンプ製品はシャットダウン機能を備えており、消費電力を節約するために活用できます。その種の機能をコンパレータ製品が備えていることはほとんどありません。

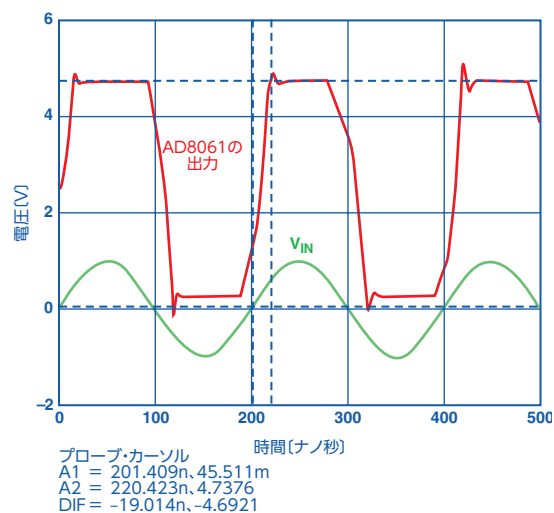


図7. AD8061 をゼロクロス・コンパレータとして使用した場合の応答

図8は、代表的なコンパレータ製品である「LM139」とAD8061を含む3種のオペアンプ製品のステップ応答を比較したものです。各オペアンプは、図6と同じくオープンループの形で構成しています。図8からわかるように、AD8061は300ナノ秒未満という高速な応答を示しています。つまり、LM139を速度の面で上回っています。ただ、その速度は、多くの消費電流と引き換えに達成されています。

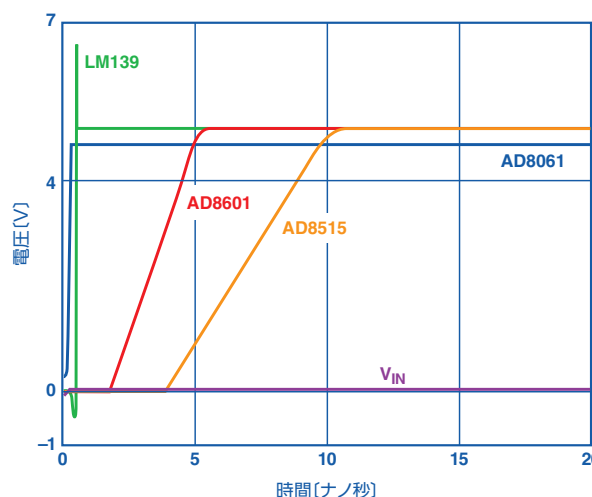


図8. 代表的なコンパレータ製品と3種のオペアンプ製品のステップ応答の比較。AD8061の応答が特に高速である点に注目してください。

6. 異なるロジック・ファミリとのインターフェースについて 考察する

現在では、レール to レール出力の様々なオペアンプ製品が提供されています。その多くは、5V ~ 15V の単電源で動作します。そのため、専用のインターフェース回路を追加することなく、TTL 互換 / CMOS 互換の出力を簡単に得ることが可能です。ロジック回路とオペアンプが同じ電源を共有している場合、レール to レールのオペアンプは TTL/CMOS のロジック・ファミリを極めて適切に駆動できます。しかし、オペアンプとロジック回路がそれぞれ異なる電源電圧を必要とする場合には、インターフェース回路を追加しなければなりません。例えば、± 5V の電源を使用するオペアンプで、5V の電源を使用するロジック回路を駆動しなければならないケースがあったとします。その場合、ロジック回路に -5V を印加すると破損するおそれがあります。したがって、インターフェース回路の設計には十分に注意を払わなければなりません。

図 9 に示したのは、両電源のオペアンプ「OP1177」をロジック回路に接続した回路です。図 10 には、100mV で同オペアンプをオーバードライブした場合の応答を示しました。電源が ± 5V である場合、± 15V の場合と比べて静止時の消費電力は少なくなります。また、出力段の消費電力に起因する熱の帰還も最小限に抑えられます。加えて、電源電圧が低い方が、出力が遷移する電圧範囲は狭くなります。そのため、OP1177 の立ち上がり時間と立ち下がり時間も短くなり、出力応答は高速になります。

OP1177 の出力部には保護用の回路が存在しないので、出力は $+V_{CC2}$ と $-V_{EE2}$ の間をスイングすることになります。それらの電圧レベルは、下流のロジック回路に悪影響を及ぼすおそれがあります。図 9 のトランジスタ Q2 とダイオード D2 は、出力が負の電圧になることを防ぎつつ、その限界値を TTL 互換の出力レベルに変換する役割を果たします。V(D2,2) の波形のように、D2 は出力をクランプし、0.7V 未満に低下することを防ぎます。Q2 の V_{CC} の値は、 V_{OUT} の波形に示されているように、適切なロジック・レベルが得られるように選択することが可能です（この例では 5V に設定しています）。

なお、図 9 の NPN トランジスタの代わりに N チャンネルの MOSFET を使用すれば、消費電力を抑えることができます。

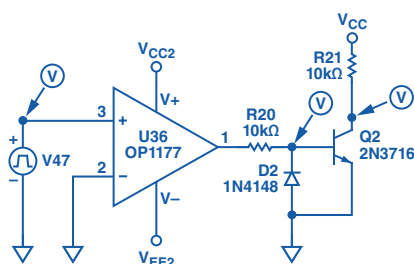


図 9. OP1177 をコンパレータとして使用するための回路。
TTL 出力に対応するための変換用 / 保護用の回路を付加しています。

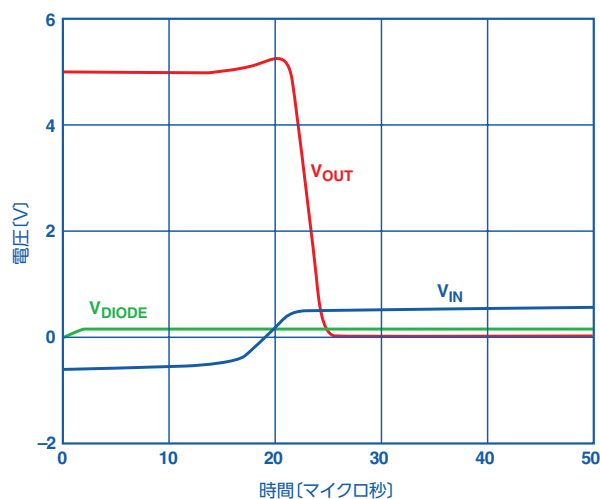


図 10. 図 9 の回路の応答

Q. 最後に付け加えることがあれば、お願いします。

- A. オペアンプは、コンパレータとして使用することも可能であり、特に低い周波数においては優れた精度を得ることが出来ます。実際、 μV のレベルの分解能で信号の比較を行いたい場合には、高精度のオペアンプが唯一の実用的な選択肢になります。マルチチャンネルのオペアンプを採用した場合、余っているオペアンプによってコンパレータの要件を満たすことができれば、コストの面でもメリットが得られます。必要なのは、オペアンプとコンパレータの類似点と相違点を理解する、オペアンプのデータシートを十分に確認して機能について正確な知識を得る、回復時間 / 速度 / 消費電力のトレードオフについて理解する、オペアンプをコンパレータとして使用するための設計について十分に検証するということです。そうした労力を惜しまなければ、設計を最適化しつつ、コストを削減することが可能になるはずです。