

アプリケーション・エンジニアに 尋ねる - 26 スイッチとマルチプレクサ

著者：Mary McCarthy、Anthony Collins

Q. アナログ・デバイスはスイッチ／マルチプレクサ製品として「ADGシリーズ」を提供していますが、それらの製品では帯域幅の仕様が規定されていません。これはなぜですか？

A. ADGシリーズのアナログ・スイッチとマルチプレクサは、数百MHzという非常に広い入力帯域幅に対応しています。ただ、この帯域幅の値だけに注目してもあまり意味はありません。高い周波数領域では、オフアイソレーションとクロストークの各性能が大きく悪化するからです。一般に、1MHzにおけるスイッチのオフアイソレーションは70dB、クロストークは-85dBといった値になります。しかし、これらの性能は20dB/decのレベルで悪化していきます。つまり、10MHzにおいてオフアイソレーションは50dBに低下し、クロストークは-65dBに増大するということです。100MHzになると、オフアイソレーションは30dB、クロストークは-45dBまで悪化します。そのため、帯域幅だけに注目しても意味がないのです。言い換えれば、オフアイソレーションとクロストークを含めて考察を行うことが重要です。個々のアプリケーションが対象とする高い周波数において、それらの仕様の悪化を許容できるか否かという判断を下す必要があります。

Q. 各スイッチ／マルチプレクサ製品のデータシートを見ると、動作電源電圧が規定されています。電源電圧によって、それぞれの性能はどのように変化するのでしょうか？

A. ADGシリーズの全スイッチ／マルチプレクサは、最小5Vまたは±5Vの電源電圧で動作します。電源電圧の影響を受ける仕様としては、タイミング、オン抵抗、電源電流、リーク電流が挙げられます。これらのうち、電源電流とリーク電流は、電源電圧を下げると減少します。例えば±15Vの電源電圧、125℃の条件で「ADG411」を使用した場合、 $I_{S(OFF)}$ と $I_{D(OFF)}$ は±20nA、 $I_{D(ON)}$ は±40nAとなります。電源電圧を±5Vに下げた場合、温度が同じく125℃であれば、 $I_{S(OFF)}$ と $I_{D(OFF)}$ は±2.5nA、 $I_{D(ON)}$ は±5nAまで減少します。電源電流 I_{DD} 、 I_{SS} 、 I_L は、±15Vの電源電圧、125℃の条件において最大5mAです。ただ、電源電圧を±5Vに変更すると、それらの値は最大1μAまで減少します。一方で、電源電圧を下げると、オン抵抗の値が増大すると共に、タイミングは厳しくなります。図1、図2は「ADG408」の性能を示したものです。オン抵抗とタイミングが、電源電圧の関数としてどのように変化するのかが見とれます。

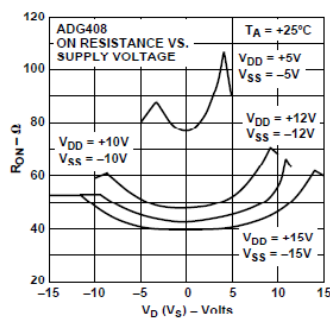


図1. オン抵抗と電源電圧の関係

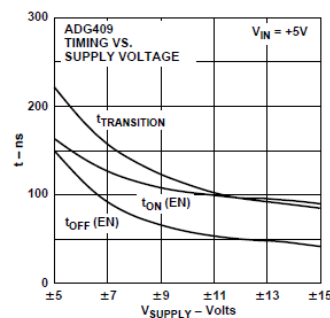


図2. タイミングと電源電圧の関係

Q. ADGシリーズの一部の製品はDIプロセスで製造されていると聞きました。このDIプロセスとはどのようなものですか？

A. DIというのは、Dielectric Isolation (誘電体分離) の略です。DIプロセスでは、各CMOSスイッチのNMOSトランジスタとPMOSトランジスタの間に絶縁層（トレンチ）が設けられます。標準的なCMOSプロセスで製造したスイッチでは、各トランジスタの間に寄生接合が形成されることになります。DIプロセスでは、その接合は形成されないで、ラッチアップが発生しないことが保証されたスイッチが得られます。トレンチを使用しない通常のプロセスでは、接合部の絶縁はPMOSトランジスタとNMOSトランジスタのNウェルとPウェルによって実現されます。すなわち、通常動作時には逆方向バイアスとなるダイオードが形成され、それによって導通が生じなくなるといことです。しかし、過電圧が発生した場合や電源の供給が停止した場合には、アナログ入力電源電圧よりも高くなり、ダイオードが順方向バイアスの状態になります。それにより、2個のトランジスタによってシリコン制御整流器（SCR：Silicon Controlled Rectifier）のような回路が形成されます。結果として、電流が大きく増幅され、最終的にはラッチアップの発生に至ります。DIプロセスで製造したスイッチには、そのダイオード構造が存在しません。そのため、ラッチアップが発生しないことが保証されるということです。

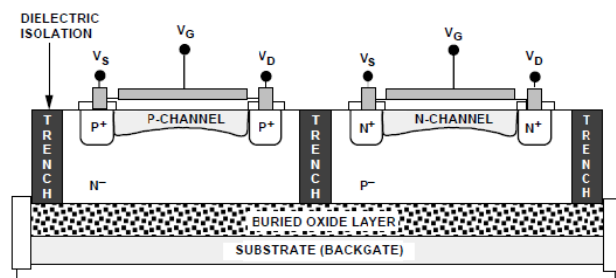


図3. DIプロセスで実現したスイッチの構造

Q. 故障保護機能を備えるマルチプレクサやチャンネル・プロテクタの動作について教えてください。

A. 故障（フォルト）保護機能を備えるマルチプレクサやチャンネル・プロテクタでは、2つのNMOSトランジスタと2つのPMOSトランジスタによってチャンネルが構成されています。PMOSトランジスタのうち1つは信号パスに配置されているわけではなく、もう1つのPMOSトランジスタのソースをバックゲートに接続するために使用されます。それにより、閾値電圧を引き下げる効果が得られ、通常動作時の入力信号範囲が拡大されます。同じ理由に基づいて、NMOSトランジスタのソースとバックゲートも同様に接続されています。故障保護に対応する製品は、通常動作時は標準的なマルチプレクサとして機能します。入力電圧が、電源電圧に基づいて設定されるいずれかの閾値電圧を超えると、チャンネルの入力にフォルト条件が生じます。閾値電圧は、電源レールに基づいて次のように設定されます。まず、正の過電圧に対する閾値電圧は $V_{DD} - V_{TN}$ によって決まります。ここで、 V_{TN} はNMOSトランジスタの閾値電圧（通常は1.5V）です。一方、負の過電圧に対する閾値電圧は $V_{SS} - V_{TP}$ となります。ここで、 V_{TP} はPMOSトランジスタの閾値電圧（通常は2V）です。チャンネルに負荷が存在しない場合、入力電圧がこれらの閾値電圧を超えると、チャンネルの出力は閾値電圧にクランプされます。

Q. 過電圧が生じた場合、各製品はどのように動作するのですか？

A. 図4、図5は、過電圧が生じた際、信号パス上のトランジスタがどのような状態になるのかを示したものです。図4は、チャンネルに正の過電圧が印加された場合の例です。NMOS、PMOS、NMOSの順に直列に並んだトランジスタがどのように動作するのかを表しています。1つ目のNMOSトランジスタは、ドレイン電圧が $V_{DD} - V_{TN}$ を超えるので飽和モードに移行します。同トランジスタのソース電圧は $V_{DD} - V_{TN}$ になります。残る2つのトランジスタは、非飽和モードで動作します。

一方、チャンネルに負の過電圧が印加された場合には、PMOSトランジスタのドレイン電圧が $V_{SS} - V_{TP}$ を超えて飽和モードに移行します。正の過電圧が発生した場合と同様に、残る2つのトランジスタは飽和しません。

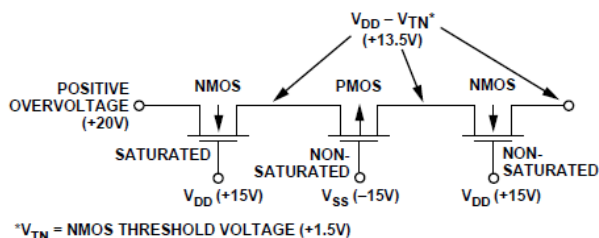


図4. チャンネルに正の過電圧が印加された場合の動作

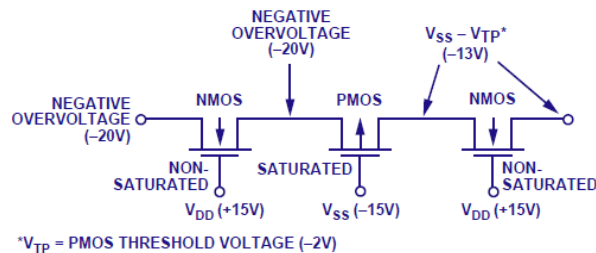


図5. チャンネルに負の過電圧が印加された場合の動作

Q. 負荷はクランプ電圧にどのような影響を及ぼすのでしょうか？

A. チャンネルに負荷がある場合、その出力は、2つの閾値の間の電圧値にクランプされます。例えば、負荷が1k Ω 、 V_{DD} が15Vの条件下で正の過電圧が生じた場合、出力は $V_{DD} - V_{TN} - \Delta V$ にクランプされます。ここで、 ΔV は非飽和状態のトランジスタにおける電圧降下（ $I \times R$ ）に相当します。図6の例の場合、クランプされたNMOSトランジスタの出力電圧は13.5Vです。残る2つのトランジスタのオン抵抗は、一般的には100 Ω 程度です。したがって、電流は $13.5V / (1k\Omega + 100\Omega) = 12.27mA$ となります。この電流により、NMOSトランジスタとPMOSトランジスタでは1.2Vの電圧降下が生じます。したがって、クランプ電圧は12.3Vになります。フォルト発生時の電流値は出力に接続された負荷によって決まり、 V_{CLAMP} / R_L となります。

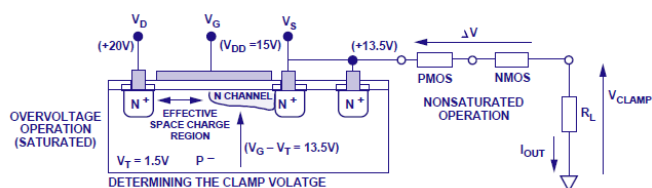


図6. クランプ値が決まる仕組み

Q. 故障保護に対応するマルチプレクサ／チャンネル・プロテクタは、電源が供給されていなくても機能するのでしょうか？

A. 電源が供給されていなかったり、瞬間的に遮断されたりした場合でも、故障保護に対応するマルチプレクサ／チャンネル・プロテクタは機能し続けます。 V_{DD} と V_{SS} が0Vの場合、図7に示すようにすべてのトランジスタはオフになり、電流値は1nA未満のレベルになります。

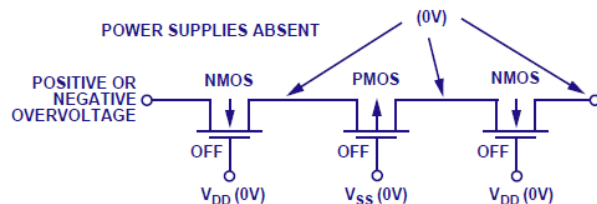


図7. 電源が供給されていない場合の状態

Q. 「チャージ・インジェクション」とは何ですか？

A. アナログ・スイッチ／マルチプレクサにおけるチャージ・インジェクション（電荷注入）とは、スイッチを構成するNMOS／PMOSトランジスタに伴う浮遊容量によって生じるレベルの変化のことです。図8に示したのは、浮遊容量も含めてモデル化したアナログ・スイッチの構造です。図9にはその等価回路を示しました。アナログ・スイッチは、基本的に並列接続されたNMOSトランジスタとPMOSトランジスタで構成されています。それにより、バイポーラの入力信号でおなじみのバスタブ型の抵抗特性が得られます。等価回路には、チャージ・インジェクションの效果に寄与する主な寄生容量を示してあります。つまり、 C_{GDN} （NMOSトランジスタのゲート・ドレイン間容量）と C_{GDP} （PMOSトランジスタのゲート・ドレイン間容量）の2つが重要な意味を持つということです。スイッチ／マルチプレクサで使用されるPMOSトランジスタのゲート・ドレイン間容量は、NMOSトランジスタのゲート・ドレイン間容量の2倍になります。両トランジスタのオン抵抗を同じ値に近づけるために、PMOSトランジスタはNMOSトランジスタの約2倍の面積で設計されるからです。つまり、市場に提供されている一般的なスイッチ製品では、PMOSトランジスタの浮遊容量の値はNMOSトランジスタの浮遊容量の約2倍になります。

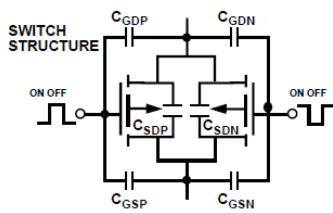


図8. 浮遊容量も含めてモデル化したCMOSスイッチの構造

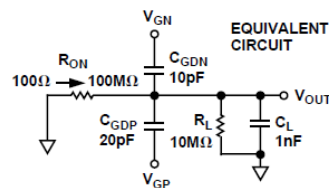


図9. チャージ・インジェクションに寄与する主な寄生容量を示す等価回路

スイッチがオンになった際、NMOSトランジスタのゲートには正の電圧、PMOSトランジスタのゲートには負の電圧が印加されています。ゲート・ドレイン間の浮遊容量はマッチングしていないので、ドレインに注入される正と負の電荷量は等しくありません。結果として、スイッチの出力から放出される電荷が、負の方向の電圧スパイクとして現れます。アナログ・スイッチはオンの状態なので、その負の電荷はスイッチのオン抵抗（100Ω）を介して直ちに放電されます。図11のシミュレーション結果を見ると、その様子が5マイクロ秒の部分に現れています。続いてスイッチがオフになったときには、NMOSトランジスタのゲートには負の電圧、PMOSトランジスタのゲートには正の電圧が印加されています。それにより、スイッチの出力に電荷が追加されます。アナログ・スイッチはオフにしているので、注入された正の電荷の放電パスは高インピーダンス（100MΩ）の状態になっています。その結果、スイッチが再び

オンになるまで、電荷が負荷容量に保存されます。図11のグラフを見ると、スイッチが25マイクロ秒のタイミングで再びオンになるまで、 C_L の電圧が（チャージ・インジェクションの結果として）170mVに保たれることがはっきりとわかります。スイッチがオンになると、同量の負の電荷が出力に注入され、 C_L の電圧は0Vに低下します。35マイクロ秒のタイミングでスイッチは再びオフになり、その後は上記のプロセスが周期的に繰り返されます。

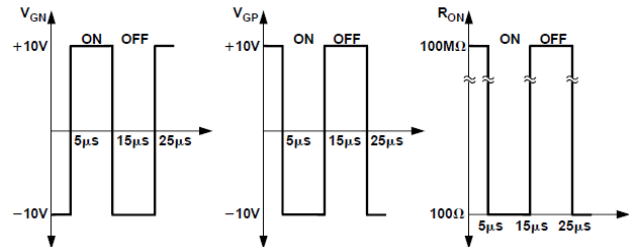


図10. シミュレーションに使用したタイミング信号

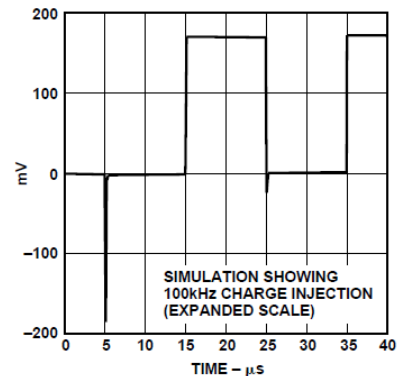


図11. 100kHzでスイッチングさせた場合のシミュレーション結果。チャージ・インジェクションの效果が見てとれます。

なお、スイッチング周波数と負荷抵抗の値を下げると、スイッチの次の遷移までに、注入された電荷がリークによって放出されます。そのため、スイッチの出力には、正負の両方のグリッチが現れます（図12）。

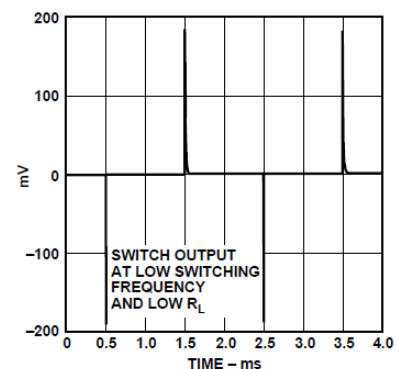


図12. スwitching周波数と負荷抵抗の値を下げた場合のスイッチの出力

Q. チャージ・インジェクションに関連する性能を改善するには、どうすればよいのでしょうか？

A. 上述したとおり、チャージ・インジェクションの効果が生じるのは、NMOS/PMOSトランジスタにおけるゲート・ドレイン間の寄生容量がマッチングしていないからです。したがって、それらをマッチングさせることができれば、チャージ・インジェクションの効果はゼロにはならないまでも、ほぼ抑えられます。アナログ・デバイセズのスイッチ／マルチプレクサ製品には、そのための工夫が盛り込まれています。具体的には、NMOSトランジスタのゲートとドレインの間にダミーのコンデンサを挿入することによってマッチングを実現しています（図13）。

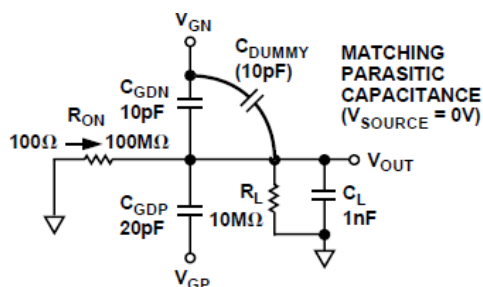


図13. 寄生容量のマッチングを得るための工夫。
V_{SOURCE}が0V（グラウンド）の場合を想定しています。

残念ながら、寄生容量のマッチングを実現できるのは、特定の条件が成立する場合のみです。すなわち、両トランジスタのソース電圧が0Vの場合に限られます。なぜなら、寄生容量であるC_{GDN}とC_{GDP}の値は一定ではなく、ソース電圧に応じて変化するからです。NMOSトランジスタとPMOSトランジスタのソース電圧が変化すると、それぞれのチャンネルの深さも変動します。それに伴ってC_{GDN}とC_{GDP}の値も変化します。V_{SOURCE}が0Vという条件の下でマッチングが得られるようにした場合、V_{SOURCE}がそれ以外の値であるときのチャージ・インジェクションの効果が顕著になります。

なお、チャージ・インジェクションに関して、データシートでは通常、V_{SOURCE}が0Vであることを条件としてマッチングについての規定を行っています。この条件下であれば、ほとんどのスイッチのチャージ・インジェクションは、最大で2pC～3pC程度というかなり良好な値を示します。しかし、V_{SOURCE}がそれ以外の値である場合には、チャージ・インジェクションの効果が増大します。どの程度増大するかは個々の製品によって異なります。多くの製品では、チャージ・インジェクションの性能をソース電圧の関数として表すことができます。通常、そのグラフはデータシート中に掲載されています。

Q. 個々のアプリケーションにおいて、チャージ・インジェクションの効果を最小限に抑える方法を教えてください。

A. チャージ・インジェクションの影響は、固定の量の電荷注入に起因してスイッチの出力に現れます。具体的には、出力に電圧グリッチが生じます。グリッチの振幅は、スイッチの出力の負荷容量と、スイッチのターン・オン時間／ターン・オフ時間に

依存します。負荷容量の値が大きいほど、電圧グリッチの振幅は小さくなります。Q = CV (V = Q/C) という式において、Qの値が固定であるためです。当然のことながら、負荷容量の値は必ず大きくできるとは限りません。負荷容量を大きくすると、チャンネルの帯域幅が狭くなるからです。ただ、オーディオ・アプリケーションでは、負荷容量を大きくすることは、ポップ・ノイズやクリック・ノイズを低減するための有効な手段として知られています。

スイッチの出力に現れるグリッチの振幅を抑えるための有効な手段はもう1つあります。それは、ターン・オン時間とターン・オフ時間が遅いスイッチを選択するというものです。その場合、固定量の電荷が長い時間をかけて注入／リークすることになります。その結果、グリッチの横幅（時間）は広がりますが、振幅は小さくなります。この手法は、オーディオ用スイッチ製品では効果的なものとして使われています。例えば、「SSM2402/SSM2412」などの製品は、ターン・オン時間が10ミリ秒程度になるように設計されています。

もう1つ知っておいていただきたいことがあります。それは、チャージ・インジェクションの性能は、スイッチのオン抵抗に直接的に関係するということです。一般に、オン抵抗が小さいほど、チャージ・インジェクションの性能は低くなります。この傾向は、単純にトランジスタのサイズに依存して現れます。オン抵抗を小さくするには、NMOS/PMOSトランジスタの面積を大きくする必要があります。そうすると、C_{GDN}とC_{GDP}が増加します。そのため、アプリケーションによっては、チャージ・インジェクションを抑制するために、オン抵抗の値が大きいスイッチ／マルチプレクサ製品を選択することも視野に入れるべきかもしれません。

Q. スwitch／マルチプレクサのチャージ・インジェクションの性能は、どのようにして評価すればよいのでしょうか？

A. チャージ・インジェクションの性能を評価するための最も効率的な方法は、図14に示すようなものになります。すなわち、比較的高い周波数（10kHz以上）でスイッチをオン／オフし、その出力をオシロスコープで観測します（高インピーダンスのプロブを使用）。すると、図11に示したようなグラフが得られます。負荷に注入された電荷の量は、ΔV_{OUT} × C_Lで求められます。ここで、ΔV_{OUT}は出力パルスの振幅です。

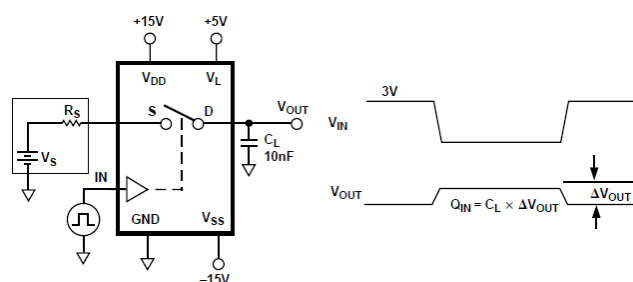


図14. スwitch／マルチプレクサの
チャージ・インジェクション性能を評価する方法

著者について

Mary McCarthyは、アナログ・デバイセズのアプリケーション・エンジニアです。汎用コンバータ・グループ（アイルランド リムリック）に所属しています。DDSや通信の分野で使用されるADCなどのデバイスを担当。お客様が回路や設計上の問題を解決できるよう支援しています。また、データシートの作成、評価用ボードの開発、新製品開発の補助にも携わっています。1991年にアイルランド国立大学コーク校で電気／電子工学の学士号を取得。趣味は乗馬と映画鑑賞です。



Anthony Collinsは、アナログ・デバイセズのアプリケーション・エンジニアです。汎用コンバータ・グループ（アイルランド リムリック）に所属しています。12/14ビットのADC、電力計量デバイス、アナログ・スイッチ／マルチプレクサに関するテクニカル・サポートをワールドワイドに提供。新製品の定義やドキュメント作成にも携わっています。ダブリン技術学院で電気工学の名誉学士号、ダブリン大学トリニティ・カレッジで工学に関する学士号を取得。趣味はロード・バイクとギターです。