

StudentZone — 2017 年 11 月 高速コンバータの「帯域幅」とは何なのか？ —— この用語の意味を理解する

著者: Rob Reeder

Share on   

コンバータ（A/D コンバータと D/A コンバータ）については、帯域幅という用語が曖昧な意味で使われることがよくあります。帯域幅という 1 つの用語が、異なるいくつかの仕様を指していることがあるのです。回路設計を行う際、適切なコンバータ製品を選択するには、どのような意味での帯域幅について注目するべきなのでしょう。

新規の設計に着手する際、最初に決めるべき主要なパラメータが帯域幅です。帯域幅は設計の方向性を定めるものであり、それを基に設計者は成功に向けて道を切り開いていくことになります。図 1 に示すように、フロントエンドには、ベースバンド、バンドパス、ワイドバンドの 3 種があります。どのタイプのフロントエンドを選択すべきなのかは、アプリケーションごとに異なります。なお、バンドパスについては、スーパーナイキスト、ナローバンド、サブサンプリングとも呼ばれることがあり、基本的に第 1 ナイキスト・ゾーンは使用されません。

ベースバンドの設計では、DC（または数 kHz ～数 MHz の領域）からコンバータのナイキスト周波数までを扱います。相対帯域幅は、サンプル・レートが 200 MSPS（メガサンプル/秒）だと仮定すると、約 100 MHz またはそれ以下になります。この種の設計には、アンプまたはトランス／バランが使用されます。

バンドパスの設計は、コンバータの帯域幅のうちの狭い一部分（ナイキスト周波数以下）を、高い IF（中間周波数）で使用するということです。例えば、帯域幅はわずか 20 MHz ～ 60 MHz で、中心周波数は 170 MHz とした具合です（サンプル・レートは 200 MSPS と仮定）。現在では、GSPS のレベルの新たなコンバータ製品がリリースされています。それに伴い、市場ではより高い IF が求められる傾向にあります。そのため、上記の例で挙げた数値がそれぞれ 10 倍以上高くなる可能性があります。いずれにせよ、設計者は、個々の目的に応じてコンバータの帯域幅のうちの狭い一部分を使用しようとしています。一般に、この種の設計ではトランスまたはバランが使用されます。ただし、高周波数領域におけるダイナミックな性能が十分に高く、なおかつゲインが求められる場合には、アンプが使われることもあります。

ワイドバンドの設計では、通常、コンバータが提供する広い帯域幅をフルに使用する必要があります。3 種の中で最も帯域幅が広い場合、フロントエンドの設計は最も難しくなります。通過帯域に対して 0.1 dB の平坦度が求められるといった場合には、さらに難易度が高まります。そうしたアプリケーションでは、DC または数 kHz ～数 MHz の領域から数 GHz の領域までを扱うことになります。その種の設計では、コンバータを結合するために広帯域に対応するバランがよく使用されます。

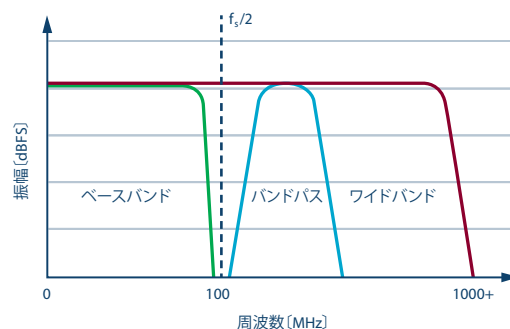


図 1. ベースバンド、バンドパス、ワイドバンドの概念。
この例におけるサンプリング・レート f_s は
200 MSPS です。

帯域幅に関する注意事項

帯域幅という言葉は、エンジニアリング領域で広く使われています。ただ、アプリケーションにもよりますが、設計者の視点に応じて全く異なる意味で使われていることがあります。本稿で扱うコンバータのフル・パワー帯域幅は、コンバータの利用可能な帯域幅、またはサンプル帯域幅とは意味が異なります。フル・パワー帯域幅とは、コンバータが正確に信号を収集するために必要な帯域幅のことです。コンバータが内蔵するフロントエンドを正しくセトリングするために必要な帯域幅と言い換えることもできます。ほとんどの場合、コンバータのサンプル帯域幅は、ほぼ 2 つのナイキスト・ゾーンを対象とします。実際、コンバータの AC 周波数に関する特性は、そのような形で評価されることがよくあります。

設計者が、コンバータの仕様として規定されている領域外の IF を選択するのは、望ましいことではありません。コンバータのデータシートには定格の分解能や性能、フル・パワー帯域幅などについて記載されています。フル・パワー帯域幅がコンバータ自体のサンプル帯域幅よりはるかに広い（2 倍など）場合でも、得られる AC 性能はシステム内で大きく変動します。通常の設計は、サンプル帯域幅を中心として行われます。すべての設計において、定格のフル・パワー帯域幅の中で最も周波数が高い部分の一部またはすべてを使用するのは好ましくありません。もしその部分を使用すると、ダイナミックな性能（S/N 比や SFDR）の低下を招くことがあります。高速 A/D コンバータ（ADC）においてサンプル帯域幅が明示されていない場合、データシートを念入りに確認するか、アプリケーション・サポート部門に問い合わせを行う必要があります。

通常、コンバータのデータシートでは、サンプル帯域幅内における性能を保証するために出荷検査で使用する周波数が規定されています。あるいは、そうした周波数の一覧が示してあることもあります。帯域幅に関する用語については、業界内でその意味を明確にしたり、定義したりする必要があるでしょう。

コンバータの帯域幅と精度を理解する

あらゆる ADC のセトリング・タイムは正確だとは言えません。コンバータが内蔵するフロントエンドは、信号のサンプリングを正確に行うために十分な帯域幅 (BW) を備えていなければなりません。仮に BW が不十分だと、累積誤差がより大きくなります。

一般に、ADC が内蔵するフロントエンドにおいて、収集したアナログ信号を領域内で正確に表すためには、サンプル・クロックの半周期である $0.5/f_s$ (f_s はサンプリング周波数) 以内にセトリングする必要があります。ここでは、フルスケールの入力範囲 V_{FS} が 1.3 V p-p、分解能が 12 ビットの ADC について考えます。これを使って 2.5 GSPS でサンプリングを行いたい場合、必要なフル・パワー帯域幅 FFBW は以下の手順で求められます。

まず、1 LSB は以下の式で表されます。

$$1 \text{ LSB} = V_{FS} \times e^{(-t/\tau)}$$

この式を変形すると、 t は以下のようになります。

$$t = -\tau \times \ln\left(\frac{1 \text{ LSB}}{V_{FS}}\right)$$

時定数 τ に $1/(2 \times \pi \times \text{FPBW})$ を代入すると、FPBW は、以下のようにして求められます。

$$\text{FPBW} = -\left(\frac{1}{2 \times \pi \tau}\right) \times \ln\left(\frac{1 \text{ LSB}}{V_{FS}}\right)$$

ここで、 t が $0.5/f_s$ であるとします。これは 1 回のサンプリングにおいてセトリングに要する時間です。サンプリング周期は $1/f_s$ です。FPBW は以下のようになります。

$$\begin{aligned} \text{FPBW} &= -\left(\frac{f_s}{\pi} \times \ln\left(\frac{1 \text{ LSB}}{V_{FS}}\right)\right) = -\left(\frac{2.5 \text{ G}}{\pi}\right) \times \\ &\ln\left(\frac{317 \mu\text{V p-p}}{1.3}\right) = 6.62 \text{ GHz} \end{aligned}$$

このようにして、ADC が内蔵するフロントエンドの FFBW に必要な最小帯域幅が求められます。フロントエンドが 1 LSB 以内にセトリングされ、アナログ信号を正確にサンプリングできるようにするには、これだけの帯域幅が必要です。この種の ADC において 1 LSB の精度を満たすためには、いくつかの時定数の経過 (時間の経過) が必要になります。時定数の 1 つは以下の式によって 24ps と求められます。

$$\tau = \frac{1}{(2 \times \pi \times \text{FPBW})}$$

フルスケール・レンジの ADC に対して必要な時定数の数を理解するには、以下の式に示すように、LSB の大きさ、ならびに % 表示のフルスケール誤差 V_{FSE} について把握するとよいでしょう。ここで、1 LSB は $V_{FS}/(2^N)$ 、 N は分解能 (ビット数) です。

$$\begin{aligned} \text{LSB} &= \frac{1.3 \times V_{\text{p-p}}}{(2^{12})} = 317 \mu\text{V p-p, and } V_{FSE} = \\ &\left(\frac{\text{LSB}}{V_{FS}}\right) \times 100 = 0.0244 \end{aligned}$$

表 1 に、分解能の異なるコンバータの総ビット数、LSB の大きさ、 V_{FSE} の値をまとめました。

表 1. コンバータの分解能と各数値の関係

コンバータの分解能	総ビット数	LSB の大きさ	V_{FSE}
6	64	0.01875	1.5625
8	256	0.0046875	0.390625
10	1024	0.001171875	0.09765625
12	4096	0.000292969	0.024414063
14	16384	0.0000732422	0.006103516
16	65536	0.0000183105	0.001525879

オイラー数 e^x をプロットしたグラフを使用すれば、各時定数の経過に伴う相対誤差を示すのが容易になります。12 ビットの ADC の場合、1 LSB 以内に適切にセトリングされるようにするには、8.4 という時定数が必要になります (図 2)。

このような解析を行うことで、コンバータによって扱うことができ、1 LSB の誤差以内でセトリングが可能な最大アナログ入力周波数を推定することができます。この周波数がサンプル帯域幅です。それ以上の周波数に対して、ADC は信号を適切にサンプリングすることができません。

この周波数は以下のようにして求めることができます。

$$\begin{aligned} F_{\text{max}} &= \frac{1}{(\tau \times \text{number of time constants})} \text{ or } \\ &\frac{1}{(24 \text{ ps} \times 8.4)} = 4.96 \text{ GHz} \end{aligned}$$

なお、この式は、最良のシナリオに即したものであることに留意してください。また、ADC 内部のフロントエンドとしては単極モデルのものを想定しています。実際のあらゆるコンバータが、このように動作するというわけではありません。ただ、出発点として適切であることは確かです。

ここで述べたモデルは 12 ビットのコンバータに対しては有効です。しかし、14 ビット以上になると、微妙な影響によって、1 次モデルで想定される値よりも実際のセトリング・タイムは長くなる可能性があります。そのため、14 ビット以上では 2 次モデルを使用すべきでしょう。

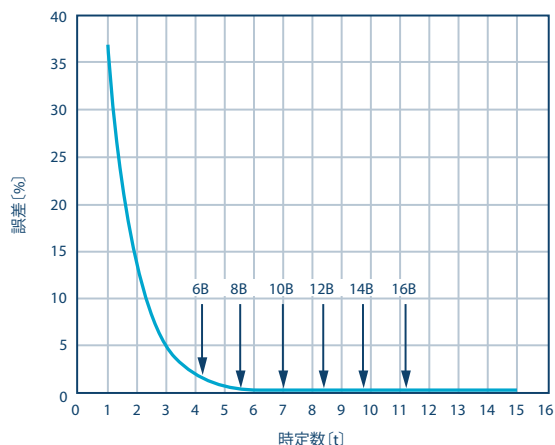


図 2. ADC の誤差と時定数の関係。
ADC が 1/2 LSB 以内に正確にセリングするために
必要な時定数を示しています。

今月の問題:

問題 1:

フル・パワー帯域幅とサンプル帯域幅の違いを説明してください。

問題 2:

コンバータが帯域内の信号を正確にサンプリングするためには一定の時間が必要になります。それはなぜでしょうか。

問題 3:

ベースバンドの設計とワイドバンドの設計の違いは何ですか。

答えは [StudentZone](#) で確認できます。

著者:

Rob Reeder (rob.reeder@analog.com) は、ノースカロライナ州グリーンズボロにあるアナログ・デバイス社の高速コンバータ/RF アプリケーション・グループに所属するシニア・システム・アプリケーション・エンジニアです。さまざまなアプリケーションにおける、コンバータのインターフェース、コンバータのテスト、アナログ・シグナル・チェーンの設計について多くの記事を執筆してきました。以前は、航空宇宙/防衛グループのアプリケーション・エンジニアを 5 年間務めており、さまざまなレーダーや EW（電子戦）、計測などの分野のアプリケーションを担当していました。高速コンバータ製品ラインを 9 年間にわたって担当していたこともあります。マルチチップ製品グループでテストの開発とアナログ回路の設計にも 5 年間携わっており、宇宙/防衛アプリケーションや高い信頼性が求められるアプリケーション向けにアナログ・シグナル・チェーン用のモジュールを設計していました。イリノイ州デカルブにあるノーザン・イリノイ大学で、1998 年に電気電子工学の修士号、1996 年に同学士号を取得しています。夜遅くまで論文を書いたり、ラボで回路を改造したりしていることもありますが、それ以外の時間は、ジムで過ごしたり、テクノ・ミュージックを聴いたり、中古のパレットで家具を作ったりして楽しんでいます。何よりも、2 人の息子とのんびり過ごすことを楽しみにしています。



Rob Reeder