

StudentZone — 2017年5月 グラウンディングとデカップリング: 基本を学び、 将来の苦悩に備える Part 3: 続・デカップリング

著者: Walt Kester

Share on   

本稿の Part 2 では、IC について期待どおりの性能を得るために必要なデカップリング手法について説明しました。デカップリングの基本とその重要性についてご理解いただけたはずですが、Part 3 では、デカップリングに使用する基本的な部品であるコンデンサについて解説を加えることにします。

寄生素子を伴う現実のコンデンサ

図 1 に示したのは、現実のコンデンサをモデル化したものです。公称容量値 C は、絶縁抵抗すなわちリークを表す抵抗 R_p によって短絡されます。第 2 の抵抗 R_s (ESR: 等価直列抵抗) は、コンデンサと直列に現れます。これは、コンデンサのリード線や電極板の抵抗によって生じます。

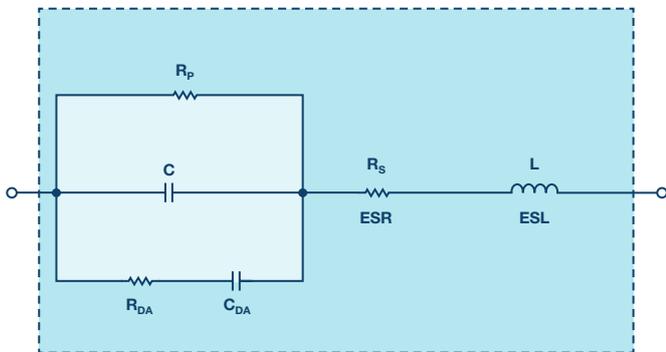
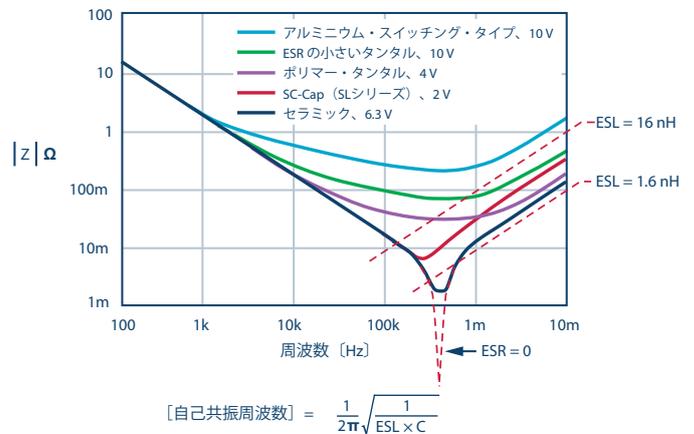


図 1. 現実のコンデンサの等価回路。
寄生素子をモデル化して示しています。

インダクタ L (ESL: 等価直列インダクタンス) は、リード線と電極板のインダクタンスをモデル化したものです。最後に、抵抗 R_{DA} と容量 C_{DA} を組み合わせることで、誘電体吸収 (DA: Dielectric Absorption) として知られる現象を単純なモデルによって表現しています。サンプル&ホールド・アンプ (SHA) のような高い精度が求められるアプリケーションでコンデンサを使用する場合には、DA によって誤差が生じる可能性があります。一方、デカップリングの用途ではコンデンサの DA は重要ではなく、無視することができます。

図 2 は、さまざまな種類のコンデンサの周波数応答を示したものです。公称値はいずれも $100 \mu\text{F}$ です。理想的なコンデンサのインピーダンスは、周波数の増加とともに単調に減少するとされています。しかし、現実のコン

デンサでは、ESR が存在することにより、周波数が高くなるにつれ、インピーダンスのプロットが次第に平坦になります。さらに高い周波数では、コンデンサの ESL によってインピーダンスの値が上昇し始めます。プロットの突起部の位置と幅は、コンデンサの構造、誘電体の種類、容量値によって異なります。こうした理由から、デカップリングの用途では、容量値の大きいコンデンサと小さいコンデンサを並列で使用することがよくあります。通常、容量値の小さいコンデンサは ESL が小さく、高い周波数でもコンデンサらしく振る舞います。コンデンサを並列に組み合わせて使うことで、1 つのコンデンサだけを使用する場合よりも広い周波数範囲をカバーすることができます。



$$[\text{自己共振周波数}] = \frac{1}{2\pi\sqrt{ESL \times C}}$$

図 2. さまざまな種類のコンデンサ
(値は $100 \mu\text{F}$) のインピーダンス

自己共振周波数とは、コンデンサのリアクタンス ($1/\omega C$) が ESL のリアクタンス (ωESL) と等しくなる周波数のことです。この共振周波数を表す式は、以下のようになります。

$$f_{\text{RESONANCE}} = \frac{1}{2\pi\sqrt{ESL \times C}}$$

全てのコンデンサは、ここで示したのと同様の形状のインピーダンス特性を持ちます。もちろん、各プロットには多少の違いがありますが、概形は同じようになるということです。最小インピーダンスは ESR によって決まり、高周波領域の値は ESL によって決まります。なお、ESL はパッケージの種類に応じて大きく異なります。

デカップリング・コンデンサの種類

電解コンデンサは、容量値の範囲が広く、容量/体積比が高く、広い電圧範囲に対応します。コスト効率が高く、低い周波数に適したフィルタを構成できる優れた部品です。電解コンデンサには、対応電圧が 10 V 以下～約 500 V、容量値が 1 μF ～数千 μF （パッケージの寸法に比例）の汎用アルミ電解スイッチング・タイプの製品があります。

全ての電解コンデンサには極性があります。そのため、複数種の電圧に対応したり、損傷することなく逆バイアスに耐えたりすることはできません。また、印加電圧に対し、特定の製品ファミリーの設計、電気的サイズ、定格電圧に強く依存して比較的多くのリーク電流（数十 μA ）が流れます。ただ、基本的なデカップリングの用途において、リーク電流はそれほど重要な要素ではありません。

汎用のアルミ電解コンデンサは、ほとんどのデカップリング用途には適していません。ただ、アルミ電解コンデンサのうち、スイッチング・タイプの製品だけは例外になります。最高周波数が数百 kHz で、大きなパルス電流を低損失で扱うために設計されたものがこれに当たります。この種のコンデンサは、高い周波数に対応するフィルタ用途においてタンタル固体タイプの製品と直接競合します。アルミ電解スイッチング・タイプのコンデンサは、容量値の範囲がかなり広いという長所を備えています。

一般に、タンタル固体電解コンデンサについては、電圧が 50 V 以下、容量値が 500 μF 以下に制限されています。また、タンタル・コンデンサは、アルミ電解スイッチング・コンデンサより容量/体積比が高く、高い周波数範囲に対応し、ESR が低く抑えられています。一般に、タンタル固体電解コンデンサはアルミ電解コンデンサよりも高価です。また、サージ電流やリップル電流について慎重に検討したうえで適用しなければなりません。

最近では、有機電解質やポリマー電解質を使用した高性能のアルミ電解コンデンサが登場しています。それらの製品ファミリーは、他の種類の電解コンデンサよりもかなり ESR が小さく、対応周波数範囲も高くなります。加えて、低温における ESR の劣化が最小限に抑えられるという特徴も持ちます。これらのコンデンサは、アルミニウム-ポリマー・コンデンサ、特殊ポリマー・コンデンサ、POSCAPTM、OS-CONTM といった名称で呼ばれています。

セラミック/積層セラミックは、コンデンサの材料としてよく使われます。これらは損失が小さいだけでなく、コンデンサを構成した場合に小型化を実現できるという特徴もあります。通常は、数 MHz 以上をターゲットとするコンデンサの材料として選択されます。ただし、セラミックを材料とする誘電体の特性には大きなばらつきがあるため、注意を払うことが必要なケースがあります。セラミック・コンデンサや積層セラミック・コンデンサ（MLCC）の中には、電源デカップリングの用途において、他の種類のコンデンサよりも優れた性能を示すものがあります。高誘電率系のセラミック・コンデンサである X7R の場合、容量値が数 μF までの製品が提供されています。Z5U と Y5V の製品では、最大定格電圧が 200 V まで達するものがあります。X7R は、Z5U や Y5V よりも DC バイアス電圧の関数としての容量値の変化が少なく抑えられます。そのため、広範な用途で使用されています。

NP0（または COG）のセラミック・コンデンサは、低誘電率系の製品です。公称の TC はゼロ、（安定性の低い高誘電率系の製品とは異なり）電圧係数は低く抑えられています。NP0 の場合、容量値は 0.1 μF 以下に制限され、実用上の上限値は 0.01 μF となります。

表面実装型の MLCC は、インダクタンスが非常に小さく、最適に近いレベルで RF に対するバイパス処理を実現できます。そのため、10 MHz 以上の周波数を対象としたバイパスの用途やフィルタの用途でより広く使われるようになってきました。容量値の小さいセラミック・チップ・コンデンサは、1 GHz までの周波数範囲に対応します。高周波アプリケーション向けには、対象とする最高周波数よりも高い自己共振周波数を持つコンデンサを選択します。それにより、必要な容量値を確保できることが保証されます。

一般に、フィルム・タイプのコンデンサは巻回型なので、インダクタンスが大きくなります。そのため、電源デカップリングの用途には適していません。この種のコンデンサは、容量対電圧係数が非常に小さいことが要求されるオーディオ用途でよく使用されます。

最後になりますが、コンデンサを選択する際には、絶縁破壊電圧が電源電圧の少なくとも 2 倍以上の製品を選択するようにしてください。この原則に反すると、回路に電源を投入した際、驚くべき結果が生じるかもしれません。

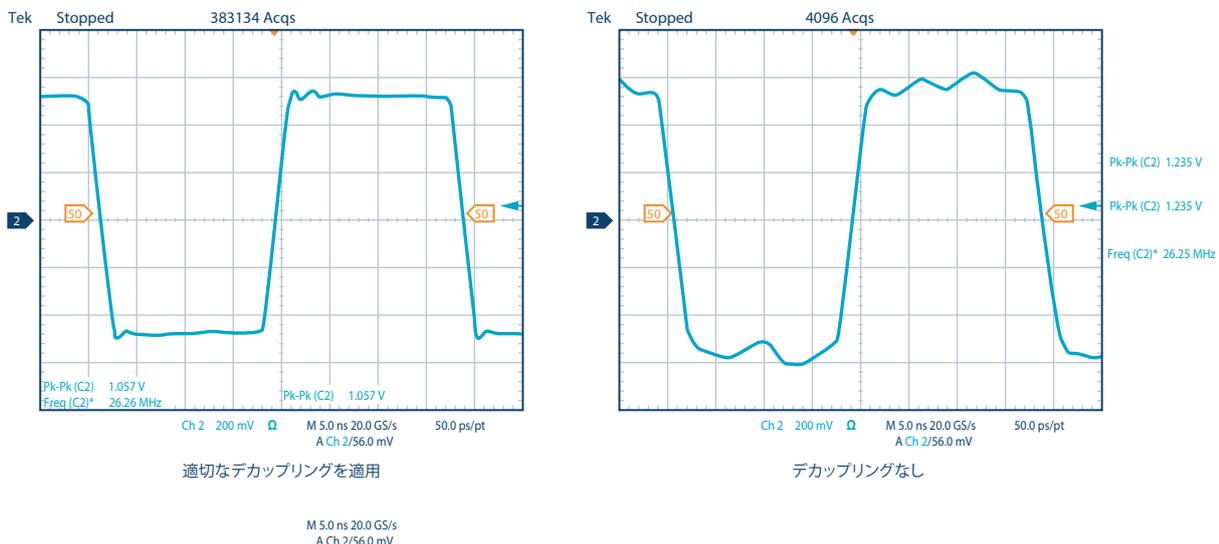


図 3. AD8000 の性能にデカップリングが及ぼす影響

不十分なデカップリングが性能に及ぼす影響

図 3 に示したのは、電流フィードバック・オペアンプ「AD8000」のパルス応答です。この IC は 1.5 GHz に対応する超高速品です。これらの波形は、評価用ボードを使用してオシロスコープで取得しました。左の波形は適切にデカップリングを行った場合の応答です。一方、右の波形は、同じ信号を入力し、同じボードを使って測定した結果ですが、ボードのデカップリング・コンデンサを取り除いています。いずれも出力側の負荷が 100 Ω の場合の結果です。

デカップリングを行っていない場合、負荷電流による電源電圧の変動が主な原因となって、出力にリングングが生じていることがわかります。

次に、分解能が 14 ビットでサンプル・レートが 105/125 MSPS の A/D コンバータ (ADC) 「AD9445」の例を示します。デカップリングが適切/不適切な場合に、この IC の性能がどのようになるのか実験してみます。通常、ADC には PSRR に関する性能は明確には規定されていません。ただ、適切なデカップリングが非常に重要であることは間違いありません。図 4 は、適切に設計された周辺回路を使用した場合の出力に FFT を適用した結果です。ここでは、周辺回路として、AD9445 の評価用ボードを使用しています。その場合、きれいなスペクトルが得られることがわかります。

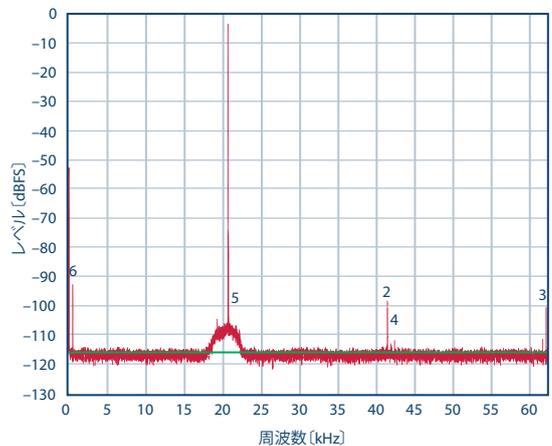


図 4. AD9445 の評価用ボードにおいて、適切なデカップリングを行った場合の FFT 結果

図 4 に AD9445 のピン配置図を示しました。多数の電源ピンとグラウンド・ピンが存在することに注目してください。これは、電源（並列ピン）のインピーダンスを低く抑えることを目的としています。

アナログ電源ピンは 33 本あります。それらのうち 18 本は AVDD1 (3.3V±5%) であり、15 本は AVDD2 (5V±5%) です。DVDD (5V±5%) ピンは 4 本あります。この実験で使用している評価用ボードでは、各電源ピンにはデカップリング用に 0.1 μF のセラミック・コンデンサを接続しています。また、電源パターンに沿って 10 μF の電解コンデンサが複数接続されています。

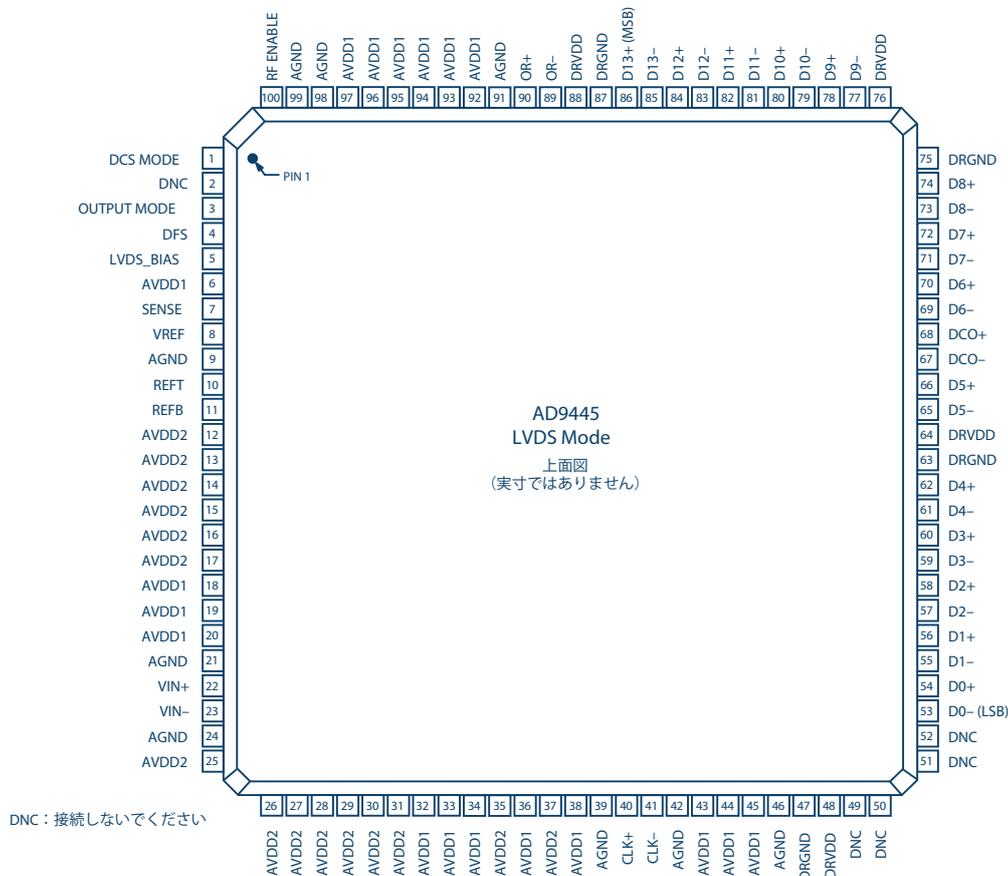


図 5. AD9445 のピン配置図 (データシートより)

図 6 に、アナログ電源のデカップリング・コンデンサを取り除いた場合のスペクトルを示しました。相互変調積（低い周波数成分）の他に、高い周波数のスプリアス信号が増えている点に注目してください。この場合の S/N 比は明らかに低下しています。デカップリング・コンデンサを取り除いただけでこのような結果になるのです。

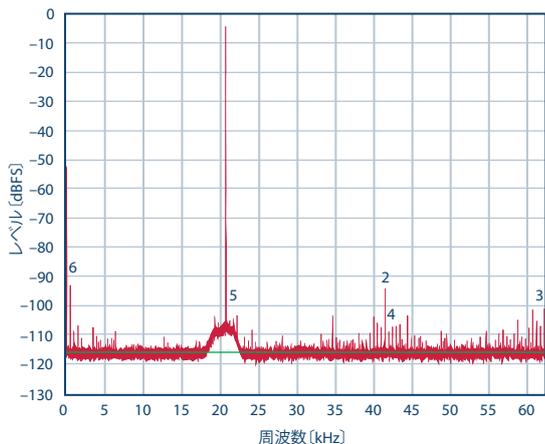


図 6. AD9445 の評価用ボードにおいて、アナログ電源のデカップリング・コンデンサを取り除いた場合の FFT 結果

図 7 は、デジタル電源からデカップリング・コンデンサを取り除いた場合の結果です。この場合もスプリアスが増加している点に注目してください。また、スプリアスがより広範な周波数で発生していることにも注目してください。スプリアスは高い周波数だけでなく、スペクトル全体で発生しています。この実験は、LVDS モードで実施しました。LVDS モードは、飽和している CMOS ロジックよりもノイズを少なく抑えられます。したがって、CMOS モードでは、さらに性能が劣化すると予測できます。

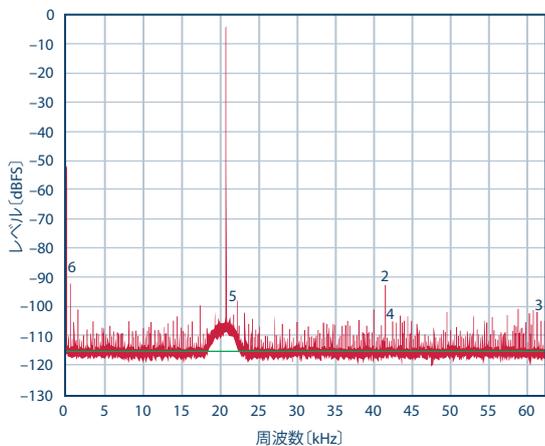


図 7. AD9445 の評価用ボードにおいて、デジタル電源のデカップリング・コンデンサを取り除いた場合の FFT 結果

一連の実験からわかるように、ほとんどのデカップリング・コンデンサ、または全てのデカップリング・コンデンサを取り除くと、IC の性能は劣化します。ただ、1 個か 2 個のデカップリング・コンデンサを取り除いた場合の劣化の度合いを解析/予測するのは困難です。最善の指針は、「疑わしい場合にはコンデンサを付加する」というものになります。性能の面でリスクを減らせるのであれば、コストが多少増加したとしてもそれに見合う価値は十分にあると言えます。

デカップリングについてのまとめ

デカップリングについては、もっと説明したことがたくさんありますが、望み通りのシステム性能を実現しようとする中で、その一般的な役割について理解していただけるでしょう。このシリーズでは、基本的なガイドラインとして鍵になるコンセプトを示してきましたが、他の資料も参照し、より詳細な情報を得るべきでしょう。それ以外に、メーカーが提供している評価用ボードも優れたガイダンスとして機能するはずですが、評価用ボードは、ほとんどの IC 製品に対して提供されています。そして、多くの場合、回路図やレイアウト、部品リストをダウンロードできるようになっています。つまり、実際にボードを購入しなくても、どのようなデカップリングが行われているのか調べられるということです。各ボードは、対象となる IC が最適な性能を発揮できるように注意深く設計されているはずですが、

最後に、図 8 に示す回路に関する伝統的な問題を紹介します。

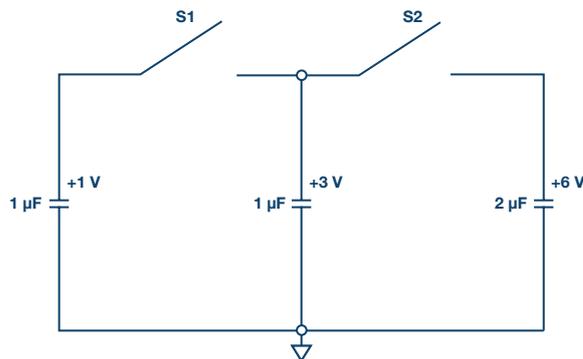


図 8. 今月の問題: 3 個の理想的なコンデンサが、図に示した電圧で充電されています。S1 を閉じた後に S2 を閉じたとき、バンク間の最終的な電圧はどうなりますか。また、スイッチを閉じる順を逆にした場合には、バンク間の最終的な電圧はどうなりますか。

参考資料

AN-1142 アプリケーション・ノート「高速 ADC 用プリント基板のレイアウト・テクニック」Analog Devices、1 月 2012 年

John Ardizonni 「高速プリント回路基板レイアウトの実務ガイド」Analog Dialogue 39-09

MT-031 ミニ・チュートリアル「データ・コンバータのグラウンディングと、「AGND」および「DGND」に関する疑問の解消」Analog Devices、2009 年

MT-100 チュートリアル「Breadboarding and Prototyping Techniques (ブレッドボーディング/プロトタイピングのテクニック)」Analog Devices、2009 年

MT-101 チュートリアル「Decoupling Techniques (デカップリングのテクニック)」Analog Devices、2009 年

Hank Zumbahlen 「正しいグラウンディングを守ること」Analog Dialogue 46-06

著者：

Walt Kester (walt.kester@analog.com) は、アナログ・デバイセズのコーポレート・スタッフ・アプリケーション・エンジニアです。アナログ・デバイセズにおける長年の業務の中で、高速 ADC、DAC、SHA、オペアンプ、アナログ・マルチプレクサの設計／開発／アプリケーション・サポートに従事してきました。多数の論文や記事を執筆したほか、アナログ・デバイセズの国際的な技術セミナー・シリーズ向けに 11 冊のアプリケーション・ブックの編集／制作も手掛けました。それらの中では、オペアンプ、データ変換、電源管理、センサー向けのシグナル・コンディショニング、ミックスドシグナル回路、実用的なアナログ設計手法などを取り上げています。最新の著書である「Data Conversion Handbook (データ変換ハンドブック)」(発行：Newnes) では、データ変換について約 1000 ページにわたり包括的に解説を行っています。ノースカロライナ州立大学で電気工学学士号、デューク大学で電気工学修士号を取得しています。



Walt Kester