

アナログ・デバイスズに寄せられた珍問／難問集 Issue 155

可変ゲインの計装アンプの最適な構成方法

著者: Scott Hunt

Share on   

質問：

一般に、計装アンプでは1個の抵抗を使ってゲインを設定します。それにより、1つのダイナミック・レンジが定まることになります。単一の計装アンプを使って、複数の値のダイナミック・レンジを使い分けられるようにしたいのですが、抵抗を多重化してプログラマブル・ゲイン機能を実現しても問題は生じませんか？



回答：

センサーによる計測を高い精度で実施するためには、できるだけ広いダイナミック・レンジを確保する必要があります。そのためには、プログラマブル・ゲイン計装アンプ（PGIA）を使用できる方が便利なケースもあるかもしれません。ほとんどの計装アンプでは、ゲイン設定用の外付け抵抗（以下、 R_G ）を使用します。そのため、 R_G を多重化し、プログラマブルな回路として実現しておけば、必要に応じて必要なゲインが得られるようになるはずです。ただ、半導体マルチプレクサを使ってそのようなシステムを実現する場合には、以下に示す3つの事柄について考慮する必要があります。

- 電源電圧と信号電圧に関する制限
- スイッチの容量
- オン抵抗

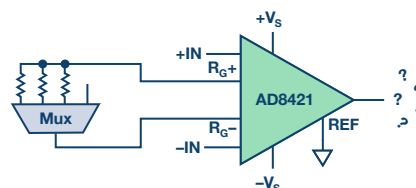


図1. 計装アンプ「AD8421」にプログラマブルなマルチプレクサを接続した回路

信号を許容範囲内に収める

CMOSのスイッチには電源が必要です。一方で、ソース電圧／ドレイン電圧が電源電圧を超えると、フォルト電流が流れ、不適切な出力が生じることがあります。通常、各 R_G ピンの電圧は、入力におけるダイオードの電圧降下分の範囲内に収める必要があります。スイッチの信号電圧範囲は、計装アンプの入力範囲よりも広くなければなりません。

容量について考慮する

スイッチの容量は、 R_G の一端にコンデンサを接続し、もう一端をそのままにしたような状態になります。値の大きいコンデンサは、ピーキングや安定性の欠如の原因になることがあります。また、見過ごされることが多いのは、CMRR（同相ノイズ除去比）への影響です。一般に、プリント回路基板のレイアウトにおいて、 R_G の端子の下部からはグラウンド・プレーンが取り除かれます。1pF未満の容量の不均衡によって、ACのCMRRを大きく劣化させるからです。スイッチの容量は数十pFになることがあり、大きな誤差の原因になります。極めて良好なCMRRが得られ、 R_G が存在せず、1本の R_G の端子にだけ容量がある計装アンプを使ったシンプルなケースでは、容量に対するCMRRの依存性は次式で近似できます。

$$\text{CMRR}(f) = -20 \times \log_{10} (f \times 2\pi \times R_F \times C_{RG})$$

例えば、内部のフィードバック抵抗 R_F が25kΩで、 C_{RG} が10pFである場合、10kHzにおけるCMRRはわずか36dBです。このことは、低容量のスイッチ、または図2に示すようなSPSTスイッチを備える平衡スイッチング・アーキテクチャを使用すべきであることを示唆しています。

抵抗に着目する

計装アンプのゲインを決める式を見ればわかりますが、スイッチのオン抵抗は直接ゲインに影響を及ぼします。オン抵抗が十分に低く、所望のゲインが得られるのであれば問題ないかもしれませんが、 $R_{\text{FLAT (ON)}}$ として規定されるスイッチのオン抵抗は、ドレイン電圧によって変化します。スイッチの抵抗の変化は、コモンモード電圧に対するゲインの依存性と、ゲインの非線形効果の両方を生み出します。

例えば、 $1\text{k}\Omega$ の R_G と、 $R_{\text{FLAT (ON)}}$ が 10Ω のスイッチを使用した場合、同相モードの全範囲でゲインに1%の誤差が生じる可能性があります。その一部は差動信号に変換されます（ 2Ω の変化によって2000ppmの非直線性が生じます）。これはオン抵抗の小さいスイッチの使用が推奨されるということを意味します。ところが、それは、容量値の小さいスイッチの使用が推奨されるという事実と相反します。オン抵抗を小さくするためには、サイズの大きいトランジスタが必要になります。それに対し、容量を小さく抑えるには、トランジスタのサイズを抑える必要があるからです。「ADG5412F」は、障害に対する保護機能を備えるクワッド型のSPSTスイッチです。この製品であれば、多くのケースに対する望ましいソリューションになります。保護機能を備えたスイッチ・アーキテクチャにより、オフ容量をわずか12pFに抑えつつ、オン抵抗を 10Ω に低減しています。このオン抵抗は全信号範囲に対して非常に平坦な特性を示します。

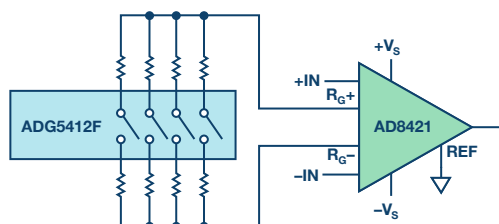


図2. クワッド型SPSTのADG5412FとAD8241で構成される平衡型のPGIA

他の選択肢を受け入れる

上述したような回路では設計上の要件を満たせない場合、他の方法でPGIAを実現することになります。もし適切なものが見つかるなら、IC化されたPGIAを選択することを強くお勧めします。IC化されたPGIAは、スイッチを内蔵した状態で高い性能が得られるように設計されています。また、ディスクリートのソリューションよりもフットプリントと寄生容量が小さく抑えられます。IC化されたPGIAの例としては「AD8231」、「AD8250/AD8251/AD8253」、「LTC6915」などがあります。他にも、「AD7124-8」や「ADAS3022」のように、PGIA機能を含む多くの機能を高いレベルで集積化したソリューションも存在します。

まとめ

計装アンプは、コモンモード成分を除去するために、シリコンのレベルでできるだけの平衡を実現した高精度のコンポーネントです。計装アンプと半導体スイッチを併用し、PGIAを構成することは可能です。ただ、その手法では、ちょっとしたことで計装アンプとしての平衡が乱され、回路の精度が低下してしまいます。必要なトレードオフを実現するためには、スイッチの非理想的な効果について考慮する必要があります。平衡を維持できるスイッチング・アーキテクチャや、ADG5412Fのような最新のスイッチは、そうした設計の最適化に役立つ優れたツールとして機能します。ただ、スイッチによる影響も含めて仕様が定められていることから、IC化されたPGIAも非常に有用なソリューションになります。

Scott Hunt (scott.hunt@analog.com) は、アナログ・デバイセズの高精度ノリニア製品グループ（マサチューセッツ州ウィルミントン）において、高精度の計装アンプなどを専門とするシステム・アプリケーション・エンジニアです。2011年にアナログ・デバイセズに入社して以降、製品アプリケーション・エンジニアとして、計装アンプをはじめとする高性能ノ高精度のアンプ製品を担当していました。レンセラー工科大学で、電子工学とコンピュータ・システム工学の学士号を取得しています。また、テクニカル・ライティングとプログラム・サポートに関する2015年の功績に対して社内表彰を受けています。



Scott Hunt

この著者が執筆した他の技術文書

ブリッジ・センサーの設計をスムーズに行う方法

[Analog Dialogue 48-01](#)