

## DAC基本架构I: DAC串和温度计(完全解码) DAC

作者: Walt Kester

### 简介

与其将DAC视为具有数字输入和模拟输出的黑匣子,不如了解当今所用的DAC基本架构,这样将更有利于应用,而且能简化选型过程,否则考虑到市场上数不胜数的DAC,产品选型可能非常棘手。

本指南讨论最基本的DAC架构:“串”DAC和“温度计”DAC。串DAC的起源与开尔文爵士有关,他于19世纪中叶发明了开尔文分压器。串DAC在当今颇受欢迎,特别是在典型分辨率为6到8位的数字电位计等应用中。温度计DAC则相对独立于代码相关的开关毛刺,因而是低失真分段DAC和流水线式ADC的常用构建模块。

### 开关:简单的1位DAC

把一个转换开关(单刀双掷SPDT开关)看作1位DAC是合理的,如图1所示,该开关在基准电压与地之间或相等的正负基准电压之间切换输出。这种简单的器件是许多复杂DAC结构的组成元件,在过采样应用中,它用作我们后面将会讨论到的许多 $\Sigma$ - $\Delta$ 型DAC的基本模拟元件。简单的开关也很容易利用标准CMOS工艺实现。不过,它实在是过于简单,不需要进行详细讨论,考虑更为复杂的结构将更有意义。

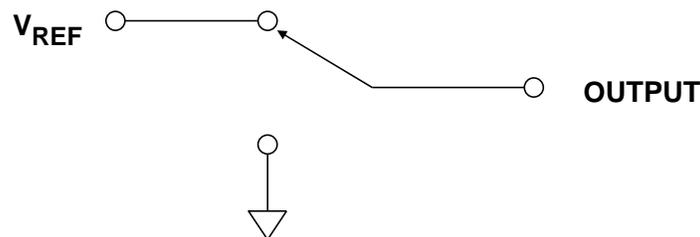
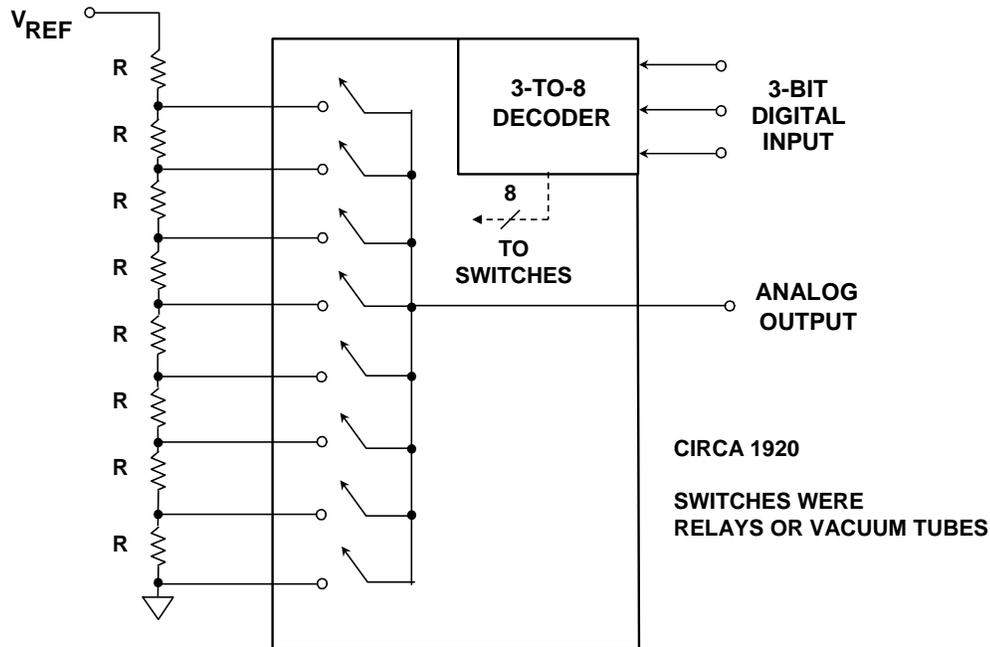


图1: 1位DAC: 转换开关(单刀双掷SPDT)

### 开尔文分压器(串DAC)

除了上述转换开关之外,最简单的DAC结构就是图2所示的开尔文分压器或串DAC。这种DAC的N位版本由 $2^N$ 个等值串联电阻和 $2^N$ 个开关(通常为CMOS)组成,该信号链的每个节点

与输出端之间都有一个开关。输出通过闭合其中的一个开关而从适当的抽头获得(对于N位数据, 将 $2^N$ 个开关解码为1涉及到略微复杂的数字技术, 但数字电路很便宜)。这种DAC的起源可以追溯到开尔文爵士于19世纪中叶的发明, 它首先是用电阻和继电器实现, 继而在1920年代用真空管实现(参见参考文献1、2、3)。

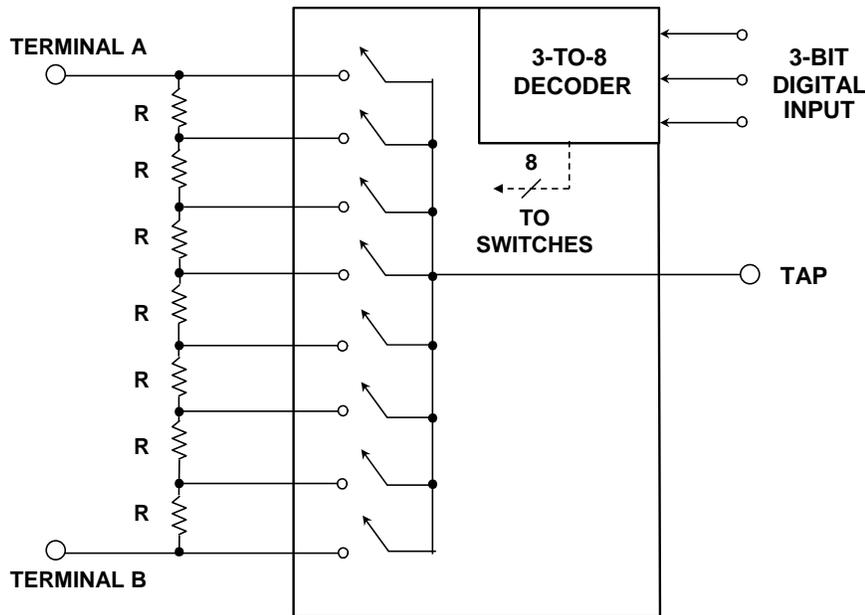


**图2: 最简单的电压输出温度计DAC:  
开尔文分压器(“串DAC”)**

这种架构非常简单, 具有一个电压输出(但输出阻抗与代码相关), 本身具单调性, 即使电阻意外短路, 输出 $n$ 也不会大于输出 $n + 1$ 。如果所有电阻的阻值相等, 则它是线性的, 但如果需要非线性DAC, 也可以故意把它设计成非线性的。在一次跃迁期间仅有两个开关工作, 因此它是一种低毛刺架构。此外, 开关毛刺与代码无关, 因而它非常适合低失真应用。无论代码如何跃迁, 毛刺都是相对恒定的, 因此毛刺的频率成分位于DAC更新速率及其谐波处, 而不是位于DAC基波输出频率的谐波处。串DAC的主要缺点是需要大量电阻和开关才能实现高分辨率, 因此它不是常用的简单DAC架构, 直到最近极小尺寸IC特性问世, 才使得低中分辨率的DAC切实可行。如今, 该架构已广泛用于简单DAC中, 如数字电位计等。在后文中我们将会看到, 其电流输出版本——温度计DAC也用作更复杂的高分辨率分段DAC结构中的元件。

对于全1代码, DAC的输出比基准电压低1 LSB, 因此打算用作通用DAC的串DAC在基准电压引脚与第一个开关之间有一个电阻, 如图2所示。

在理想电位计中则不然，对于全0和全1代码，应将可变抽头连接到电阻串的一端或另一端。因此，虽然数字电位计与通用串DAC基本相同，但前者少一个电阻，并且电阻串的任何一端都没有其它内部连接。图3所示为一个简单的数字电位计。



**图3：对一个串DAC稍作更改便获得一个“数字电位计”**

最简单的数字电位计并不比这个结构复杂太多，电位计的任何一个引脚都不可能处于5V或3V逻辑电源以外的电位。但有些电位计具有更复杂的解码器、电平转换器和额外的高压电源引脚，虽然逻辑控制电平很低(3 V或5 V)，但电位计引脚具有大得多的电压范围，某些情况下可能高达±15 V。数字电位计常常内置非易失性逻辑，当它关断时，其设置得以保存。

显而易见，串DAC具有大量电阻(正如前面所说的，N位DAC有 $2^N$ 个电阻)。调整串DAC中的每个电阻以获得最佳DNL和INL是不现实的，一部分原因是电阻数量太多，还有一部分原因是电阻太小而难以校准，主要原因则是这样做成本太高。由于物理尺寸的限制，纯串DAC的分辨率一般以8到10位为限。

### 电流输出温度计(完全解码)DAC

有一种电流输出DAC与串DAC相似，它由 $2^N-1$ 可开关的电流源(可以是电阻和基准电压源，或者是有源电流源)组成，这些电流源连接到一个输出引脚，该输出引脚必须处于或接近地电位。通常把这种架构称为“温度计”或“完全解码”DAC。图4显示了这样一个温度计DAC，它通过连接到基准电压的电阻来产生电流。

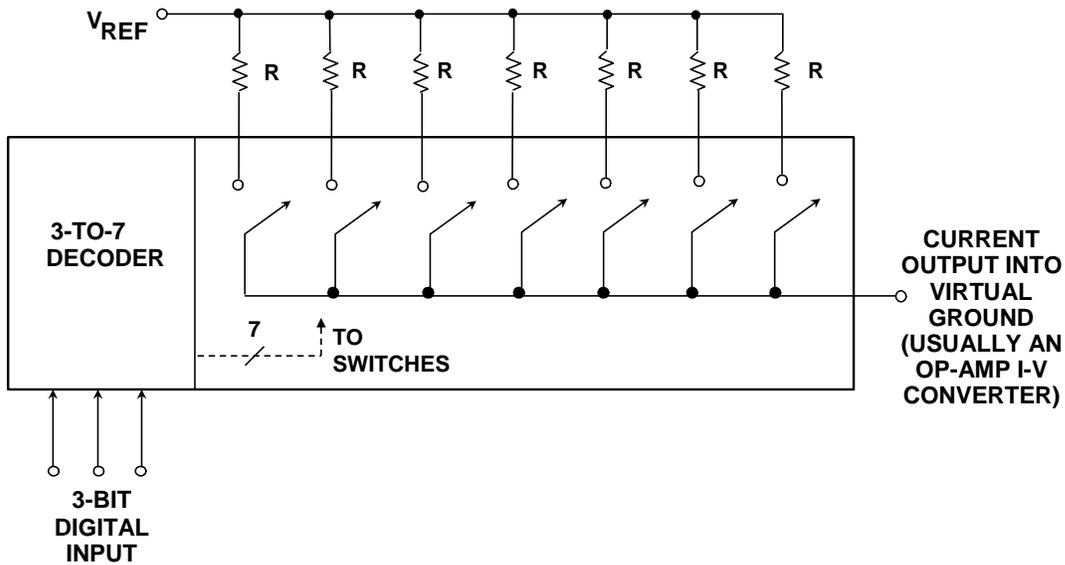


图4: 最简单的电流输出温度计(完全解码)DAC

如果使用有源电流源，如图5所示，输出可能具有更大的顺从性，可以使用一个阻性负载来产生输出电压。负载电阻的选择必须适当，使得在最大输出电流时，输出引脚电压仍然位于额定顺从电压范围内。

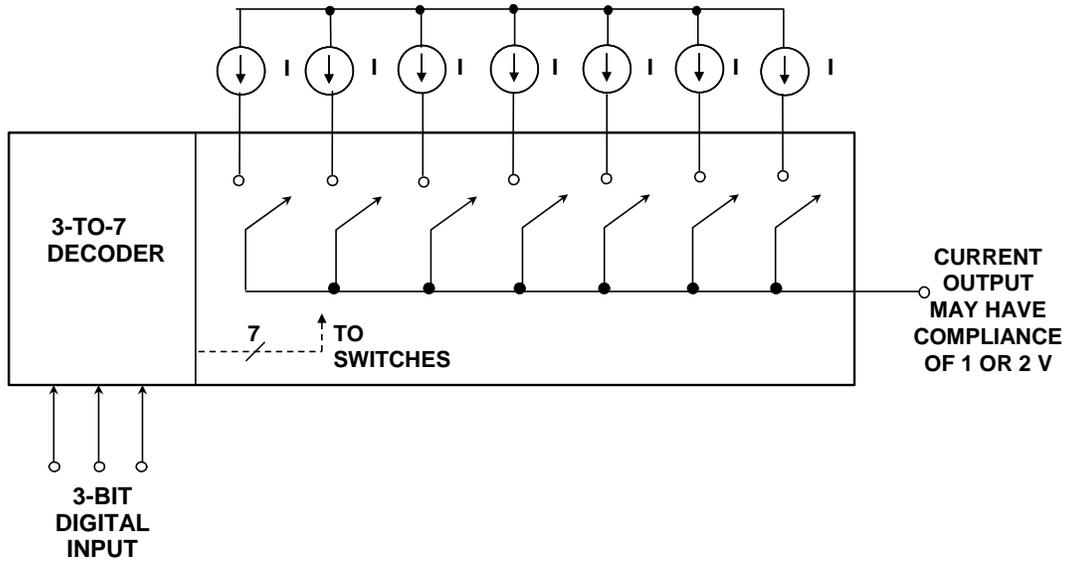
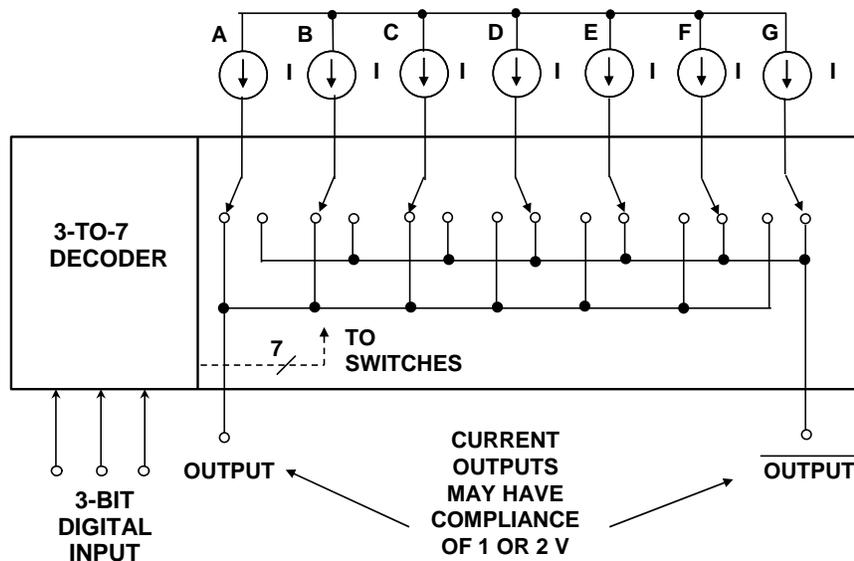


图5: 电流源改善基本电流输出温度计DAC

一旦通过提高数字代码将温度计DAC中的电流切换到电路中，则数字代码的任何进一步提高都不会再移除该电流。因此，该结构本身具单调性，与电流的精度无关。同样，像开尔文分压器一样，只有出现高密度IC工艺才能使该架构切实可行地用于实现通用中等分辨率DAC，不过高速应用广泛使用的是它的一个略微复杂的版本(如下图所示)。与开尔文分压

器不同，此类电流模式DAC没有专用名称，但两种类型均可以称为“温度计”DAC或“完全解码”DAC。

电流在两条输出线之间切换的DAC(其中一条线接地，但更一般的情况可能是用作反相输出端)更适合高速应用，因为在两个输出端之间切换电流所造成的瞬间影响小得多，因而其毛刺远低于仅仅电流开关切换的情况。这种架构如图6所示。



**图6：提供互补电流输出的高速温度计DAC**

但是，这种DAC的建立时间仍会随着初始代码和最终代码的不同而变化，导致产生“码间干扰”(ISI)。这个问题可以通过更复杂的开关技术来解决，即在变为下一个值之前，输出电流回到0。注意，虽然输出电流回到0，但它并未“关断”；不使用时，电流被释放掉，而不是器件被使能或关断。其中涉及到的技术非常复杂，在此无法详加讨论，有兴趣的读者可以查阅参考文献4。

对于这种DAC的普通(线性)版本，所有电流的标称值相等。如果将其用于高速重构，则可以通过动态改变递增代码切换电流的顺序来提高线性度。一般情况下，代码001始终开启电流A，代码010始终开启电流A和B，代码011始终开启电流A、B和C，依此类推。但为了提高线性度，对于每个新的数据点，递增代码的电流开启顺序可以不同。只要在解码器中增添少量逻辑，就能轻松做到这一点。最简单的实现方法是使用一个计数器，每经过一个时钟周期，计数器便递增1，电流开启顺序随之改变：ABCDEFG、BCDEFGA、CDEFGAB……但这种算法可能会在DAC输出中产生杂散音。更好的办法是对每个时钟周期设置一个

但新的伪随机顺序，这需要更多的逻辑，但正如我们所说的，即使复杂的逻辑现在也已变得非常便宜，而且很容易利用CMOS工艺实现。还有其它更复杂的技术，使用数据本身来选择各位，从而将电流不匹配转化为整形噪声。同样，这些技术太过复杂，不适合在此类指南中进行讨论。(详细讨论见参考文献4和5)

### 参考文献：

1. Peter I. Wold, "Signal-Receiving System," *U.S. Patent 1,514,753*, filed November 19, 1920, issued November 11, 1924. (*thermometer DAC using relays and vacuum tubes*).
2. Clarence A. Sprague, "Selective System," *U.S. Patent 1,593,993*, filed November 10, 1921, issued July 27, 1926. (*thermometer DAC using relays and vacuum tubes*).
3. Leland K. Swart, "Gas-Filled Tube and Circuit Therefor," *U.S. Patent 2,032,514*, filed June 1, 1935, issued March 3, 1936. (*a thermometer DAC based on vacuum tube switches*).
4. Robert Adams, Khiem Nguyen, and Karl Sweetland, "A 113 dB SNR Oversampling DAC with Segmented Noise-Shaped Scrambling," *ISSCC Digest of Technical Papers*, vol. 41, 1998, pp. 62, 63, 413. (*describes a segmented audio DAC with data scrambling*).
5. Robert W. Adams and Tom W. Kwan, "Data-directed Scrambler for Multi-bit Noise-shaping D/A Converters," *U.S. Patent 5,404,142*, filed August 5, 1993, issued April 4, 1995. (*describes a segmented audio DAC with data scrambling*).
6. Walt Kester, [Analog-Digital Conversion](#), Analog Devices, 2004, ISBN 0-916550-27-3, Chapter 3. Also available as [The Data Conversion Handbook](#), Elsevier/Newnes, 2005, ISBN 0-7506-7841-0, Chapter 3.

Copyright 2009, Analog Devices, Inc. All rights reserved. Analog Devices assumes no responsibility for customer product design or the use or application of customers' products or for any infringements of patents or rights of others which may result from Analog Devices assistance. All trademarks and logos are property of their respective holders. Information furnished by Analog Devices applications and development tools engineers is believed to be accurate and reliable, however no responsibility is assumed by Analog Devices regarding technical accuracy and topicality of the content provided in Analog Devices Tutorials.