

新推出的同步SAR模数转换器的片内校准优势

Lluís Beltran Gil, 产品应用工程师

摘要

本文评估在电阻模数转换器(ADC)前面的外部电阻的影响。这些系列的同步采样ADC包括一个高输入阻抗电阻可编程增益放大器(PGA), 用于驱动ADC和缩放输入信号, 允许直接连接传感器。但是, 有几个原因导致在设计期间, 我们最终会在模拟输入前面增加外部电阻。以下部分从理论上解释预期的增益误差, 该误差与电阻大小呈函数关系, 且介绍最小化这些误差的几种方式。本文还研究电阻公差和不同的校准选项对ADC输入阻抗的影响。除理论研究之外, 还使用试验台测量和比较几种设备, 以证明片内增益校准功能能够实现出色精度。增益校准功能使广泛前端电阻值的系统误差低于0.05%, 无需执行任何校准例程, 只需对每个通道的单个寄存器执行写操作即可。

简介

传统上, 同步采样逐次逼近寄存器(SAR)ADC被视为是对主要由能源客户提出的提供保护继电器应用的需求的响应。在输配电网络中, 保护继电器监测电网, 以尽快对任何故障情况(过压或过流)作出反应, 避免造成严重损坏。

为了监测传输的电源, 需要同步测量电流和电压。电流是通过变压器(CT)来测量的, 在通过变压器后, 电流减小, 提供隔离, 并通过负载电阻转换为电压。电压是通过电阻网络来测量的, 这是一个分压器, 它将电压从kV范围降至V范围。ADI公司提供同步采样ADC来监测电压和电流, 以简化双器件、四器件或八器件的功率计算。图1所示的信号链原理图通常用于测量单相, 多相电力系统的功率需要使用通道数量更高的数据采集系统(DAS), 即8个通道对应3个相位和1个中性相位。

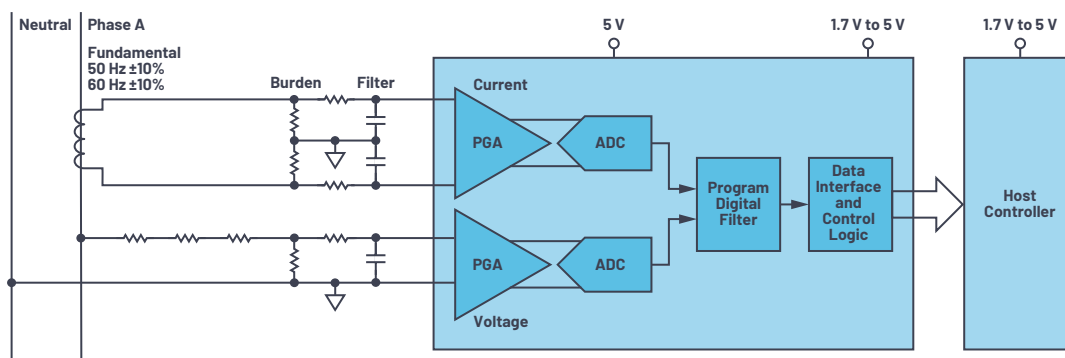


图1. 电源监控应用中的典型信号链。为简洁起见, 仅显示一个相位。

何时使用外部前端电阻

虽然电阻输入ADC被设计成直接与大多数传感器连接，但在某些情况下，可能需要在模拟输入前面增加外部电阻。例如，如果应用需要额外的抗混叠滤波，或需要保护输入不受过流故障影响，就可能出现上述这种情况。

抗混叠滤波器

尽管电阻输入ADC通常提供一个内部抗混叠滤波器，但许多应用可能以较低的采样频率运行，因此，需要较低的转折频率。

一个常见的要求是：在每个工频周期采集256个样本，也就是说，对于50 Hz电网系统，采样频率(f_s)为12.8 kSPS。

$$f_s = 256 \text{ samples} \times 50 \text{ second}^{-1} = 12,800 \text{ samples/second} \quad (1)$$

采样频率如此之低，所以需要在电阻ADC的输入前面增加一个外部低通滤波器(LPF)，用于抑制高于6.4 kHz的频率，即奈奎斯特频率($f_s/2$)。这可以通过增加一个一阶RC滤波器来实现。

输入保护

在其他应用示例中，特别是在保护继电器市场中，在故障发生时，过电流可能会流入模拟输入引脚。为避免损坏器件，绝对最大额定值(AMR)指示须将输入电流限制在10 mA以下。我们建议使用一个外部串联电阻来限制这种潜在的输入电流。

如果传感器输出电压意外增大到 ± 30 V，输入箝位保护电路（可以传输高达 ± 16.5 V的电压）将开启并传输大量电流，从而损坏该器件。在模拟输入前面使用一个1.35 k Ω R_{FILTER} ，如此，在过应力期间，可以防止高于10 mA的电流流动；但是，我们建议使用更大的电阻（例如10 k Ω ）来防止频段达到最大限值。

$$R_{FILTER} = \frac{30 \text{ V} - 16.5 \text{ V}}{10 \text{ mA}} = 1.35 \text{ k}\Omega \quad (2)$$

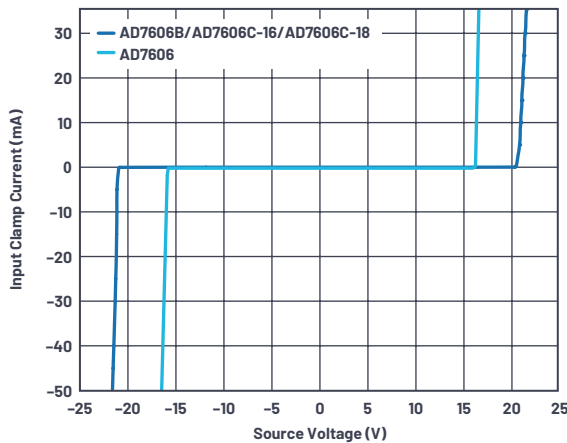


图2. AD7606输入箝位保护特性。

在任何情况下，必须使用公式2中计算的大电阻（适用于抗混叠滤波器(AAF)或限流）中的一个来确保满足两种条件。但是，请注意，如果在故障状态下模拟输入信号的潜在过应力低于 ± 21 V，且无需使用外部AAF，则可能无需使用外部电阻。

外部电阻导致的误差

引入此类外部电阻的缺点是，无论是用于额外滤波，还是用于保护器件免受大电流的影响，它们都会影响系统的精度。例如，AD7606经过工厂调试，可以在整个温度和电源范围内提供极低的偏置和增益误差，分别为最大32 LSB¹和6 LSB。但是，在增加外部无源器件之后，这些规格不再有效，因为系统增益误差（系统将其视为电阻输入ADC+前面的电阻）会增大到大于AD7606的增益误差。系统设计师很关注这种系统增益误差，因为这意味着他们必须自己执行系统增益校准，才能保证他们的最终产品能够达到标准或最终用户所要求的目标精度。我们可以使用两种方法执行系统增益校准：

- 在生产中执行增益校准，也就是说，生产的每个系统均需通过校准程序测试，存储校准系数，然后使用这些系数来消除增益误差。这与ADC在IC层面执行的操作相似，但是在系统层面。
- 对每个ADC样本使用固定的校正因子。因为下一节给出的分析很详细地讲解了系统增益误差，所以数字主机控制器会使用消除系统增益误差的因子来乘以从ADC中获取的每个样本。后文称之为后端校准。

使用第一种解决方案可以实现出色精度，但需要很长时间进行出厂测试，这会大大增加产品的成本。第二种解决方案虽然更便宜，但不那么精准，因为它是基于ADC的典型输入阻抗，且使用控制器资源，在有些情况下，会受到限制。有时候，为了避免这两种复杂情况，客户可能会选择使用一个很大的输入阻抗，在这种情况下，前端电阻导致的误差会降低，使得系统精度随之提高。通过使用这种方法，问题从系统问题转变为IC问题。但是，这可能不是最有效的方法，因为增加输入阻抗意味着必须开发新的解决方案，这需要时间，且会导致产生新的问题，例如会因这些更大的片内电阻导致更高的噪声。AD7606B和AD7606C具有片内增益校准功能，可以消除外部电阻导致的系统增益误差，在不经校准的情况下实现出色精度，避免增加系统解决方案的成本。

增益误差

PGA的增益取决于反馈电阻(R_{FB})，它可以编程设置模拟输入范围和输入阻抗(R_{IN})，这个值是固定的，典型值为1 M Ω 。这些电阻经过调整，可以正确设置PGA增益，将 ± 10 V或 ± 5 V的模拟输入信号($A_{IN}/+$)缩放到ADC输入范围，即 ± 4.4 V，如图3所示。

$$AD7606 \text{ Gain} = \frac{R_{FB}}{R_{IN}} = \frac{V_{OUT}}{V_{IN}} = \frac{4.4 \text{ V}}{10 \text{ V}} = 0.44 \text{ (V/V)} \quad (3)$$

¹最低有效位 (LSB)，在 ± 10 V 范围内相当于 305.175 μ V，在 ± 5 V 范围内相当于 152.58 μ V

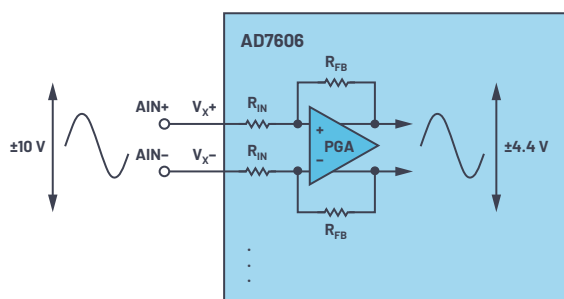


图3. AD7606内部PGA。仅以±10 V范围为例。

但是，在PGA前面增加一个串联电阻（我们将其称为 R_{FILTER} ）时，增益会改变（偏离理想值）。这个电阻实际上是改变了公式3中的分母；所以，系统增益会低于其调整增益。

$$System\ Gain = \frac{R_{FB}}{R_{IN} + R_{FILTER}} = \frac{V_{OUT}}{V_{IN}} \quad (V/V) \quad (4)$$

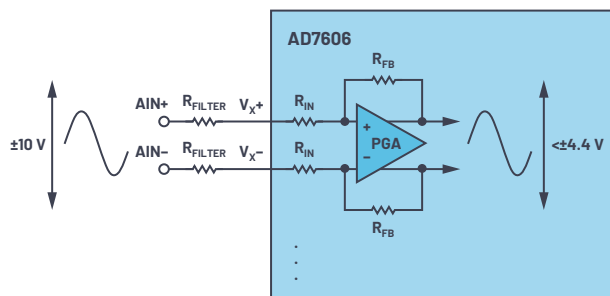
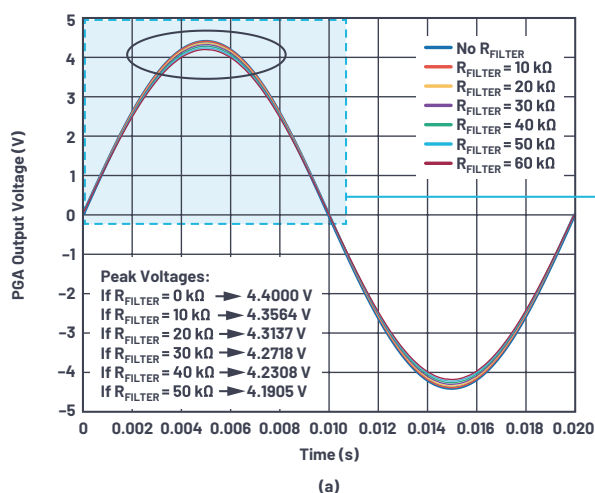


图4. AD7606的模拟输入（ V_X+ 和 V_X- ）前面的串联电阻会改变系统增益。

例如，如果在AD7606前面使用一个30 kΩ电阻，那么10 V输入信号在到达ADC输出端时，将不再是10 V信号，因为AD7606的PGA输出



也不再是4.4 V。PGA输出将为4.2718 V，如果我们绘图表示这个理论系统增益转换函数，则可以看出，增益误差为约-3%，具体如图5所示。

我们可以使用以下公式计算增益误差（ R_{FILTER} 的函数）：

$$System\ Gain\ Error\ (\% \text{ of FS}) = \frac{System\ Gain - AD7606\ Gain}{AD7606\ Gain} \times 100 = \left\{ \frac{R_{IN}}{R_{IN} + R_{FILTER}} - 1 \right\} \times 100 = -\frac{R_{FILTER}}{R_{IN} + R_{FILTER}} \times 100 \quad (5)$$

为了便于评估，我们可以通过图表来表示公式5，作为系统增益误差，显示与满量程(FS)之间的%与 R_{FILTER} 之间的关系，如图6所示。

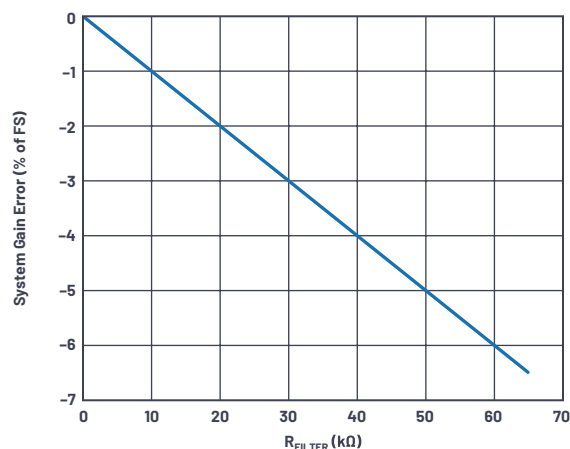


图6. 系统增益误差（FS的%），与AD7606中的外部 R_{FILTER} 电阻（1 MΩ输入阻抗）呈函数关系。

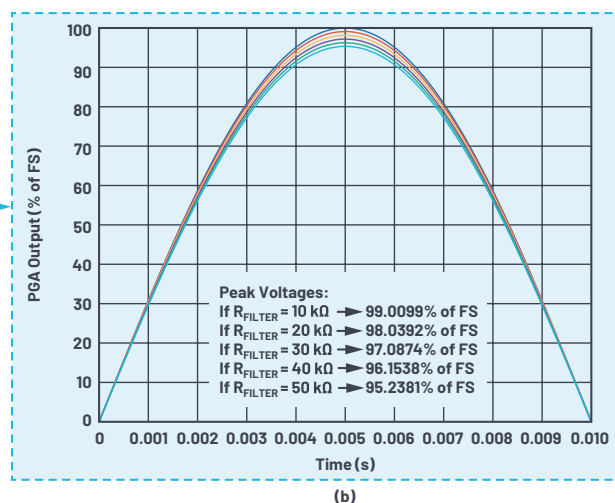


图5. PGA输出的幅度随 R_{FILTER} 的增大而减小。(a)显示PGA输出（单位：V），(b)显示PGA输出电压（FS的百分比）。

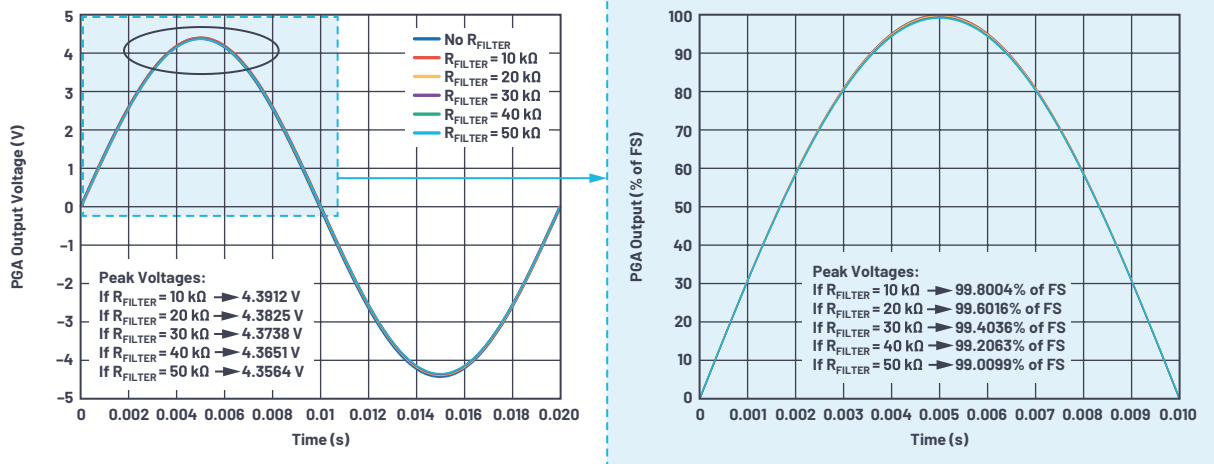


图7. 因为输入阻抗更高(5 M Ω)，所以AD7606B的PGA输出幅度受外部 R_{FILTER} 的影响更小。

AD7606B/AD7606C

在AD7606B项目开发期间，指定的三款产品的输入阻抗和分辨率如表1所示。

表1. AD7606B项目类型、典型的输入阻抗和分辨率

类别	典型输入阻抗	分辨率
AD7606B	5 M Ω	16 位
AD7606C-16	1.2 M Ω	16 位
AD7606C-18	1.2 M Ω	16 位

在任何一种情况下，无论 R_{IN} 是5 M Ω 或1.2 M Ω ，串联电阻(R_{FILTER})越大，系统增益越低，也就是说，增益误差越大。但是， R_{IN} 越大， R_{FILTER} 造成的影响越小，如公式5所示。理论上，对于高达50 k Ω 的电阻，系统增益误差从几乎5%降低到1%。

图8中5 M Ω 和1 M Ω 输入阻抗器件的对比显示了电阻对系统增益误差的影响。

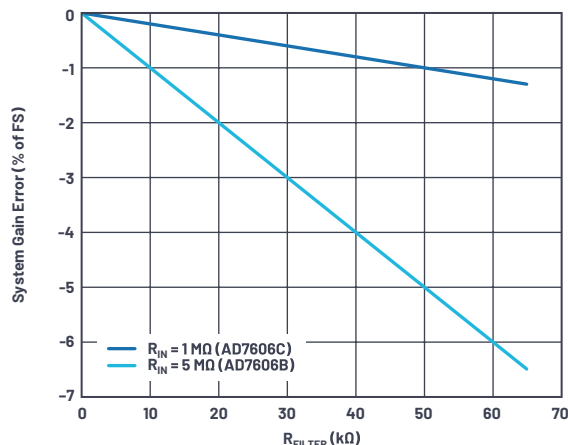


图8. 基于输入阻抗(R_{IN})的系统增益误差 (FS的%) 比较。

在某些应用中，这种增益误差是可以接受的。误差如此之低，便无需如以前一样执行系统校准，这是在设计PGA时采用更高的输入阻抗所要达成的目标。但是，在其他一些应用中，1%的系统增益误差仍然可能超过行业标准或客户要求，所以仍然需要进行校准。

后端校准与片内校准

传统校准一般发生在系统出厂测试期间。该流程旨在：

- ▶ 连接零电平(ZS)输入，测量失调误差。
- ▶ 消除这种失调。
- ▶ 连接满量程(FS)输入，测量增益误差。
- ▶ 消除增益误差。

但是，在这种情况下，因为可以通过公式5清楚了解该系统增益误差，所以可以通过对数据实施后期处理，从控制器这一端轻松消除这种误差，也就是说，增加一个校准因子(K)来恢复公式4中引入的误差，使得得出的系统增益在经过校准之后，变得与公式3中定义的理想增益类似。

$$\begin{aligned}
 V_{OUT_CAL} &= V_{OUT} \times K = V_{OUT} \times \frac{R_{IN} + R_{FILTER}}{R_{IN}} \\
 &= V_{IN} \times \frac{R_{FB}}{R_{IN} + R_{FILTER}} \times \frac{R_{IN} + R_{FILTER}}{R_{IN}} \\
 V_{OUT_CAL} &= V_{IN} \times \frac{R_{FB}}{R_{IN}}
 \end{aligned} \tag{6}$$

我们将这种方法称为后端增益校准，它有两点缺点：

- ▶ 它会消耗控制器端（微控制器/DSP/FPGA）的资源。
- ▶ 它假设 R_{IN} 为其典型值，而这些电阻具有15%的公差，所以因器件而异。

将 R_{IN} 值从最小值增加到最大值，但保持校准因子(K)不变，从公式6和图10可以看出，校准精度如何随内部电阻公差变化，对于用户来说，这是无法预测的。

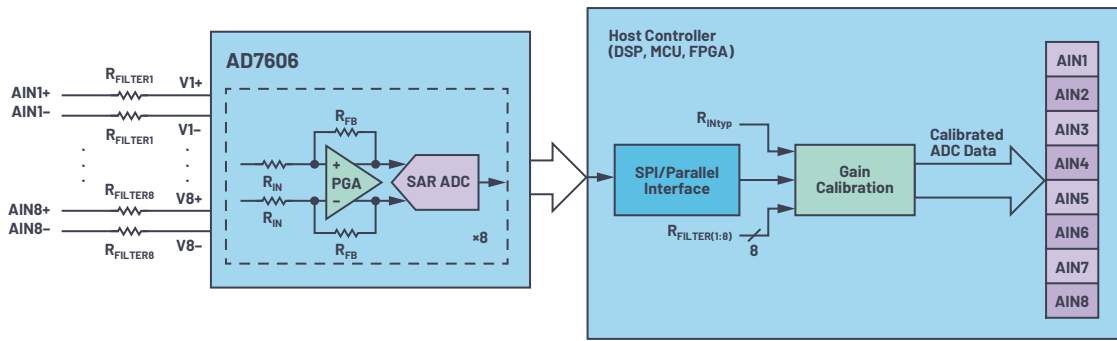


图9. 后端校准模块。假设 R_{IN} 的典型值，且已知外部电阻值 R_{FILTER} ，对主机控制器执行校准。

$$V_{OUT_CAL} = V_{OUT} \times K = V_{OUT} \times \frac{R_{INtyp} + R_{FILTER}}{R_{INtyp}} \quad (7)$$

$$= V_{IN} \times \frac{R_{FB}}{R_{IN} + R_{FILTER}} \times \frac{R_{INtyp} + R_{FILTER}}{R_{INtyp}}$$

图10显示在经过后端校准后，理论增益误差与 R_{FILTER} 呈函数关系，许多输入阻抗值都在AD7606的15%公差范围内。如果输入阻抗与数据手册中的典型规格（绿线）相同，表示后端校准完全消除了 R_{FILTER} 导致的增益误差。但是，如果在最坏情况下，控制器假设 $R_{IN} = 1.2 \text{ M}\Omega$ （AD7606C-16数据手册中给出的典型输入阻抗），但电阻实际上为 $1 \text{ M}\Omega$ （数据手册中给出的最小值），那么后端校准会不准确，在 $R_{FILTER} = 30 \text{ k}\Omega$ 这个给定值下，得出的增益误差会大于0.5%，无法满足行业标准的要求。

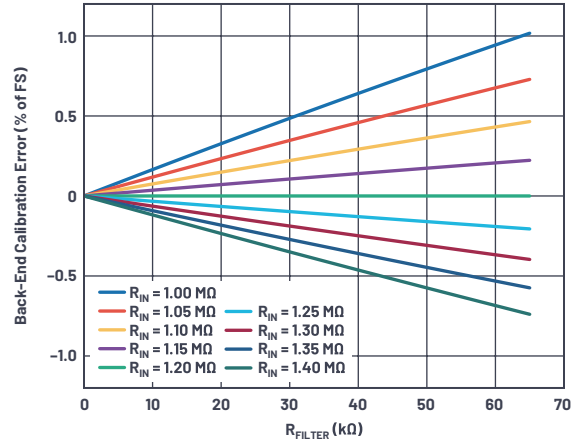


图10. 后端校准误差取决于实际 R_{IN} 值。

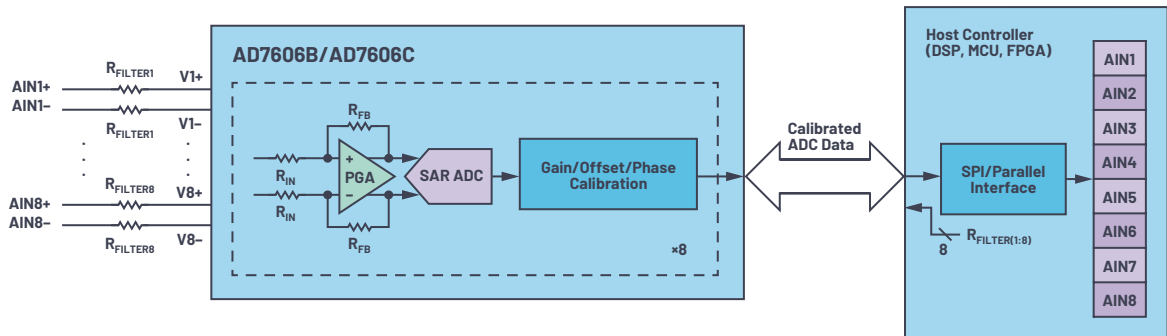


图11. 片内校准模块。仅以一侧通道为例。

AD7606B和AD7606C提供片内增益校准功能，在创建高精度数据采集系统时更具优势。¹ 无需消耗主机控制器的资源，也无需在出厂测试期间执行任何测量，即可轻松使用和实现最低的系统增益误差。每个通道有一个寄存器，您可以将 R_{FILTER} 值写入该寄存器，ADC之后有一个数字模块，会以数字方式补偿这个电阻增加的误差。这个用户可编程的数字模块可以补偿增益、失调和相位误差，本文只介绍增益误差。这个片内增益校准模块可以获取准确的输入阻抗(R_{IN})，所以它始终比后端校准更精准，与实际的 R_{IN} 和 R_{FILTER} 值无关。

这个8位寄存器表示 R_{FILTER} 整数变量，可以对高达64 k Ω 的电阻实施补偿，分辨率为1024 Ω 。因为这种离散分辨率，如果 R_{FILTER} 不是1024的倍数，会产生舍入误差。图12中的图表显示后校准误差如何保持在 $\pm 0.05\%$ 以下，不受 R_{FILTER} 和 R_{IN} 影响（在计算校准系数(K)时会使用这两个值），不假设 R_{IN} 等于其典型值，而是使用内部实际测量得出的 R_{IN} 值。如果与图10相比，以 $R_{\text{FILTER}} = 30 \text{ k}\Omega$ 为例，这意味着误差降低高达10倍。这个误差与 R_{FILTER} 完全无关， R_{FILTER} 越大，误差降低的幅度越大。

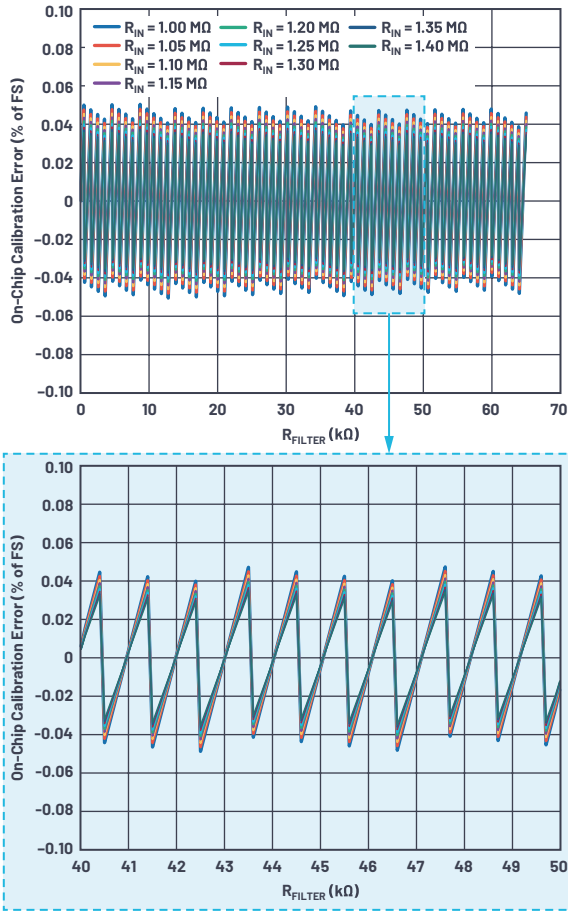


图12. 片内校准模块，按照通道。

因为输入阻抗误差会影响校准精度，所以 R_{FILTER} 误差也会影响校准精度。但是，请大家注意三点：

- ▶ R_{FILTER} 比 R_{IN} 小得多，且分立式电阻公差一般也优于内部1 M Ω 输入阻抗公差。
- ▶ 在后端校准和片内校准方案中，都会用到 R_{FILTER} 公差导致的误差。
- ▶ 用户可以通过使用公差更低的分立式电阻来最小化 R_{FILTER} 公差。

我们可以在启用片内校准功能的情况下执行类似研究，假设 R_{FILTER} 在最糟糕的公差下，以比较不同的常用公差：5%、1%和0.1%。

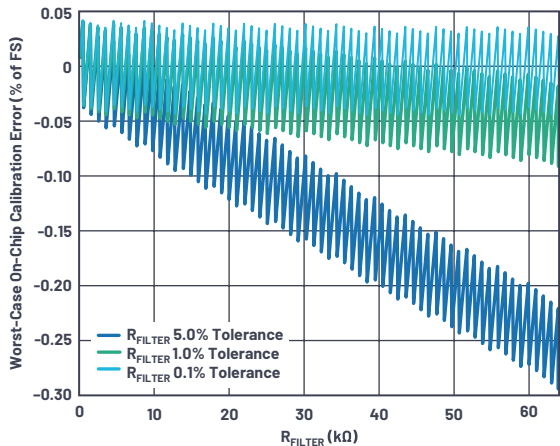


图13. R_{FILTER} 分立式电阻公差对片内校准功能精度的影响（最糟糕情况下）。

试验台验证

输入阻抗产生的影响

根据之前的理论分析，从图14和图15所示的测试数据可以看出，输入阻抗(R_{IN})高达5倍时， R_{FILTER} 电阻对系统增益误差的影响会降低大约5。例如，AD7606 ($R_{\text{IN}} = 1 \text{ M}\Omega$)前面的20 k Ω 电阻会导致约1%的误差，而这个电阻位于AD7606B ($R_{\text{IN}} = 5 \text{ M}\Omega$)前面时，只会导致约0.2%的误差。但是，只需打开片内增益校准功能，即可进一步改善精度。无需执行任何测量，只需写入 R_{FILTER} 值，四舍五入取最近的1024 Ω 的倍数。如此，会将误差大幅降低至低于0.01%，如图14所示。请注意，这个误差实际上是总非调整误差(TUE)，包括所有的误差源，因为：

- ▶ 假设基准电压源和基准电压源缓冲器都是理想的。没有去除与2.5 V基准电压源或4.4 V基准电压源缓冲器输出之间的偏差。
- ▶ 假设在写入值下，该电阻是理想的，即使存在1%的公差。没有去除与预期电阻值之间的偏差。
- ▶ 没有从测量值中去除失调误差，包括AD7606x失调误差或前端电阻之间的不匹配。

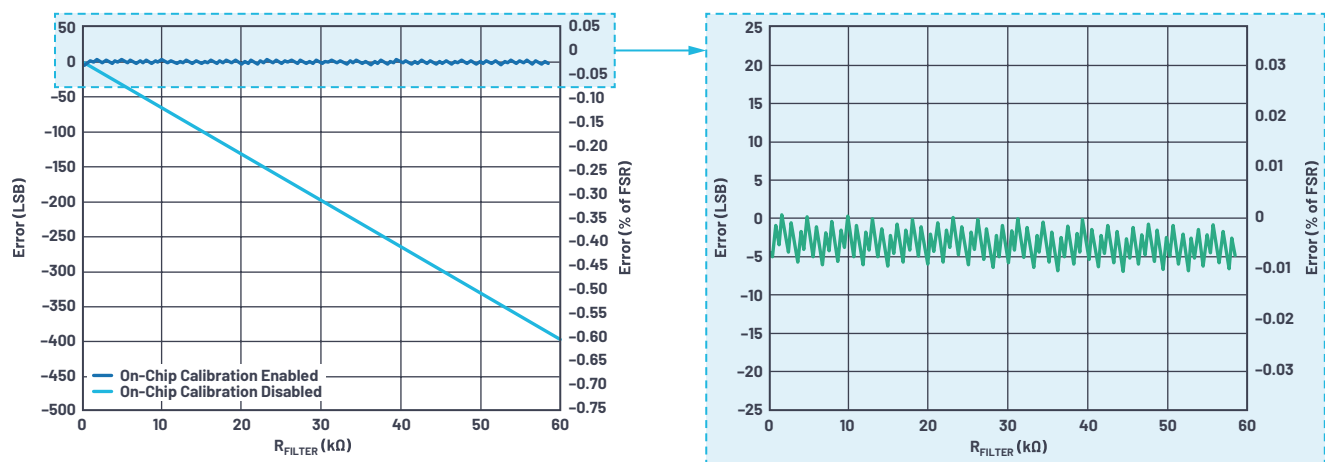


图14. 在启用片内增益校准时，AD7606B的总误差。

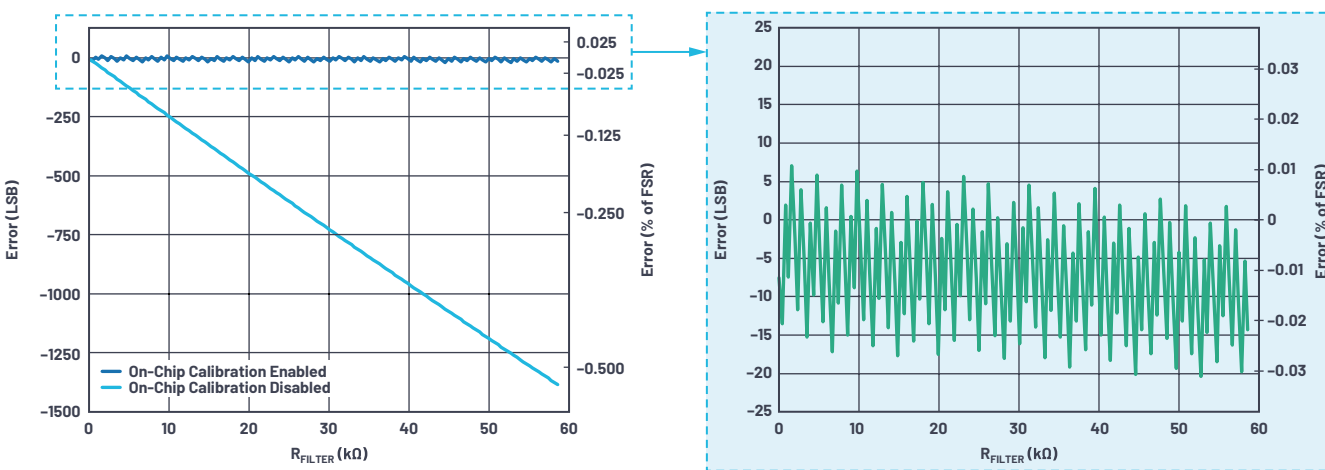


图15. (a) AD7606C-16在启用和不启用片内增益校准时，系统增益误差与 R_{FILTER} 呈函数关系，(b)片内校准图上的特写。

表2. 在给定 R_{FILTER} 下，不同泛型（校准和未校准状态下）的总误差(%)

R_{FILTER}	AD7606	AD7606B (5 MΩ)		AD7606C (1 MΩ)	
		未校准	片内校准 *	未校准	片内校准 *
10 kΩ	0.5%	0.1%	0.01%	0.45%	0.03%
20 kΩ	1.05%	0.2%	0.01%	0.95%	0.03%
50 kΩ	2.5%	0.5%	0.01%	2.5%	0.03%

*最糟糕的误差，与 R_{FILTER} 值无关

AD7606C-16和AD7606C-18的输入阻抗与AD7606B和AD7606不同，为1.2 M Ω （典型值）。因为输入阻抗更低，所以该系列中的这些泛型可以实现更低的噪声和更高的SNR性能。另一方面，在模拟输入前面使用一个电阻时，它们的系统增益误差相似。通过启用片内增益校准，可以再次大幅降低误差，降低到0.03%以下。

总之，外部前端电阻(R_{FILTER})导致的增益误差和片内校准功能的精度都取决于输入电阻(R_{IN})，在每个器件内部该值都是已知的。对这三个类型，如果不进行校准，那么增益误差随 R_{FILTER} 呈线性变化，表2显示在3个给定的 R_{FILTER} 值下，三个类型之间的比较，以及它们如何完全不受这些电阻值影响。

可以将这个实际数据与AD7606B/AD7606C部分中获取的理论数据进行比较。作为示例，图16在同一个图中显示在启用片内校准时，从AD7606C-16上采集的与 R_{FILTER} 呈函数关系的总误差，以及基于图13中的理论分析计算得出的最糟糕误差。尽管测试所得的误差数据实际上是总非调整误差（未去除失调或线性误差），它们仍然低于理论数值。这表明，首先，增益误差是器件总非调整误差的主要部分，其次，用在电阻输入ADC前面的真实电阻的公差在1%指定公差范围内。

在任何情况下，确认总DC误差始终小于 $\pm 0.1\%$ FS，这是许多应用的目标，且无需进行校准，只需将置于前方的电阻的值写入ADC，只要低于65 k $\Omega \pm 1\%$ ，则与其值无关。

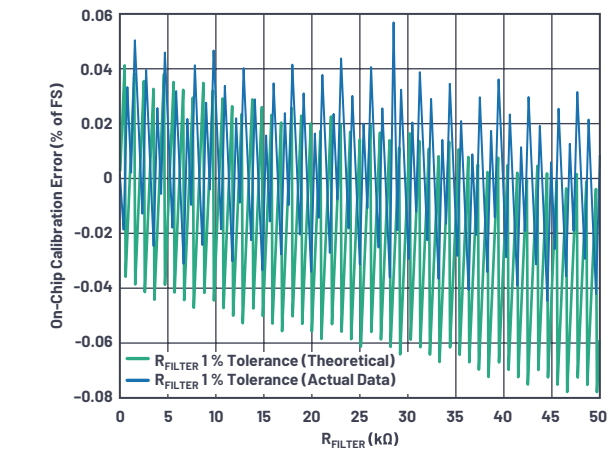


图16. AD7606C-16的实际结果与理论分析结果之间的比较。

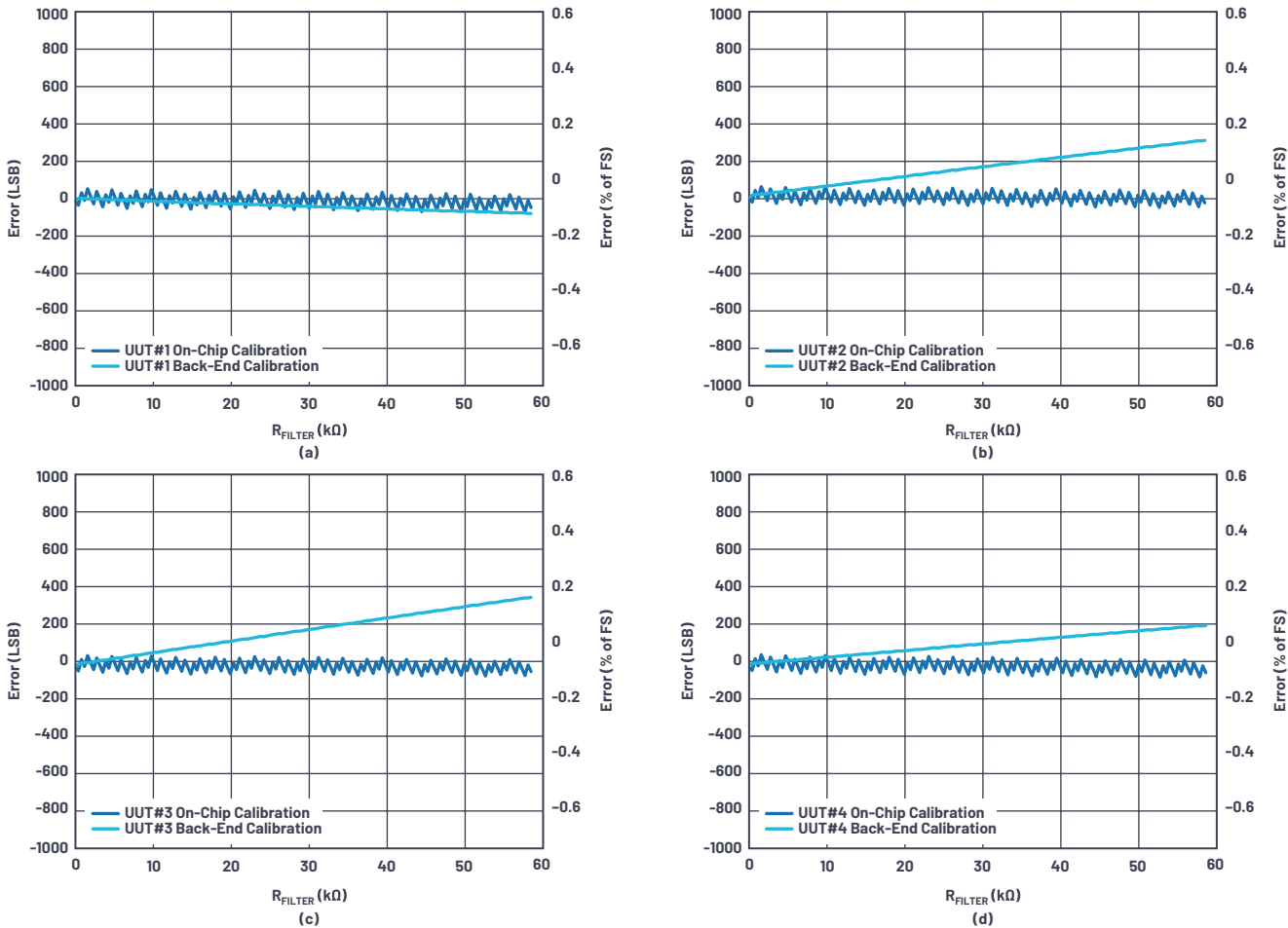


图17. 四个AD7606C-18单元之间的片上校准和后端校准比较。

片内校准与后端校准（测试结果）

如理论研究部分所述，可以在控制器一端（MCU、FPGA、DSP）使用简单的校准系数。但是，这样有两大缺点：需要额外的控制器资源，以及器件与器件之间的输入阻抗差异会导致误差。为了显示与后端校准相比，片内校准所具备的优势，我们测量了一系列AD7606C-18装置（在图17中，受测装置(UUT)的编号为1到4），在测量时，假设输入阻抗始终为典型值($R_{in} = 1.2\text{ M}\Omega$)。

- ▶ 如图17a所示，UUT #1可以出色完成校准，可与片内校准相媲美。这意味着它的实际输入阻抗(R_{in})非常接近典型值。
- ▶ UUT #2至#4显示出一定偏差，这意味着实际输入阻抗(R_{in})稍微高于典型值。
- ▶ 片内校准（在所有4个图中，以深蓝色显示）保持所有装置和 R_{FILTER} 值的总误差均低于0.03%。

在后端控制器中使用校准系数时，并不考虑PGA的实际输入阻抗，这意味着器件与器件之间的差异会导致后校准误差。但是，片内校准会从内部测量输入阻抗，所以校准结果更准确，且与置于前面的 R_{FILTER} 和实际 R_{in} 阻抗无关。这种更低的后校准误差有助于我们实现更高效、易于使用且精准的系统设计，这是除开“无需对控制器的每个单独的ADC数据点执行后处理，避免消耗资源”这个优势以外的另一个优势。

结论

电阻输入同步采样ADC是一种完整的解决方案，所有信号链模块均在芯片上，提供出色的AC和DC性能，易于使用，可以直接与传感器连接。正如某些应用指明，需要在模拟输入前面增加外部电阻。这些外部电阻会增大系统的精度误差，导致上市时间延长，且会增加额外的校准成本。ADI公司推出AD7606B系列新型阻抗输入ADC，帮助解决这一问题。该解决方案包括更大的输入阻抗和片内校准功能，可以帮助降低外部电阻导致的误差。

参考资料

¹Eamonn J. Byrne。美国专利第10,312,930号：ADC数字增益误差补偿。ADI公司，2019年6月。

作者简介

Lluís Beltrán Gil毕业于瓦伦西亚理工大学，于2009年获电子工程学士学位，2012年获工业工程学士学位。毕业后，Lluís于2013年加入ADI公司，担任利默里克精密转换器部的应用工程师，支持温度传感器开发。目前，Lluís就职于ADI精密转换器部SAR ADC应用团队，工作地点在西班牙瓦伦西亚。联系方式：lluis.beltrangil@analog.com。

在线支持社区



访问ADI在线支持社区，中文技术论坛

与ADI技术专家互动。提出您的棘手设计问题、浏览常见问题解答，或参与讨论。

请访问ez.analog.com/cn

