

面向大电流、快速瞬态响应噪声敏感型应用的多相解决方案—第1部分

Erik Lamp, 产品应用工程师

Xinyu Liang, 应用工程经理

摘要

本文提供一种多相单片式降压解决方案,旨在应对构建处理单元的电源时需满足的大电流、快速瞬态响应要求。我们采用称之为Silent Switcher® 3架构的新型低输出噪声技术,其快速瞬态响应特性支持多相操作。该解决方案具有出色的高控制带宽,使用的输出电容比其他方案更少,有助于电源在瞬态期间更快速地恢复。本文详细介绍设计技巧和考虑因素,以帮助工程师优化未来的设计。

简介

在当今的计算环境中,CPU、FPGA和ASIC的功耗日益增加。对于5G收发器、波束成形器和其他高速RF等一些更具体的应用,考虑带宽和RF噪声水平时,功率要求甚至更加严格。传统的双极(降压+LDO)解决方案广泛用于RF应用中,由于输出电流高,不仅体积大、效率低,还需要更高水平的散热。随着对输出电流能力的要求不断提高,使用单个降压稳压器为高需求负载供电变得不划算。而多相降压稳压器因可扩展性和纹波交错优势,电流传输性能出色,因此被广泛用于该领域。但是,要达到快速瞬态响应和超低RF噪声要求,多相降压稳压器需要采用多个输出电容和多级LC滤波器来为高速RF ASIC供电。这些额外的组件通常会占用很大一部分板空间,并且还可能增加解决方案的成本。本文展示使用高性能Silent Switcher 3架构所具有的优势,在多相降压应用中,该架构可提供超低噪声和快速瞬态响应。本文还介绍针对不同的ASIC负载要求,如何通过不同的设计考虑因素来解决。

Silent Switcher 3架构采用超低噪声设计(在10 Hz至100 kHz范围内一般为4 $\mu\text{V rms}$),包含高增益误差放大器,提供超低EMI辐射和快速瞬态响应。在该新产品系列中,LT8627SP具有最高16A额定电流,因此非常适合用于大电流、噪声敏感型应用中的多相降压配置。由于所有ASIC负载具有低电源电压特性(<1V)并且广泛使用12V配电系统,因此多相降压稳压器对最短导通时间非常敏感。Silent Switcher 3技术采用创新架构,提供非常短的导通时间(15 ns),使LT8627SP在1 MHz以上的开关频率下也能轻松运行,有助于改善纹波、尺寸、噪声和带宽。

针对50A电流RF数字负载,尽可能缩短瞬态恢复时间

决定电源性能的一个重要特性是其恢复时间。这是在发生负载瞬态时,输出电压恢复到稳压值所需的时间。每个电源的恢复速度都有限制,与控制环路带宽相关。控制环路带宽更高,意味着电感电流在瞬态期间能够更快地爬升/回落,以补偿输出电容的电荷变化,在更快时间内完成恢复过程。图1展示了一个使用四相LT8627SP的示例:为1.8 V_{OUT} RF数字负载供电,最大负载电流为50A。该电源设计为在2 MHz开关频率下输出1.8 V电压。为了缩短瞬态期间的电荷补偿时间,该设计中使用低ESR陶瓷电容,并且避免使用高ESR聚合物电容和电解电容。采用交错PWM技术(每相90°)来增加等效纹波频率,从而增大控制带宽。

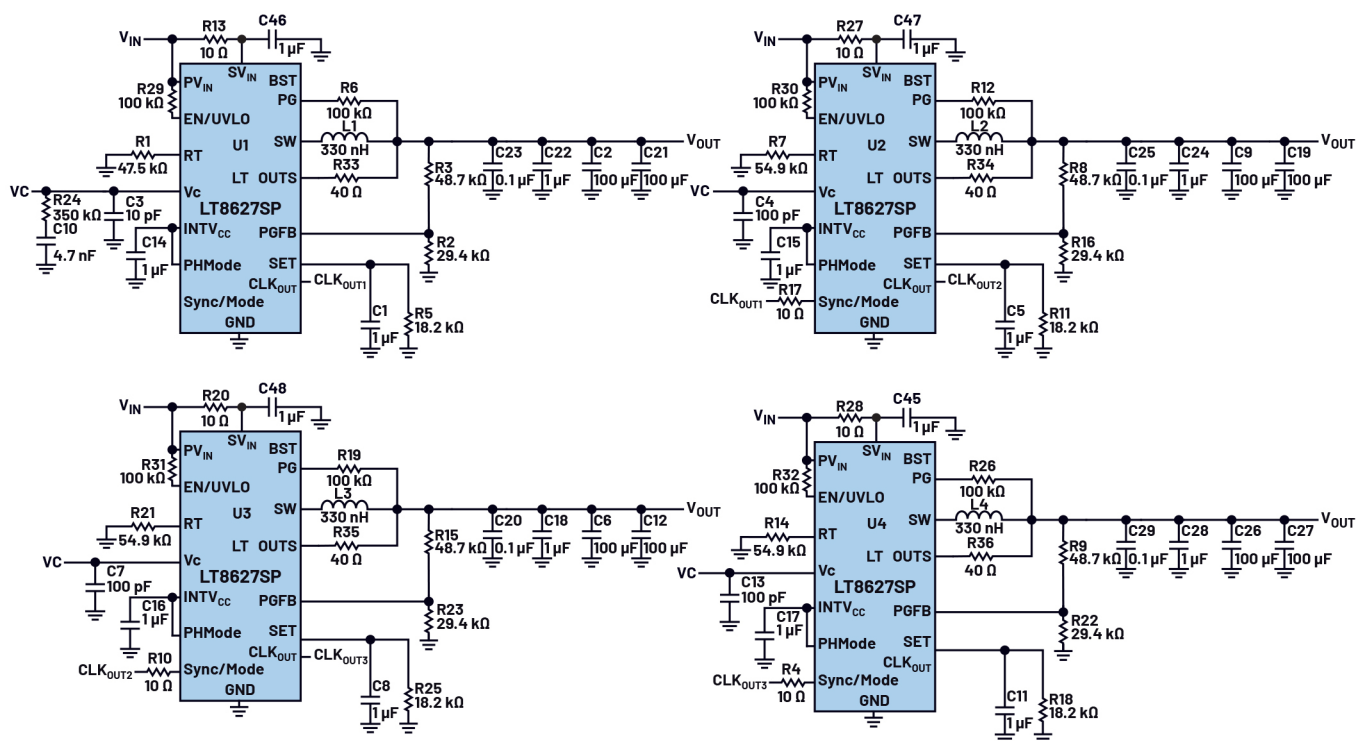


图1. 为1.8 V_{OUT}、50 A RF数字负载供电的四相交错LT8627SP解决方案。

对补偿网络进行调节，以实现至少45°相位裕量和大于8 dB的增益裕量，同时尽可能增大带宽。因此，在45°相位裕量和9 dB增益裕量下，其控制环路调谐到最大280 kHz的带宽，如图2中的波特图所示。为了进行比较，我们在1.8 V、12 A输出下，对具有等效单相输出电容(2 × 100 μF + 1 × 1 μF + 1 × 0.1 μF)的单相LT8627SP进行了测试。采用相同稳定性标准的伯德图如图2所示。

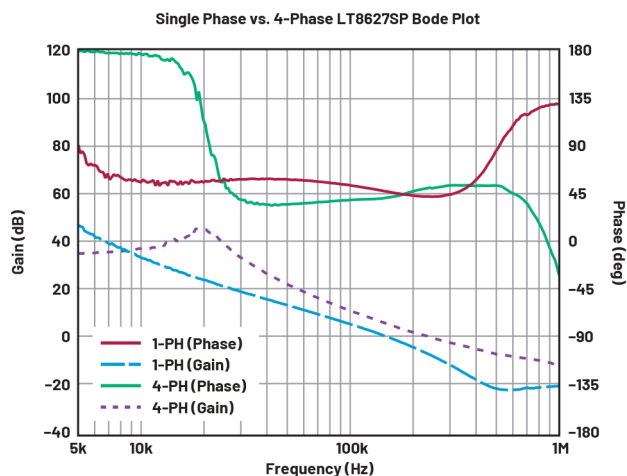


图2. 50A/四相LT8627SP和12A/单相LT8627SP的伯德图比较。

为了通过测试比较恢复时间，四相和单相LT8627SP均采用50%负载瞬态，采用每相6A/μs摆率。测试结果如图3所示，瞬态上升沿的恢复时间约为2.5 μs。与图4中的单相LT8627SP相比，恢复时间将近缩短10倍。

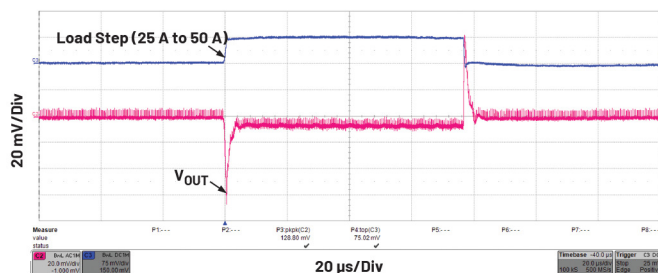


图3. 四相LT8627SP 25 A至50 A负载瞬态优化，以实现最短恢复时间。

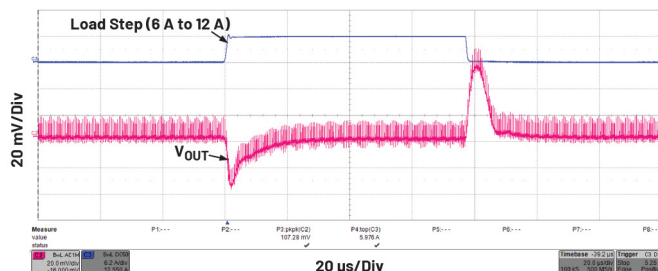


图4. 单相LT8627SP 6 A至12 A负载瞬态优化，以实现最短恢复时间。

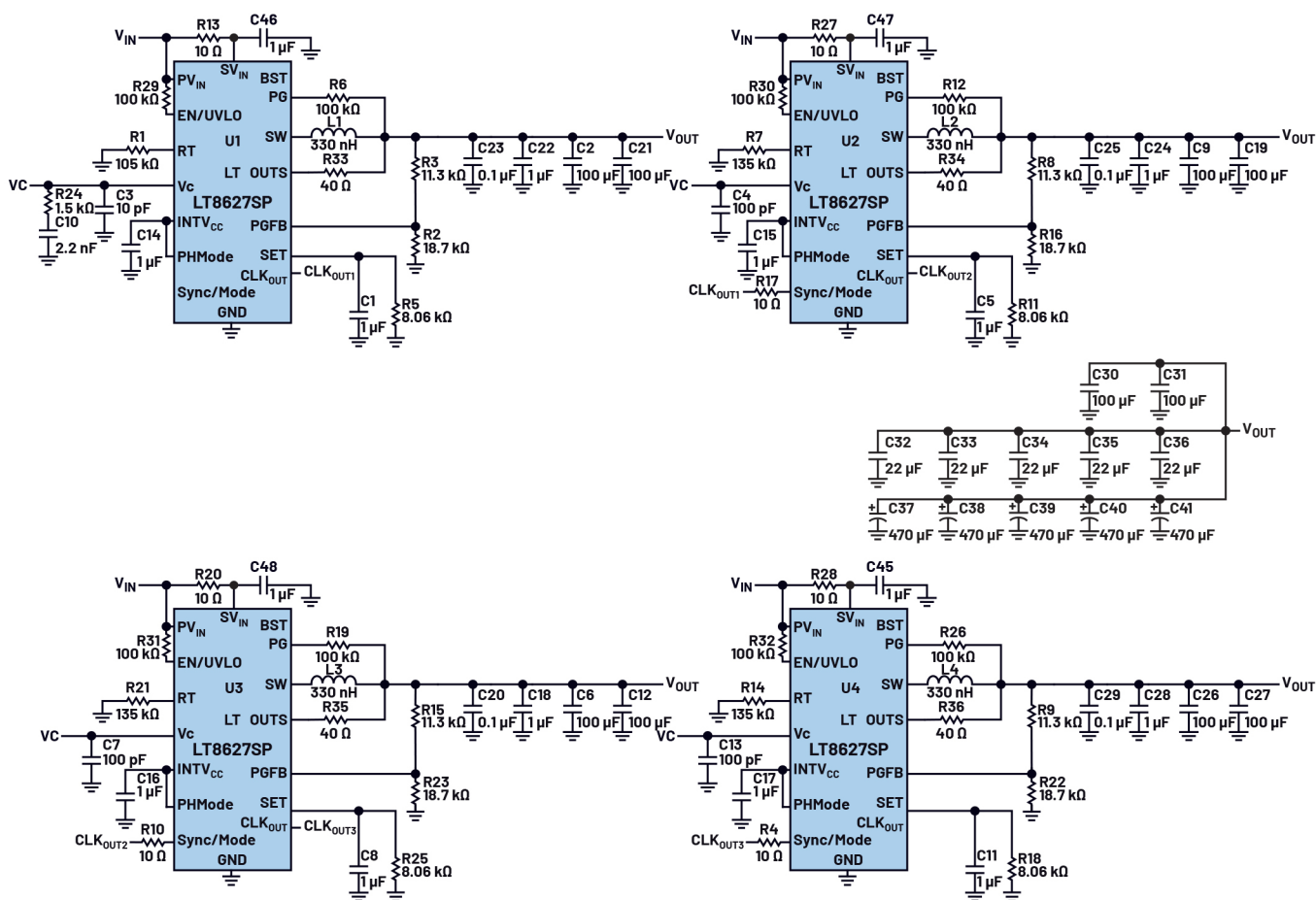


图5. 四相交错LT8627SP解决方案，在0.8 V、22 A至50 A 1 μs瞬态下实现<5% V_{pp} 。

针对大电流无线应用，尽可能减少瞬态 V_{pp}

Silent Switcher 3架构的多相操作已用于许多客户的电源设计。图5展示了另一个示例：LT8627SP如何帮助无线客户在0.8 V_{OUT} 和22 A至60 A 1 μs负载瞬态下，为快速、大电流瞬态SoC供电。为防SoC性能因瞬态降低，需要 V_{pp} 小于5% (40 mV)。

如前文所述，我们已知四相交错LT8627SP可以提供很高的控制带宽，约在300 kHz左右。而在时域内，我们可以大致模拟负载瞬态期间的电压变化与控制带宽之间的关系，如下所示：

$$\Delta V_{OUT} = \frac{\Delta I_{OUT}}{8C_{OUT}f_c} + V_{RIPPLE}$$

由此可以得出，在纹波电压为10 mV时，最小输出电容为1583 μF。在设计中，所选的电容应大于该值，不同于之前所述，需使用更多聚合物电容，以在瞬态期间提供足够的阻尼。我们需通过不断试验和试错来确定最终的输出电容，因为它也会影响环路带宽和稳定性。

四相LT8627SP在1 MHz开关频率下交错，汇集成成为4 MHz纹波频率。在确定最小输出电容之后，在22 A至50 A瞬态负载、28 A/μs摆率下，实现35 mV (4.4%) V_{pp} 。瞬态波形如图6所示。为了验证控制环路的稳定性，使用50 A负载，进行波特图测量。结果如图7所示。在50 A时，控制环路的带宽为322 kHz，具有50°相位裕量。

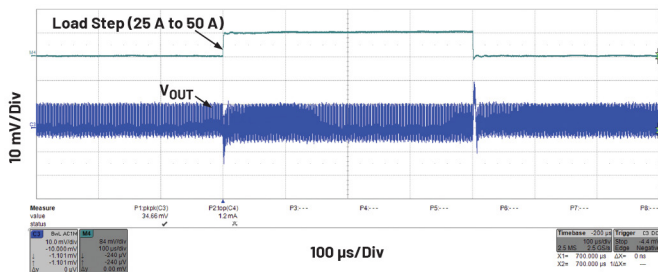


图6. 在28 A/μs摆率下，22 A至50 A负载阶跃的瞬态波形。

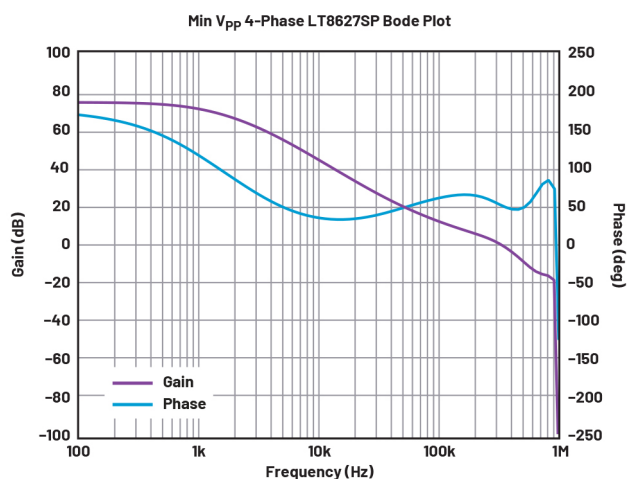


图7. 四相最小 V_{pp} 值解决方案的伯德图。

为了进行更多性能测试，我们测量了效率和满负载热性能。测试了12 V_{IN}、0.8 V_{OUT}、最高60 A负载下的效率，如图8所示。包含辅助损耗在内，转换器在25 A负载下的峰值效率为89%，在60 A负载下的效率为84%。

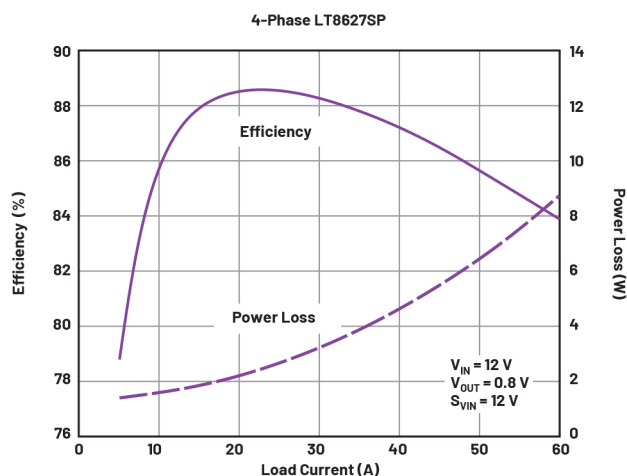


图8. 四相交错LT8627SP在1 MHz F_{SW} 、12 V_{IN}和0.8 V_{OUT}下的效率。

图9以热图方式显示了这个四相设计的热性能。在60 A负载下，IC最高温度为66°C，最低温度为61.6°C。四个IC之间的最大温差为5°C左右，表示各相均流性能出色。

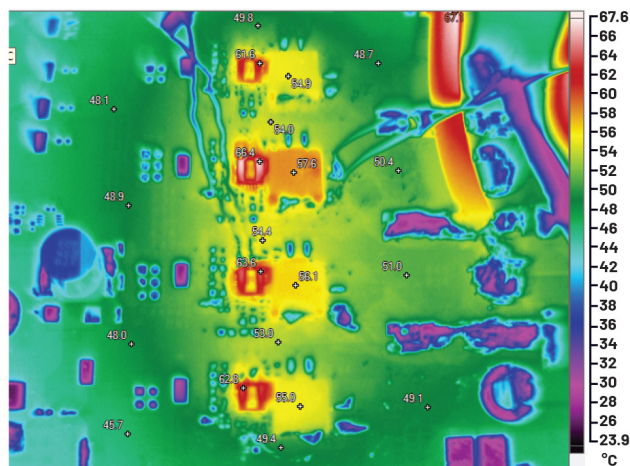


图9. 四相交错LT8627SP在1 MHz F_{SW} 、12 V_{IN}和0.8 V_{OUT} 60 A下的热性能。

关于多相LT8627SP的设计考虑因素和指南

LT8627SP作为峰值电流模式控制IC，可轻松配置为多相操作。有几项设计考虑因素需特别注意，分别是：

- ▶ 要实现正常均流，需将每个IC的VC引脚连接在一起，如图1的原理图所示。
- ▶ 要以均衡的方式交错连接四相LT8627SP，每个IC的CLKOUT需配置为90°相移，并馈入下一个IC的SYNC引脚。采用该配置时，每个IC的开关节点波形如图10所示。交错是多相降压稳压器带来的最大优势之一。均衡交错的相位能够使输出电压纹波频率倍增，因此可显著降低输出电容。交错纹波频率更高时，也有助于控制环路有效抑制更高带宽下的纹波噪声。LT8627SP可以采用高达4 MHz开关频率，支持三种不同的相移时钟配置：180°、120°和90°。这表示无需额外使用任何器件，也能实现最多12种交错。
- ▶ 为了实现正常的电压检测，应将每个IC的OUTS引脚连接在一起。需要注意的是，因为控制环路中涉及到所有误差放大器(EA)，在进行伯德图导入时也需要考虑所有EA。因此，需要将检测点（输出电压）和OUTS引脚侧连接在一起，确保每个EA都能实现均匀扰动。
- ▶ RT引脚需使用电阻来设置频率。主机IC需提供设置目标开关频率所需的电阻值，从机IC的电阻值设置的频率要比主机IC低20%。

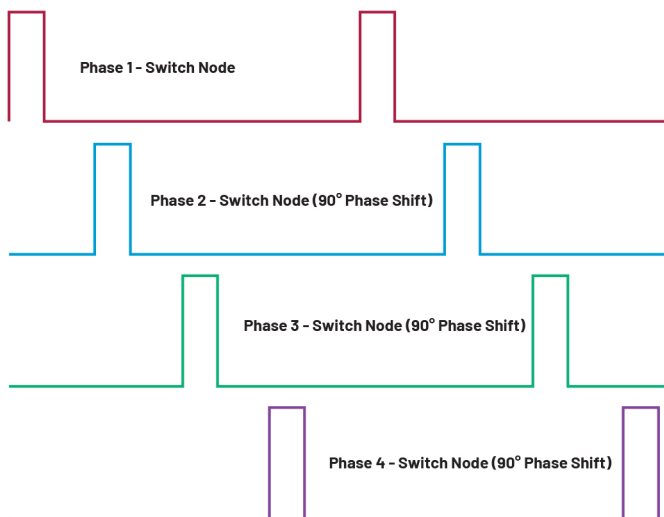


图10. 每个开关节点的每个通道之间的相移示意图。

结论

为5G电信应用构建电源存在挑战性。这些应用需要快速、大电流瞬态响应，以实现最小峰峰输出电压，或在负载瞬态期间实现最短恢复时间。应对这些挑战的一种简单方法是：将多个 Silent Switcher 3架构（例如LT8627SP）功率转换器并联到单个交错系统中，以此增大电源的带宽和负载能力，使其获得执行快速、大电流瞬态的能力。

作者简介

Erik Lamp是ADI公司工业和多市场部门的产品应用工程师，主要负责电源产品。他于2020年获得圣何塞州立大学电气工程学士学位，并于同年加入ADI公司开始其职业生涯。

Xinyu Liang是ADI公司工业和多市场部门的应用工程经理，主要负责电源产品。他于2018年获得美国北卡罗来纳州立大学电气工程博士学位，并在毕业后于2019年开启在ADI公司的职业生涯。

在线支持社区



访问ADI在线支持社区，中文技术论坛

与ADI技术专家互动。提出您的棘手设计问题、浏览常见问题解答，或参与讨论。

请访问ez.analog.com/cn

