多通道RF到数据开发平台助力相控阵原型开发

Peter Delos，技术主管
Charles Frick，系统应用工程师
Mike Jones，首席电气设计工程师

简介

未来天线设计的行业发展趋势是采用相控阵。这种技术趋势加上上市时间压力，造成的开发时间缩短问题，为相控阵系统领域的RF设计人员带来了多项挑战。与RF电子相关的挑战包括：

- 在多通道环境下验证RF电子
- 跨多通道验证同步和校准
- 软件开发与量产硬件开发并行

为了解决这些行业挑战，新型多通道RF到数据开发平台应运而生。此开发平台集成了软件可配置的数据转换器、RF分发、功率调节和时钟，以提供一个16通道、S频段的直接采样解决方案。

集成RF采样高速转换器

新发布的高速转换器在单芯片上集成了ADC、DAC和数字信号算法模块。图1所示的MxFE™四通道16位、12 GSPS RF DAC和四通道12位、4 GSPS RF ADC即是一个示例，包含4个ADC、4个DAC、多个数字上/下变频器，以及数控振荡器(NCO)和有限脉冲响应(FIR)数字滤波器。DAC的采样速率为12 GSPS，ADC的采样速率为4 GSPS。模拟带宽在S频段内提供直接采样和波形生成，并进入低C频段。

转换器处理更广泛的RF频谱波段并嵌入片内DSP功能，使用户能够配置可编程的滤波器和数字上转换和下转换模块，以满足特定的射频信号带宽要求。与在FPGA中执行这些功能的架构相比，在专用芯片中实施嵌入式处理可以大幅降低功率。释放宝贵的FPGA资源使得设计人员能够更经济高效地使用FPGA，或者将FPGA资源分配给更高级别的系统应用处理。

16通道、直接RF采样开发平台（四MxFE）

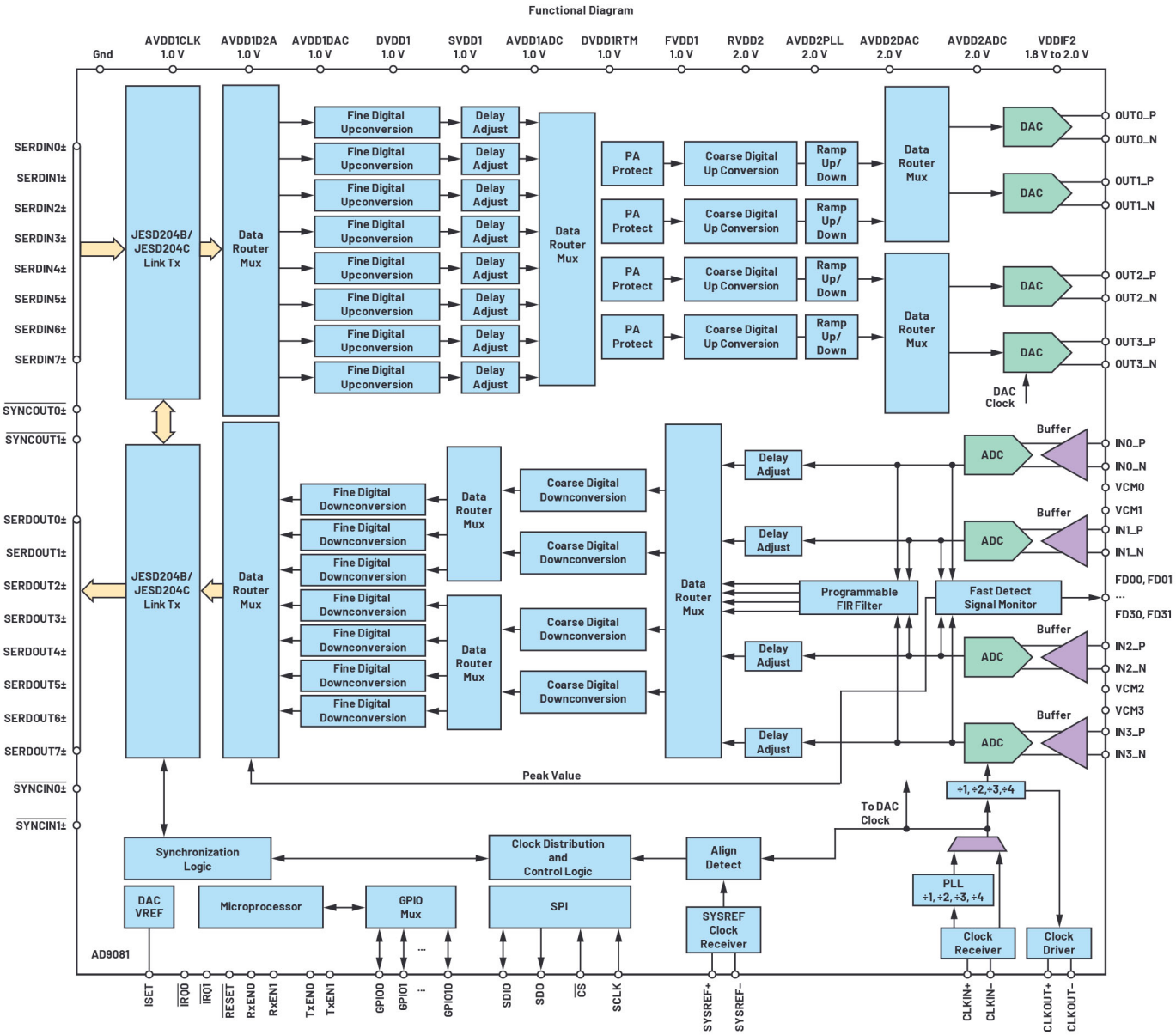
这款16通道、直接RF采样开发平台如图2所示，其框图如图3所示。为了说明其命名约定：我们将集成式转换器命名为混合信号前端(MxFE)，将包含4个MxFE的16通道板命名为四MxFE。4个MxFE每个包含4个DAC和4个ADC，所以共有16个发射通道和16个接收通道。

RF部分包含巴伦、放大器和滤波器，可以简化RF接口。收发器通道上包含一个低通滤波器，用于抑制DAC镜像，DAC输出端则一般具有一个增益模块。接收器通道上包含两个增益和增益控制，以及用于进行二阶奈奎斯特采样的带通滤波器。滤波器采用Mini-Circuits的1206滤波器尺寸，所以用户能够通过替换滤波器来适配不同应用。

通道间隔为每个发射器/接收器对600mils，支持X频段、半波长、单极元素格点间距。采用这种尺寸时，设计显示每个单元数字波束形成系统可兼容高达X频段的频率。在四MxFE直接生成S频段的情况下，可以额外添加单个RF混频器，以实现X频段频率操作。

其中包含时钟电路，且所有时钟都使用相同的基准频率。每个转换器的PLL于参考频率锁相，并提供AD9081时钟输入。包含测试点注入选项，以评估备用转换器时钟源。数字时钟也使用相同的基准频率。一个时钟芯片为AD9081提供SYSREF信号用于进行同步，为FPGA提供所需的时钟信号，并提供为AD9081提供参考频率的选项，以使用AD9081的内部PLL。

功率分配和稳压如图4所示。所需的所有电压都源自单个12 V输入。功率分配设计包含开关稳压器组合，其后增加低噪声线性稳压器，用于提供对噪声敏感的模拟电压。



AD9081: 4T4R Direct RF Transmitter and Receiver

- Configurable Sampling Rate Schemes
  - Four 16-Bit DACs: 3 GSPS to 12 GSPS
  - Four12-Bit ADCs: 1.5 GSPS to 4 GSPS
  - RF Synthesis and Sampling up to 4.2 GHz
- Tx Signal Bandwidth Support up to 1.6 GHz; N' = 12
- Signal Processing Blocks Supporting Multiband
  - Transmit: Eight DUC Paths Shared by Four DACs
  - Receive: Eight DDC Paths Shared by Four ADCs; Optional 48-Tap Programmable Filter per ADC; or 192 Taps Total
- Signal Monitoring/Peak Detection for AGC (Rx); PA Protection (Tx)
- Timing Adjustments for QEC Optimization (Rx) and Configurable Transmit Signal Placement
- Flexible On-Chip PLL for Clocking, Multichip Synchronization

图1. AD9081功能性说明。

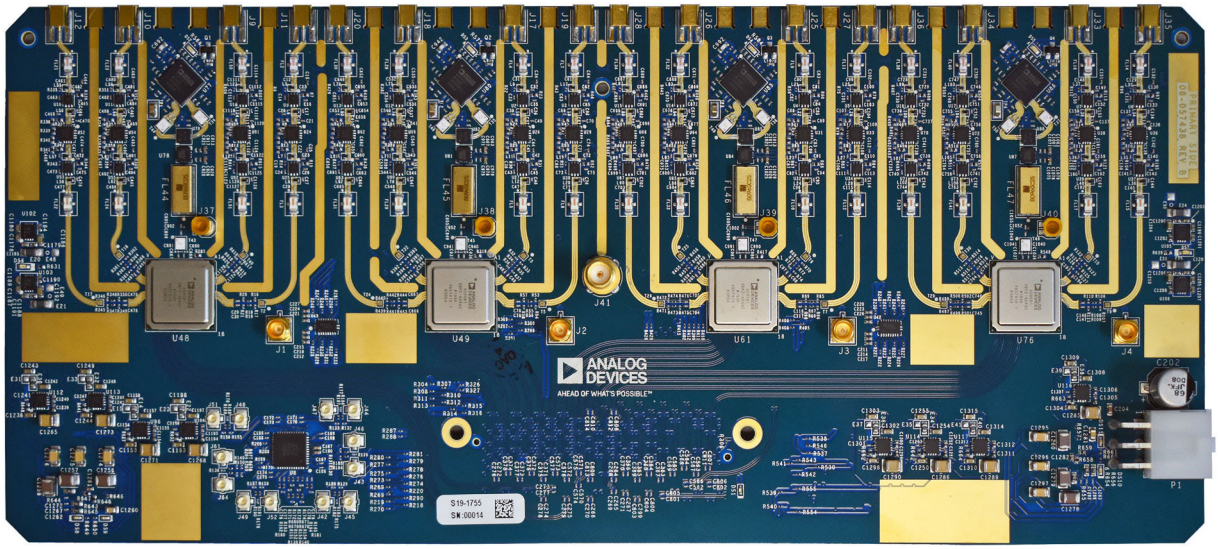


图2. 16通道、直接RF采样开发平台（四MxFE）。

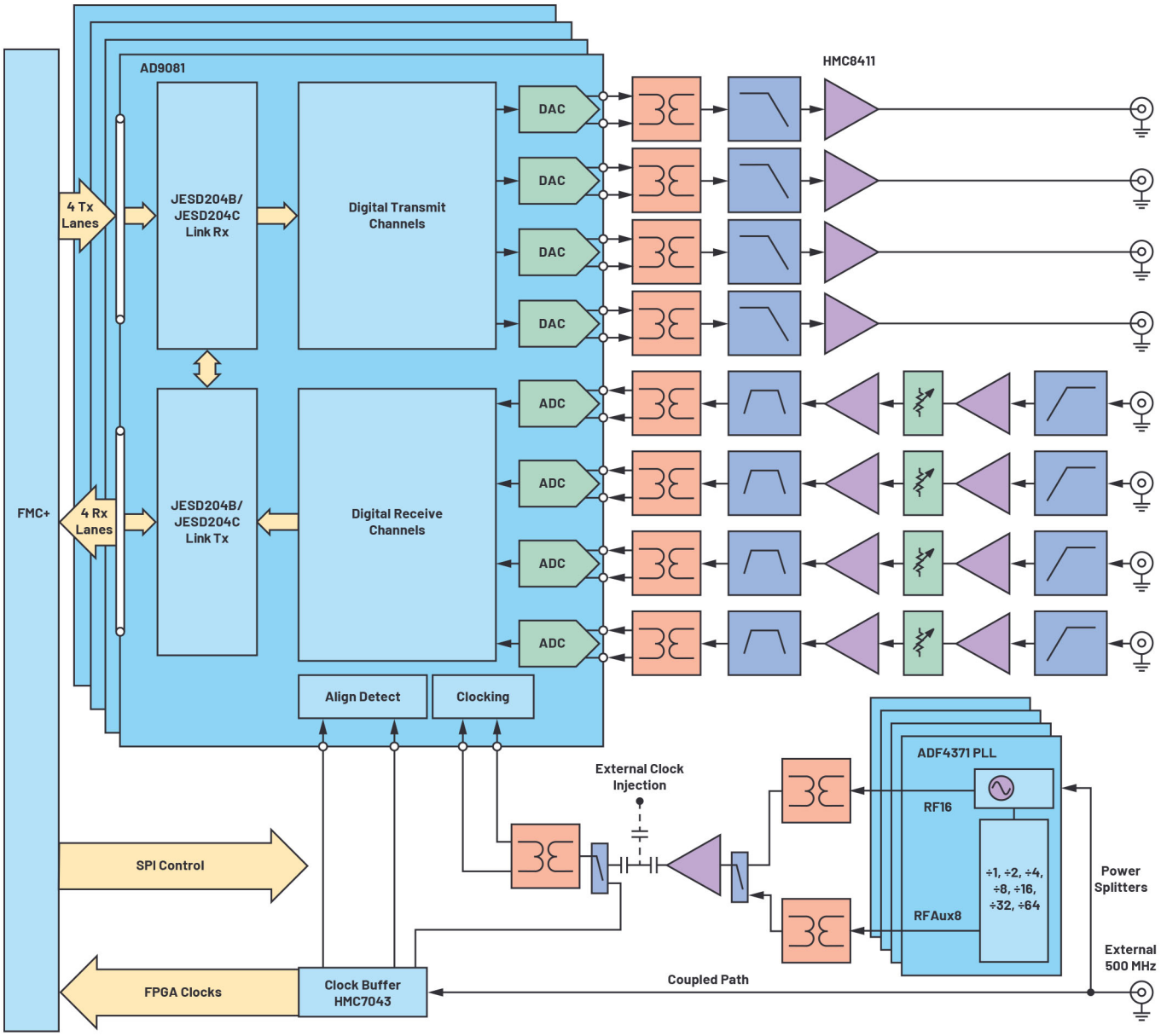


图3. 四MxFE框图。

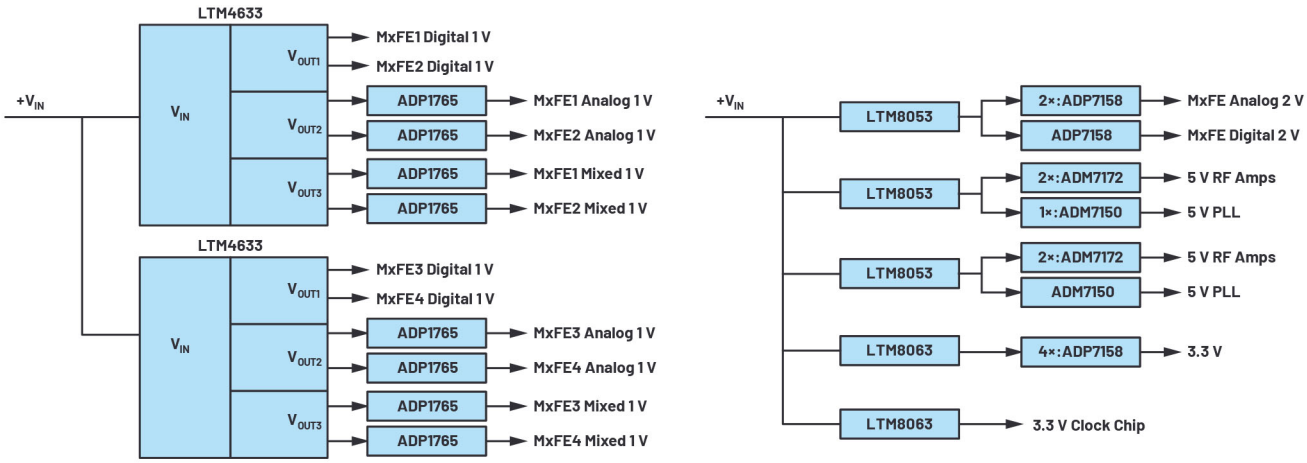


图4. 四MxFE功率分配。

软件控制

已开发的软件、固件和FPGA代码，实现了通过更高级的处理语言来实现平台控制。MATLAB®脚本和GUI使系统工程师能够开发出可以在MATLAB环境中直接与硬件连接的模型。MATLAB接口支持直接在硬件中评估用户自定义波形。接收数据捕获接口支持用户特定的接收数据处理。

软件和固件都是开源的，与基于我们新的收发器或转换器的其他ADI模块类似。

结论

四MxFE RF至位开发平台帮助实现了通用原型制作环境。其功能包括：

- 跨多个转换器IC和板的多通道同步的开发平台。
- 在客户之前通过评估板环境验证多通道性能，而不是以同时测试多个通道为唯一目的来开发量产设计。
- 高度集成和功能，支持同时实施软件开发和硬件生产。
- 与高速转换器相关、包含所有电路的整个参考设计，包括RF I/O、时钟和同步电路、功率分配、高速数字I/O路由。

这些功能组合可以消除多通道RF系统产品开发中的原型制作步骤，使RF工程师可以利用现有实现，集中精力开发系统解决方案。RF到数据开发平台最初计划用于支持相控阵开发。但是，其通用性使其能够用于多通道RF系统，例如雷达、EW、5G和仪器仪表应用。由此开发出单硬件、多应用平台，可以提供真正由软件定义的多通道环境。

作者简介

Peter Delos是ADI公司航空航天和防务部的技术主管，在美国北卡罗莱纳州格林斯博罗工作。他于1990年获得美国弗吉尼亚理工大学电气工程学士学位，并于2004年获得美国新泽西理工学院电气工程硕士学位。Peter拥有超过25年的行业经验。其职业生涯的大部分时间都致力于高级RF/模拟系统的架构、PWB和IC设计。他目前专注于面向相控阵应用的高性能接收器、波形发生器和频率合成器设计的小型化工作。联系方式：peter.delos@analog.com。

Charles (Chas) Frick是ADI公司航空航天和防务部的系统应用工程师，在美国北卡罗莱纳州格林斯博罗工作。加入ADI公司之前，Chas于2016年获得伍斯特理工学院机器人和电气工程两个学士学位。自2016年加入ADI公司以来，他一直从事PCB设计、嵌入式C语言代码、MATLAB GUI、Python™测试自动化和版本控制系统工作。在工作之余，Chas喜欢前往攀岩馆、溜冰场或参加FIRST®机器人活动。联系方式：charles.frick@analog.com。

Mike Jones是ADI公司航空航天和防务部的首席电气设计工程师，在美国北卡罗来纳州格林斯博罗工作。他于2016年加入ADI公司。从2007年到2016年，他在北卡罗来纳州威尔明顿的通用电气公司工作，担任微波光子学设计工程师，致力于研发核工业微波和光学解决方案。他于2004年获得北卡罗来纳州立大学电气工程学士学位和计算机工程学士学位，2006年获得北卡罗来纳州立大学电气工程硕士学位。联系方式：michael.jones@analog.com。

在线支持社区

ADI EngineerZone™ 中文技术论坛

访问ADI在线支持社区，与ADI技术专家互动。提出您的棘手设计问题、浏览常见问题解答，或参与讨论。

请访问ez.analog.com/cn

ANALOG DEVICES 超越一切可能™

如需了解区域总部、销售和分销商，或联系客户服务和技术支持，请访问analog.com/cn/contact。

向我们的ADI技术专家提出棘手问题、浏览常见问题解答，或参与EngineerZone在线支持社区讨论。请访问ez.analog.com/cn。

©2020 Analog Devices, Inc. 保留所有权利。商标和注册商标属各自所有人所有。

“超越一切可能”是ADI公司的商标。

DN22372sc-7/20

请访问analog.com/cn