

集成电荷泵的零漂移、高电压、 可编程增益仪表放大器

特性

- ▶ 集成双极性电荷泵
 - ▶ 简化隔离要求
 - ▶ 低电压电源下可以宽输入范围
- ▶ 专用输出放大器电源用于提供ADC保护
- ▶ 低功耗: 83 mW (DVDD = 3 V, VDDCP = 5 V)
- ▶ 36个精密增益: 1/16 V/V至176 V/V
- ▶ 鲁棒的 ± 60 V保护2:1输入多路复用器
- ▶ 出色的直流精度
 - ▶ 低输入失调电压: $\pm 14 \mu\text{V}$ (最大值)
 - ▶ 低输入失调电压漂移: $\pm 0.08 \mu\text{V}/^\circ\text{C}$ (最大值)
 - ▶ 通过内部存储器进行增益校准
 - ▶ 低增益漂移: $\pm 1 \text{ ppm}/^\circ\text{C}$ (最大值)
 - ▶ 高CMRR: 111 dB (最小值, $G = 1 \text{ V/V}$)
- ▶ 低输入偏置电流: $\pm 1.5 \text{ nA}$ (最大值, $T_A = 25^\circ\text{C}$)
- ▶ 集成输入EMI滤波
- ▶ 带特殊功能的7个GPIOx端口
- ▶ 顺序片选模式
- ▶ 激励电流源
- ▶ 支持校验和(CRC)的SPI端口
- ▶ 内部/外部故障检测
- ▶ 紧凑型28引脚、5 mm × 5 mm LFCSP
- ▶ 额定温度范围: -40°C 至 $+105^\circ\text{C}$

应用

- ▶ 通用过程控制前端
- ▶ 数据采集系统
- ▶ 测试与测量系统
- ▶ 系统电源监控

概述

ADA4255 是一款集成双极性电荷泵的精密可编程增益仪表放大器(PGIA)。通过集成电荷泵, ADA4255 可在内部产生所需的高电压双极性电源, 在不降低输入阻抗的情况下实现宽输入电压范围 (典型值为 38 V, VDDCP = 5 V)。ADA4255 具有电荷泵拓扑结构, 只需低电压元件即可隔离通道, 从而降低工业和过程控制系统中的复杂性, 缩小尺寸并缩短开发时间。

ADA4255 的零漂移 PGIA 拓扑结构可自校准直流误差和较低频率 1/f 噪声, 从而在整个额定温度范围内实现出色的直流精度。ADA4255 提供 36 个精密增益 (1/16 V/V 至 176 V/V) 和高电压、高阻抗输入, 允许将宽输入范围调节至模数转换器(ADC)范围。ADA4255 通过集成所有增益设置和电平转换电阻, 可实现出色的共模抑制比(CMRR)性能 (最小 111 dB, $G = 1 \text{ V/V}$ 时) 和极低增益漂移 (最大 $\pm 1 \text{ ppm}/^\circ\text{C}$)。如此高的精度可最大程度地提高动态范围, 并大大降低许多应用中的校准要求。

ADA4255 具有 $\pm 60 \text{ V}$ 输入保护、电磁干扰(EMI)滤波和各种安全特性, 非常适合稳定可靠的工业系统应用。ADA4255 包含七个通用输入和输出(GPIOx)引脚, 可以配置这些引脚来提供各种特殊功能。激励电流源输出可用于偏置传感器, 例如电阻温度检测器(RTD)。

ADA4255 的额定温度范围为 -40°C 至 $+105^\circ\text{C}$, 提供紧凑型 5 mm × 5 mm、28 引脚 LFCSP 封装。

简化功能框图

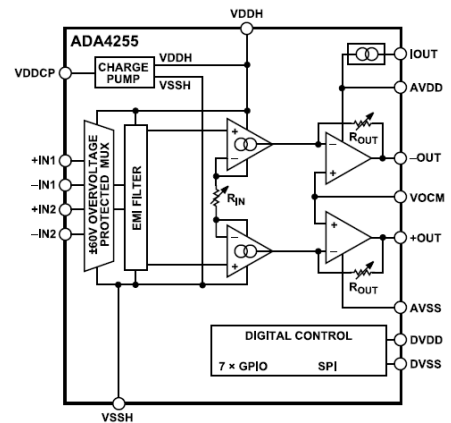


图1. 简化功能框图

配套产品

- ▶ ADC: [AD4007](#)、[AD7768](#)、[AD7175-2](#)、[AD7124-4](#)
- ▶ ADC驱动器: [ADA4945-1](#)、[LTC6363](#)
- ▶ 基准电压源: [ADR4550](#)、[ADR3450](#)、[LT6656](#)
- ▶ 隔离器: [ADuM6421A](#)系列、[ADuM140D](#)系列

修订版 0

文档反馈

技术支持

ADI 公司确信其所提供的信息是准确可靠的。但 ADI 公司不对数据的使用承担责任, 也不对因使用这些数据所引起的任何违反第三方专利或者其他权利的行为承担责任。规格如有变更, 恕不另行通知。不含有对 ADI 公司专利或者专利权的暗示性或其他形式的许可。所有商标和注册商标均属各自所有人所有。

目录

特性	1	SPI读写错误检测	38
应用	1	SPI命令长度错误检测	38
概述	1	应用信息	39
简化功能框图	1	输入和输出失调电压及噪声	39
配套产品	1	ADC时钟同步	39
技术规格	4	可编程逻辑控制器(PLC)电压和电流输入	41
时序规格	8	带电流激励的3线RTD	42
绝对最大额定值	9	高边电流检测	43
热阻	9	寄存器汇总	44
ESD警告	9	寄存器详解	46
引脚配置和功能描述	10	增益多路复用器寄存器(GAIN_MUX)详解	46
典型性能参数	11	软件复位寄存器(Reset)详解	47
工作原理	25	时钟同步配置寄存器(SYNC_CFG)详解	48
可编程增益仪表放大器	25	数字错误寄存器(DIGITAL_ERR)详解	49
输入多路复用器	26	模拟错误寄存器(ANALOG_ERR)详解	50
降低EMI和内部EMI滤波器	26	GPIO数据寄存器(GPIO_DATA)详解	51
输入放大器	27	内部复用控制寄存器(INPUT_MUX)详解	52
输出放大器	27	断线检测寄存器(WB_DETECT)详解	53
电源	28	GPIO方向寄存器(GPIO_DIR)详解	54
ESD框图	28	顺序片选寄存器(SCS)详解	54
输出纹波校准配置	29	模拟错误屏蔽寄存器(ANALOG_ERR_DIS)详解	55
通用输入和输出(GPIO)	29	数字错误屏蔽寄存器(DIGITAL_ERR_DIS)详解	56
激励电流	30	特殊功能配置寄存器(SF_CFG)详解	57
外部时钟同步	30	错误配置寄存器(ERR_CFG)详解	58
顺序片选(SCS)	30	测试多路复用器寄存器(TEST_MUX)详解	59
增益误差校准	32	激励电流配置寄存器(EX_CURRENT_CFG)详解	61
断线检测	34	增益校准寄存器(GAIN_CALx)详解	62
测试多路复用器	35	触发校准寄存器(TRIG_CAL)详解	63
外部复用控制	35	主时钟计数寄存器(M_CLK_CNT)详解	63
数字接口	36	芯片版本标识寄存器(DIE_REV_ID)详解	63
SPI	36	器件标识寄存器(PART_ID)详解	63
访问ADA4255寄存器	36	外形尺寸	64
校验和保护	36	订购指南	64
CRC计算	38	评估板	64
存储器映射校验和保护	38		
只读存储器(ROM)校验和保护	38		

目录

修订历史

2021 年 7 月—修订版 0：初始版

技术规格

除非另有说明, $T_A = 25^\circ\text{C}$, $V_{DDCP} = 5\text{ V}$, $AV_{DD} = 5\text{ V}$, $AV_{SS} = 0\text{ V}$, $DV_{DD} = 3.3\text{ V}$, $DV_{SS} = 0\text{ V}$, $V_{OCM} = AV_{DD}/2$, 调整增益=1, 无负载。

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
失调电压	折合到输入端(RTI)的总失调 (RTI) = $V_{OSI} + (V_{OSO}/\text{增益})$				
差分失调电压					
输入失调电压(V_{OSI})			± 3	± 14	μV
输出失调电压(V_{OSO})			± 40	± 125	μV
差分失调电压漂移	$T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}^1$, RTI 总失调漂移 = $V_{OSI}/T + ((V_{OSO}/T)/\text{增益})$				
V_{OSI}/T			± 0.03	± 0.08	$\mu\text{V}/^\circ\text{C}$
V_{OSO}/T			± 0.98	± 2.5	$\mu\text{V}/^\circ\text{C}$
差分失调电压与 V_{DDCP} 的关系	$V_{DDCP} = 2.7\text{ V}$ 至 5.5 V				
电源抑制比(PSRR), RTI	增益(G) = $1/16\text{ V/V}$	60	73		dB
	G = 1 V/V	84	97		dB
	G = 128 V/V	113	130		dB
差分失调电压与 AV_{DD} (PSRR), RTI	$AV_{DD} - AV_{SS} = 2.7\text{ V}$ 至 5.5 V				
	G = $1/16\text{ V/V}$	68	76		dB
	G = 1 V/V	92	100		dB
	G = 128 V/V	115	130		dB
差分失调与外部时钟频率, RTI	时钟频率 = 0.8 MHz 至 1.2 MHz				
	G = $1/16\text{ V/V}$		± 0.2		$\mu\text{V}/\text{kHz}$
	G = 1 V/V		± 0.1		$\mu\text{V}/\text{kHz}$
	G = 128 V/V		± 0.002		$\mu\text{V}/\text{kHz}$
CMRR, RTI	$+IN = -IN = (V_{SSH} + 3\text{ V})$ 至 $(V_{DDH} - 3\text{ V})$				
	G = $1/16\text{ V/V}$	87	98		dB
	G = 1 V/V	111	122		dB
	G = 128 V/V	138	150		dB
增益	输出电压(V_{OUT}) = 9.5 V p-p^2				
输入增益范围			$1/16$ 至 128		V/V
输出调整增益设置			$1, 1.25, 1.375$		V/V
增益误差					
校准前	所有增益	$< \pm 0.06$	± 0.12		%
使用校准系数	所有增益	$< \pm 0.01$	± 0.025		%
增益漂移					
除以下外的全部增益:	$T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}^1$	$< \pm 0.3$	± 1		ppm/ $^\circ\text{C}$
	$T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}^1$, G = $1/16\text{ V/V}$, 全部调整增益	$< \pm 0.5$	± 1.5		ppm/ $^\circ\text{C}$
	$T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}^1$, G = 32 V/V , 全部调整增益	$< \pm 0.4$	± 1.5		ppm/ $^\circ\text{C}$
	$T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}^1$, G = 64 V/V , 全部调整增益	$< \pm 0.6$	± 2		ppm/ $^\circ\text{C}$
	$T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}^1$, G = 128 V/V , 全部调整增益	$< \pm 1.5$	± 4		ppm/ $^\circ\text{C}$
非线性	除 32 V/V 、 64 V/V 和 128 V/V 外的全部增益 ^{2,3}	5	15		ppm
	G = 32 V/V	7.5			ppm
	G = 64 V/V	12			ppm
	G = 128 V/V	15			ppm

技术规格

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
噪声	总噪声, $RTI = \sqrt{e_{ni}^2 + \left(\frac{e_{no}}{Gain}\right)^2}$				
电压噪声, 1 kHz, RTI			17		nV/√Hz
输入噪声(e_{ni})			253		nV/√Hz
输出噪声(e_{no})					nV/√Hz
0.1 Hz 至 10 Hz, RTI	$G = 1/16 \text{ V/V}$		95		μV p-p
	$G = 1 \text{ V/V}$		5.75		μV p-p
	$G = 128 \text{ V/V}$		330		nV p-p
0.01 Hz 至 10 Hz, RTI	$G = 1/16 \text{ V/V}$		100		μV p-p
	$G = 1 \text{ V/V}$		6.8		μV p-p
	$G = 128 \text{ V/V}$		395		nV p-p
电流噪声	10 Hz		100		fA/√Hz
	0.1 Hz 至 10 Hz		3.1		pA p-p
	0.01 Hz 至 10 Hz		4		pA p-p
输入特性					
输入偏置电流	$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}^1$	±0.45	±1.5		nA
	$T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}^1$		±4		nA
输入失调电流	$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}^1$	±0.2	±1.3		nA
	$T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}^1$		±2.5		nA
输入阻抗	共模	>1 11			GΩ pF
	差分	>1 4.7			GΩ pF
输入工作电压范围	通过 CMRR 保证	VSSH + 3		VDDH - 3	V
MUX_OVER_VOLT_ERR	任何输入				
正阈值			VDDH - 0.9		V
负阈值			VSSH + 0.9		V
INPUT_ERR/G_RST	选定输入, 应用共模				
正阈值			VDDH - 1.5		V
负阈值			VSSH + 1.5		V
开关 Ax 和开关 Bx 电阻	更多信息参见图 86。		560		Ω
开关 D12 电阻	更多信息参见图 86。		4.05		kΩ
模拟输出					
参考电源轨的输出电压摆幅	AVDD = 5 V, 负载电阻(R_L) = 2.49 kΩ 接 2.5 V	AVSS + 0.06		AVDD - 0.08	V
	AVDD = 2.7 V, R_L = 1.8 kΩ 接 1.35 V	AVSS + 0.05		AVDD - 0.06	V
容性负载驱动			500		pF
短路电流	至 2.5 V, $G = 1.375$, AVDD = 2.7 V 至 5 V	3.5	11	25	mA
OUTPUT_ERR					
正阈值			AVDD - 0.03		V
负阈值			AVSS + 0.03		V
VOCM 动态性能					
-3 dB 带宽			2.3		MHz
摆率			1.9		V/μs
电压噪声	频率 = 1 kHz		160		nV/√Hz
增益			1		V/V

技术规格

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
VOCM 输入特性					
输入电压范围		AVSS		AVDD – 1	V
输入电阻			10		GΩ
共模失调电压			20		μV
共模失调电压漂移			2.5		μV/°C
输入偏置电流			500		pA
动态响应					
小信号±3 dB 带宽					
	G = 1/16 V/V		15		kHz
	G = 1/8 V/V		28		kHz
	G = 1/4 V/V		67		kHz
	G = 1/2 V/V		138		kHz
	G = 1 V/V		1800		kHz
	G = 2 V/V		513		kHz
	G = 4 V/V		341		kHz
	G = 8 V/V		319		kHz
	G = 16 V/V		297		kHz
	G = 32 V/V		275		kHz
	G = 64 V/V		257		kHz
	G = 128 V/V		209		kHz
0.01%建立时间	V _{OUT} = 8 V p-p				
	G = 1 V/V		10		μs
	G = 8 V/V		8		μs
	G = 128 V/V		5		μs
0.0015%建立时间 (16 位)	V _{OUT} = 8 V p-p				
	G = 1 V/V		18		μs
	G = 8 V/V		15		μs
	G = 128 V/V		15		μs
摆率	V _{OUT} = 8 V p-p ²				
	G = 1/16 V/V		0.06		V/μs
	G = 1 V/V		0.8		V/μs
	G = 128 V/V		3.1		V/μs
THD	V _{OUT} = 8 V p-p, 频率 = 1 kHz				
	G = 1 V/V		–104		dB
	G = 8 V/V		–96		dB
	G = 128 V/V		–80		dB
过载恢复时间					
输入	输入电压(V _{IN}) = 56 V p-p		40		μs
输出	G = 1 V/V, V _{IN} = 10 V p-p		6		μs
激励电流源(IOUT)					
输出电流范围		100		1500	μA
初始容差			±3	±10	%
漂移	T _A = –40°C 至 +105°C		±200		ppm/°C
断线电流					
输出电流范围		0.25		16	μA
阻抗阈值			(VDDH – 4)/I _{WB} ⁴		Ω
初始容差			±12		%
漂移	T _A = –40°C 至 +105°C		±250		ppm/°C

技术规格

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
数字输入					
低电平(V _{INL})		0		0.8	V
高电平(V _{INH})		0.6 × DVDD		DVDD	V
数字输入引脚电容			5		pF
数字输出					
低(V _{OL})	灌电流 4 mA			0.7	V
高(V _{OH})	拉电流 2 mA	DVDD – 0.8			V
内部/外部时钟					
内部时钟频率		0.8	1	1.2	MHz
占空比			50		%
内部时钟分频器范围		1		32	MHz/MHz
电荷泵					
VDDH 输出	VDDCP = 5 V	21.8	22.3	22.8	V
	T _A = –40°C 至+105°C	21.7		22.9	V
	T _A = 25°C, VDDCP = 5 V, 500 μA VDDH 负载	19.9	21.3	22	V
	T _A = –40°C 至+105°C	19.8		22.1	V
VSSH 输出	VDDCP = 5 V	–22.8	–21.7	–20.8	V
	T _A = –40°C 至+105°C	–22.9		–20.7	V
	T _A = 25°C, VDDCP = 5 V, 500 μA VSSH 负载	–23	–20.6	–19.8	V
	T _A = –40°C 至+105°C	–23.1		–19.7	V
电源					
VDDCP – DVSS		2.7		5	V
AVDD – AVSS		2.7		5	V
DVDD – DVSS		2.7		5	V
VDDCP 电流, I _{VDDCP}			15.6	16.75	mA
DVSS 电流, I _{DVSS}			–15.17		mA
DVDD 电流, I _{DVDD}	DVDD = 3 V		170	205	μA
AVDD 电流, I _{AVDD}			980	1305	μA
静态功耗	DVDD = 3 V, VDDCP = 5 V		83	91	mW
	DVDD = 3 V, VDDCP = 2.7 V		34	53	mW

¹ 通过设计保证。这些技术规格未经生产测试，但受产品初始发布时的特性数据支持。

² 对于小于1/2的增益，使用更小的输出摆幅。

³ 仅G = 1 V/V经过生产测试。

⁴ I_{WB}表示断线电流。

技术规格

时序规格

VDDCP = 5 V, AVDD = 5 V, AVSS = 0 V, DVDD = 3.3V, DVSS = 0 V, VOCM = AVDD/2 V.

表2. 数字值和串行外设接口(SPI)时序规格

参数	符号	最小值	典型值	最大值	单位
最大时钟速率(SCLK)				5	MHz
最小脉冲宽度(SCLK)					
高	t_{PWH}	75			ns
低	t_{PWL}	75			ns
SDI/SDO 至 SCLK 建立时间	t_{DS}	10			ns
SDI/SDO 至 SCLK 保持时间	t_{DH}	10			ns
数据有效, SDO 至 SCLK	t_{DV}	50			ns
建立时间, $\overline{CS}$ 至 SCLK	$t_{D_{CS}}$	30			ns

时序图

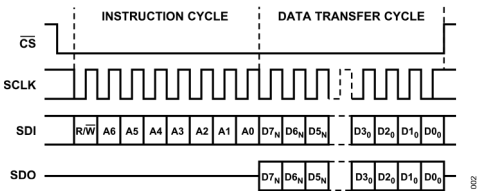


图2. SPI时序图, MSB 优先

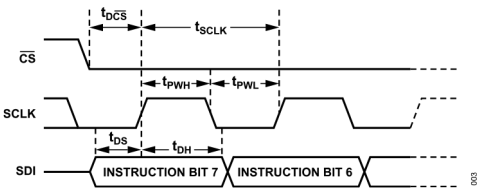


图3. SPI寄存器写操作时序图

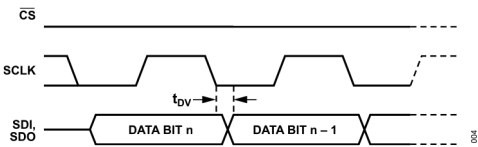


图4. SPI寄存器读操作时序图

绝对最大额定值

表3.

参数	额定值
VDDH	VSSH – 0.3 V 至 VSSH + 60 V
VDDCP	DVSS – 0.3 V 至 DVSS + 5.5 V
AVDD	AVSS – 0.3 V 至 AVSS + 5.5 V
DVDD	DVSS – 0.3 V 至 DVSS + 5.5 V
AVSS 或 DVSS	
电压	VSSH – 0.3 V 至 VSSH + 30 V
电流	VDDH – 30 V 至 VDDH + 0.3 V ±10 mA
VDDH/VSSH 电流	±10 mA
输入电压 (+IN1、–IN1、+IN2 或–IN2)	VSSH – 60 V 至 VSSH + 60 V
任意两个放大器输入之间的差 分输入电压 (+IN1、–IN1、+IN2 或–IN2)	60 V
–OUT、+OUT 短路电流	未定
VOCM	
电压	AVSS – 0.3 V 至 AVDD + 0.3 V
电流	±10 mA
数字输入电压和输出电压 (SPI 和 GPIO)	DVSS – 0.3 V 至 DVDD + 0.3 V
数字输入电流 (SPI 和 GPIO)	±10 mA
IOUT	
电压	AVSS – 0.3 V 至 AVDD + 0.3 V
电流	±10 mA
温度	
工作范围	–40°C 至+125°C
额定范围	–40°C 至+105°C
最高结温	150°C
存储范围	–65°C 至+150°C

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

热阻

热性能与印刷电路板(PCB)设计和工作环境直接相关。必须慎重对待 PCB 散热设计。

θ_{JA} 是自然对流下芯片的结至环境的热阻，在 1 立方英尺的密封外罩中测量。 θ_{JC} 是结至外壳的热阻。

表4. 热阻

封装类型 ¹	θ_{JA}	θ_{JC}	单位
CP-28-11	36.9	1.9	°C/W

¹ 表4给出的热阻值系基于JEDEC规范（除非另有说明）仿真而来，使用时必须遵守JESD51-12的规定。

ESD 二极管和路径的原理图参见“ESD 框图”部分。

ESD 警告

	ESD（静电放电）敏感器件。 带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路,但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。
---	---

引脚配置和功能描述

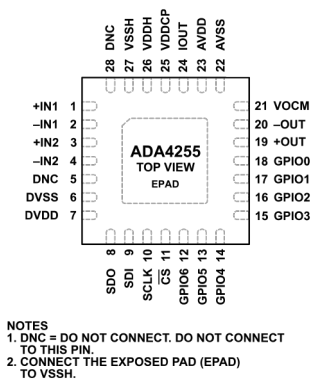


图5. 引脚配置

表5. 引脚功能描述

引脚编号	引脚名称	引脚描述
1	+IN1	通道 1 正输入。
2	-IN1	通道 1 负输入。
3	+IN2	通道 2 正输入。
4	-IN2	通道 2 负输入。
5、28	DNC	不连接。请勿连接该引脚。
6	DVSS	负数字电源电压。
7	DVDD	正数字电源电压。
8	SDO	SPI 串行数据输出。
9	SDI	SPI 串行数据输入。
10	SCLK	SPI 串行时钟输入。
11	$\overline{\text{CS}}$	SPI 片选输入。
12	GPIO6	GPIO6/SCS6。
13	GPIO5	GPIO5/SCS5。
14	GPIO4	GPIO4/SCS4/时钟输入或输出。
15	GPIO3	GPIO3/SCS3/故障中断输出。
16	GPIO2	GPIO2/SCS2/校准繁忙输出。
17	GPIO1	GPIO1/SCS1/外部多路复用器控制 1。
18	GPIO0	GPIO0/SCS0/外部多路复用器控制 0。
19	+OUT	正输出。
20	-OUT	负输出。
21	VOCM	输出放大器共模电压输入。VOCM 引脚为高阻抗，内部未予偏置。
22	AVSS	输出放大器负电源电压。
23	AVDD	输出放大器正电源电压。
24	IOUT	激励电流源输出。
25	VDDCP	电荷泵电源电压。
26	VDDH	正高压电荷泵输出。VDDH 可驱动 500 μA 负载。
27	VSSH	负高压电荷泵输出。VSSH 可驱动 500 μA 负载。
EPAD		裸露焊盘。应将裸露焊盘(EPAD)连接到 VSSH。

典型性能参数

除非另有说明, $T_A = 25^\circ\text{C}$, $V_{DDCP} = 5\text{ V}$, $AV_{DD} = 5\text{ V}$, $AV_{SS} = 0\text{ V}$, $DV_{DD} = 3.3\text{ V}$, $DV_{SS} = 0\text{ V}$, $V_{OCM} = AV_{DD}/2$, 无负载。

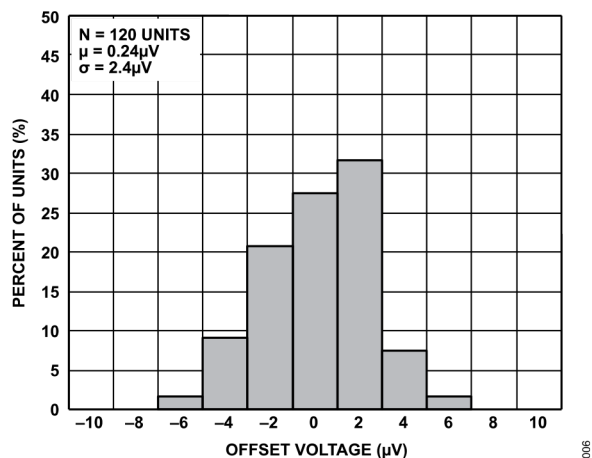


图6. 失调电压分布, RTI (增益 = 128 V/V)

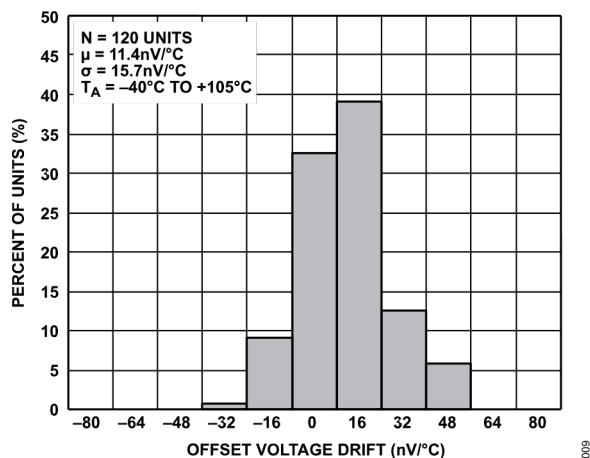


图9. 失调电压漂移分布, RTI (增益 = 128 V/V)

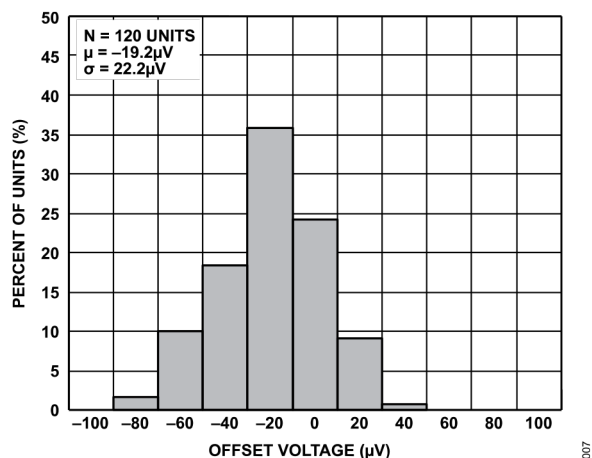


图7. 失调电压分布, RTI (增益 = 1 V/V)

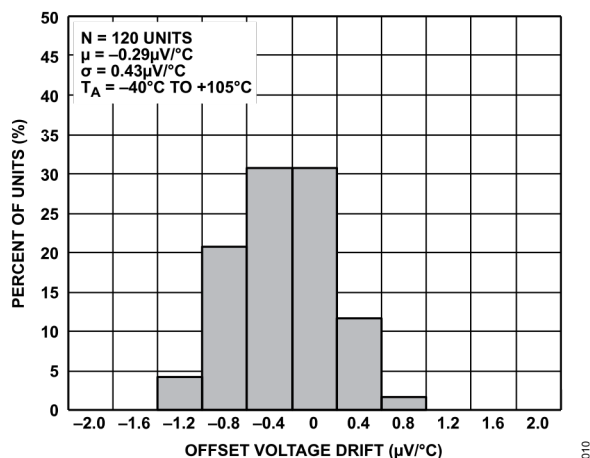


图10. 失调电压漂移分布, RTI (增益 = 1 V/V)

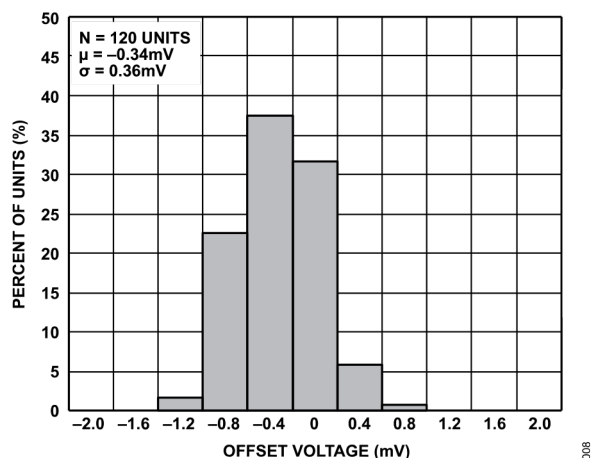


图8. 失调电压分布, RTI (增益 = 1/16 V/V)

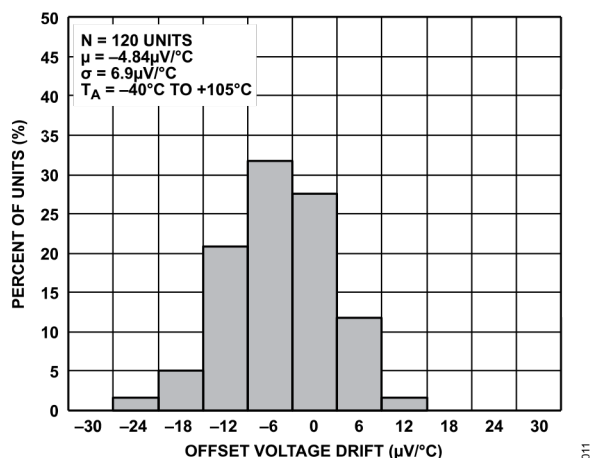


图11. 失调电压漂移分布, RTI (增益 = 1/16 V/V)

典型性能参数

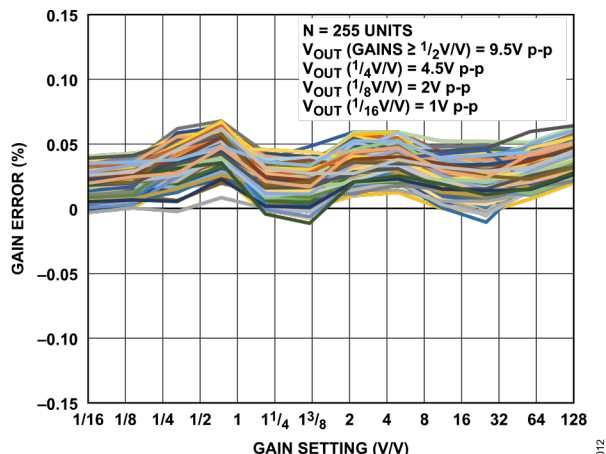


图12. 增益误差与增益设置的关系

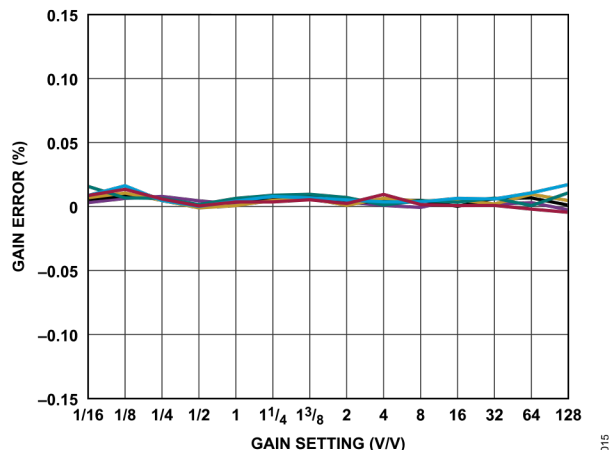


图15. 增益误差与增益设置的关系, 使用校准系数

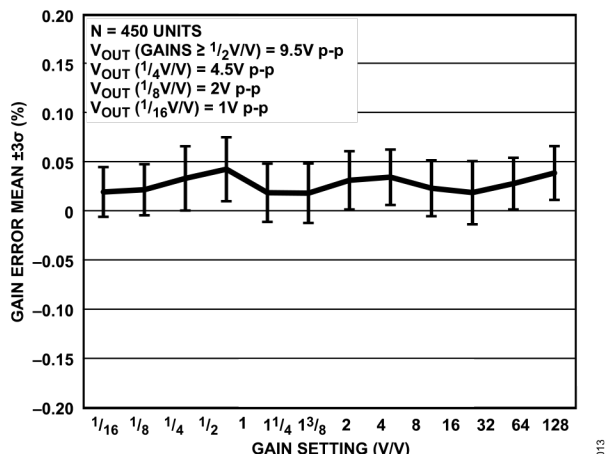


图13. 增益误差均值±3σ与增益设置的关系

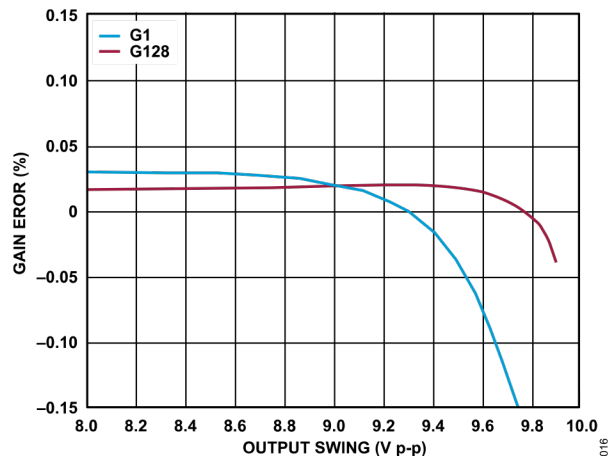


图16. 增益误差与输出摆幅的关系

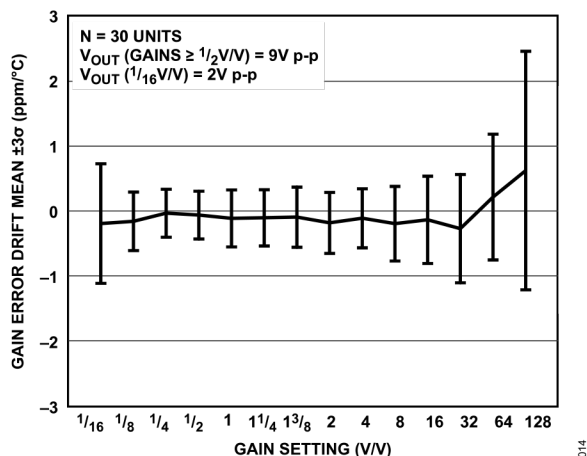


图14. 增益误差漂移均值±3σ与增益设置的关系

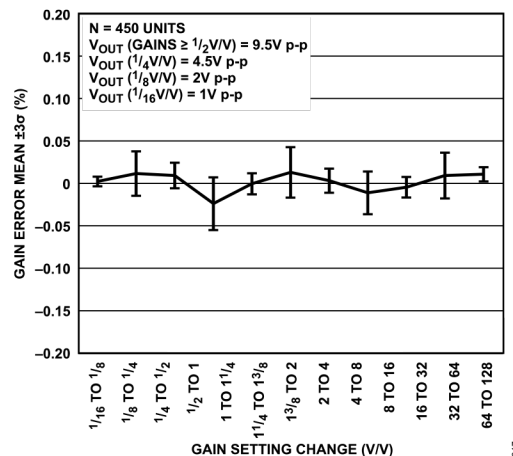


图17. 顺序增益设置之间的增益误差偏差

典型性能参数

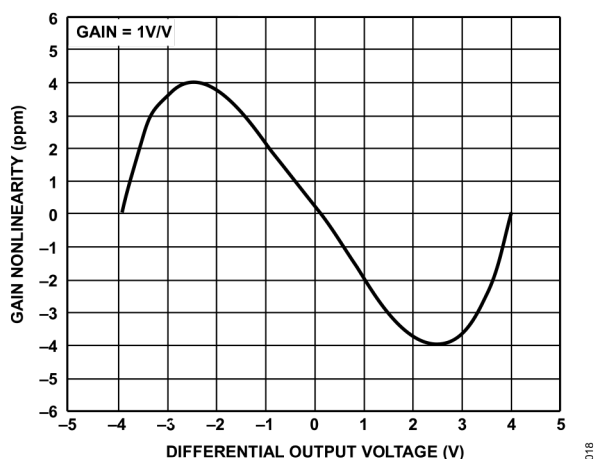


图18. 增益非线性与差分输出电压的关系

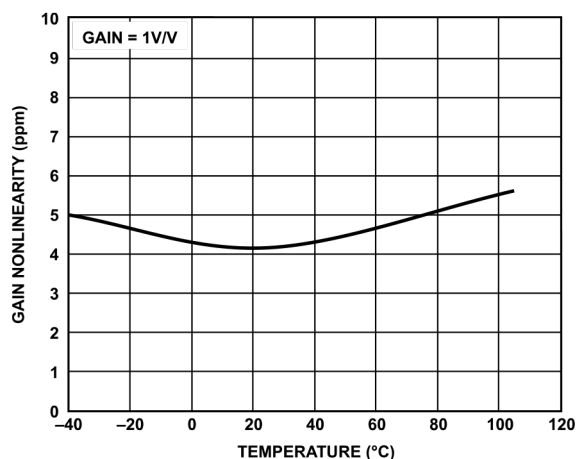


图21. 增益非线性与温度的关系

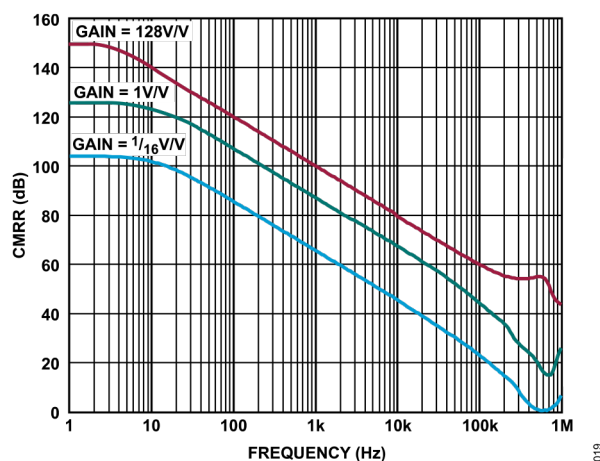


图19. CMRR与频率的关系

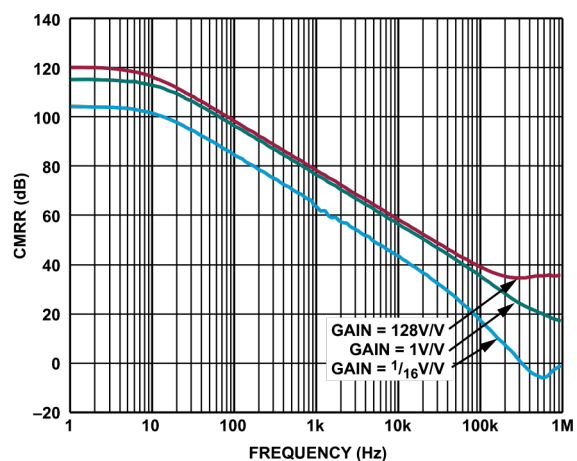


图22. CMRR与频率的关系, 1 kΩ不平衡

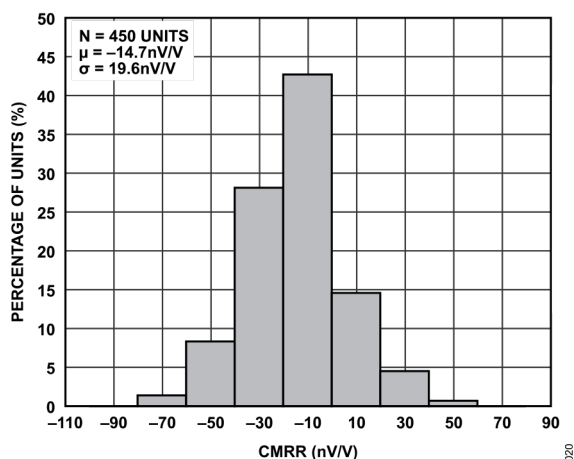


图20. CMRR分布 (增益 = 128 V/V)

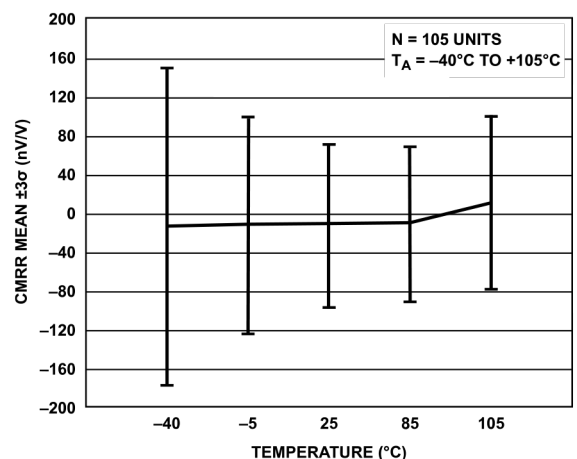


图23. CMRR均值±3σ与温度的关系 (增益 = 128 V/V)

典型性能参数

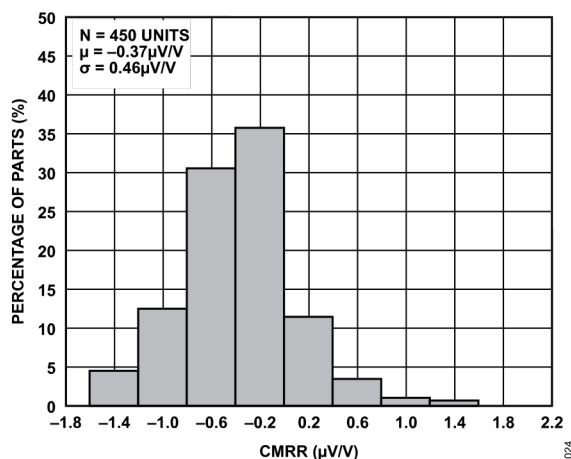


图24. CMRR分布 (增益 = 1 V/V)

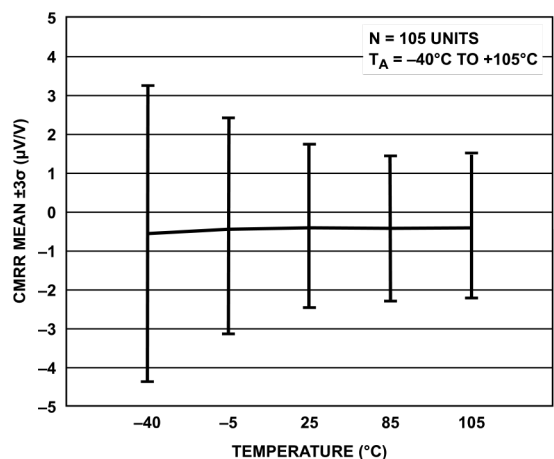
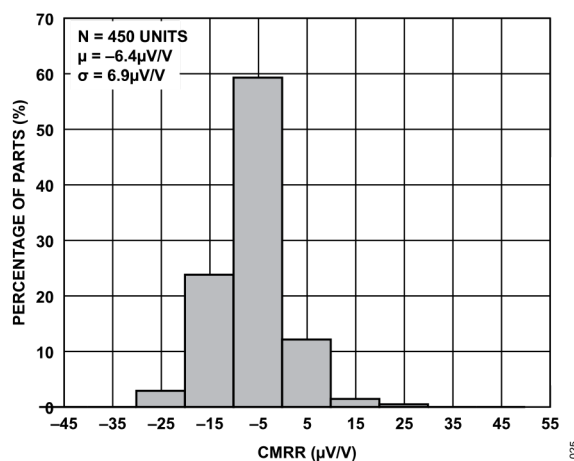
图27. CMRR均值 $\pm 3\sigma$ 与温度的关系 (增益 = 1 V/V)

图25. CMRR分布 (增益 = 1/16 V/V)

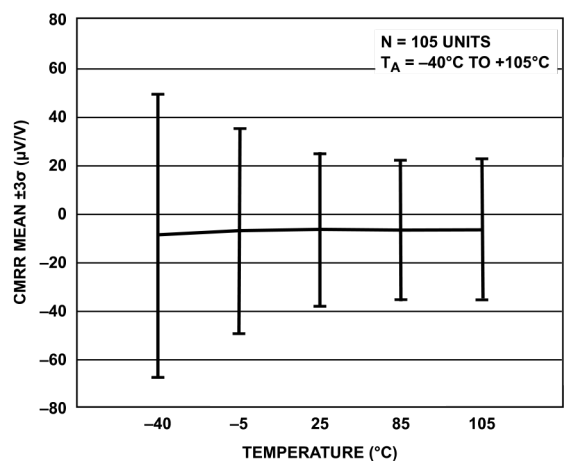
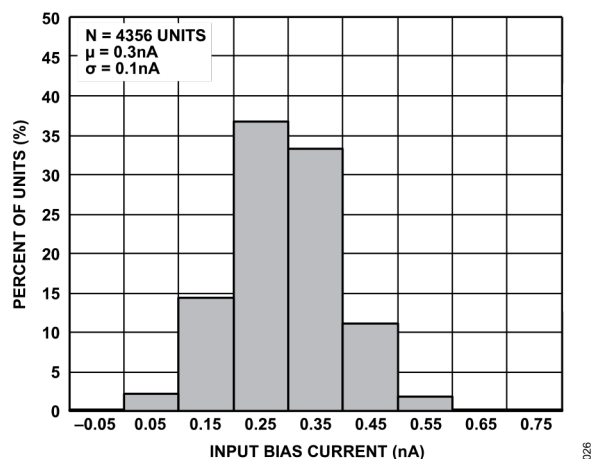
图28. CMRR均值 $\pm 3\sigma$ 与温度的关系 (增益 = 1/16 V/V)

图26. 输入偏置电流分布

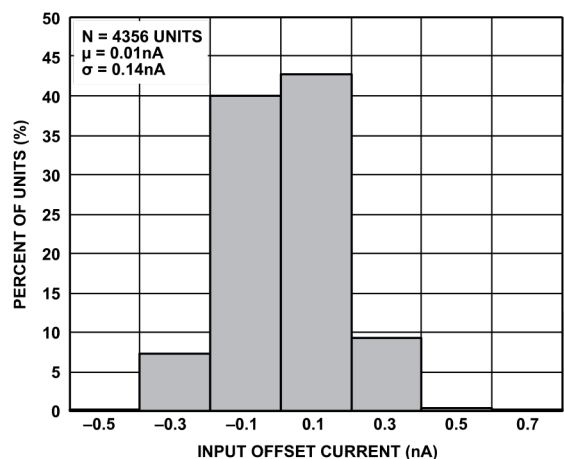


图29. 输入失调电流分布

典型性能参数

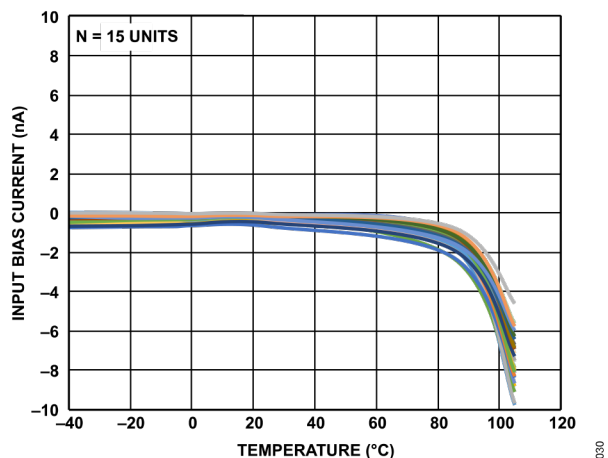


图30. 输入偏置电流与温度的关系

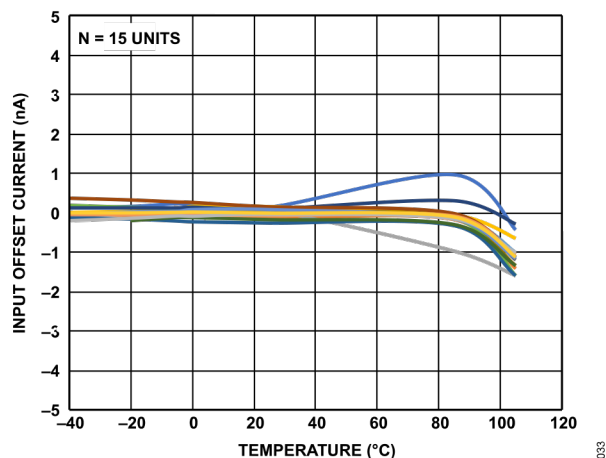


图33. 输入失调电流与温度的关系

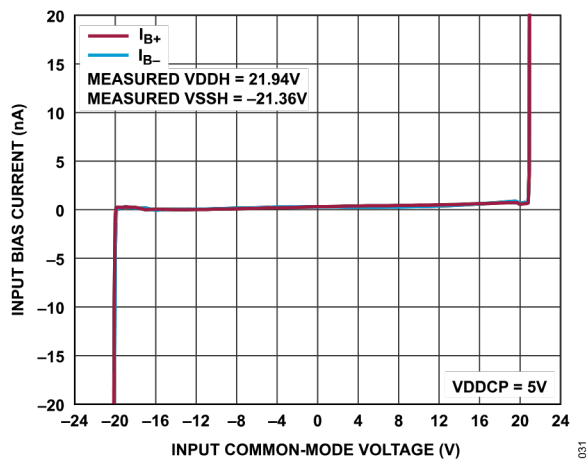


图31. 输入偏置电流与输入共模电压的关系

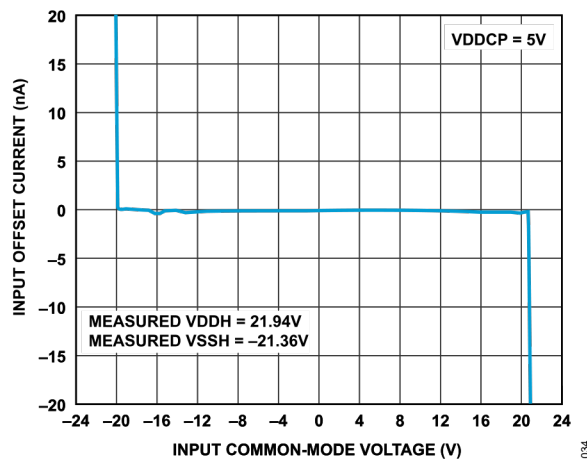
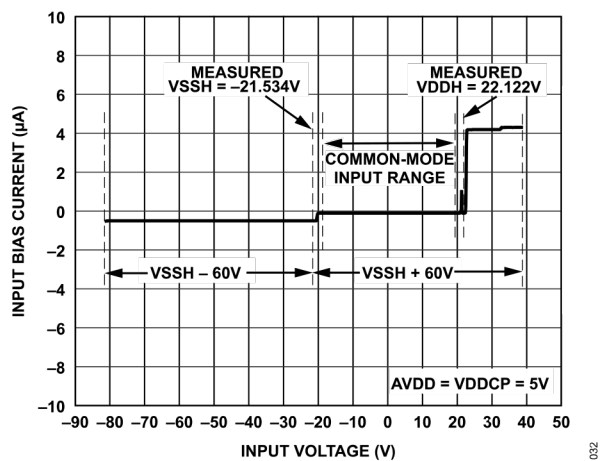
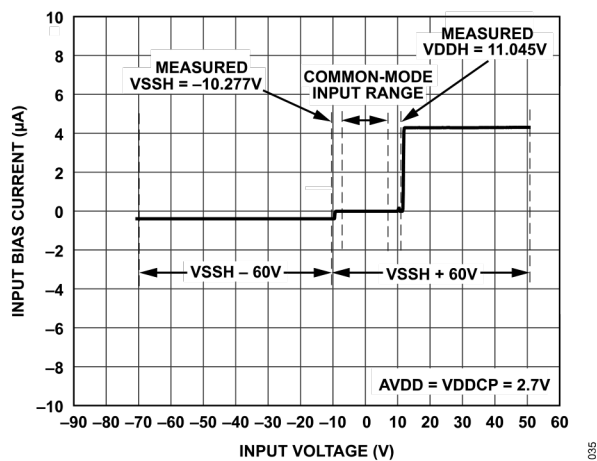


图34. 输入失调电流与输入共模电压的关系

图32. 输入偏置电流与输入电压的关系,
VDDCP = AVDD = 5 V图35. 输入偏置电流与输入电压的关系,
VDDCP = AVDD = 2.7 V

典型性能参数

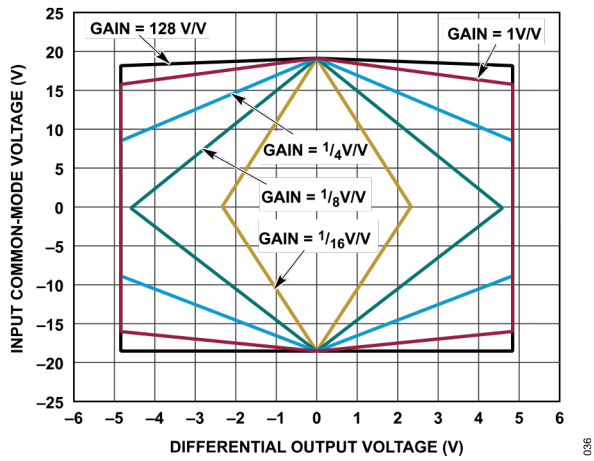


图36. 输入共模电压与差分输出电压的关系

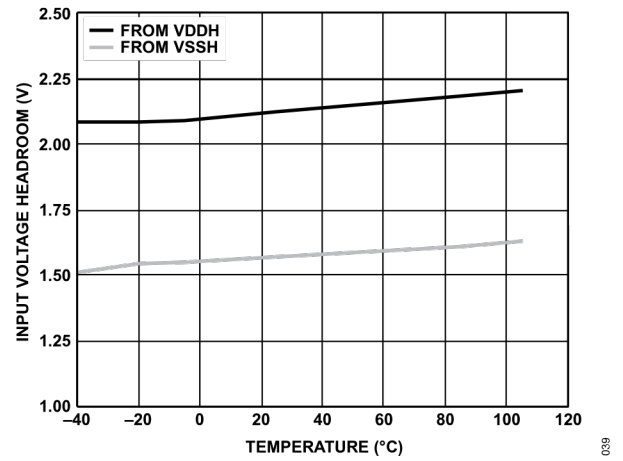


图39. 输入电压范围与温度的关系

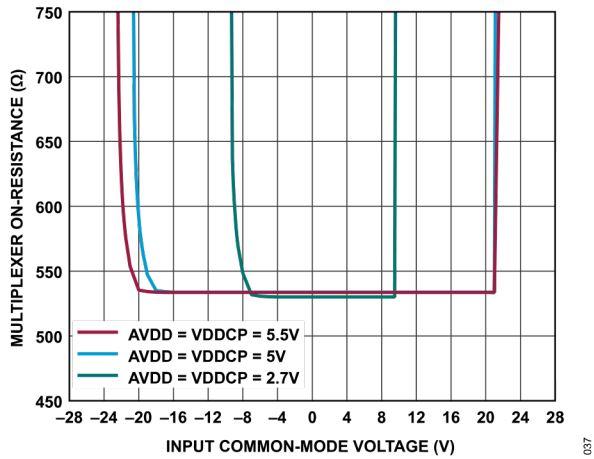


图37. 多路复用器导通电阻与输入共模电压的关系

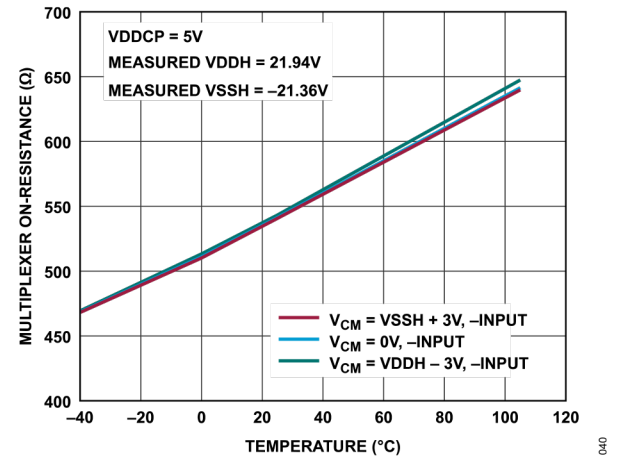


图40. 多路复用器导通电阻与温度的关系

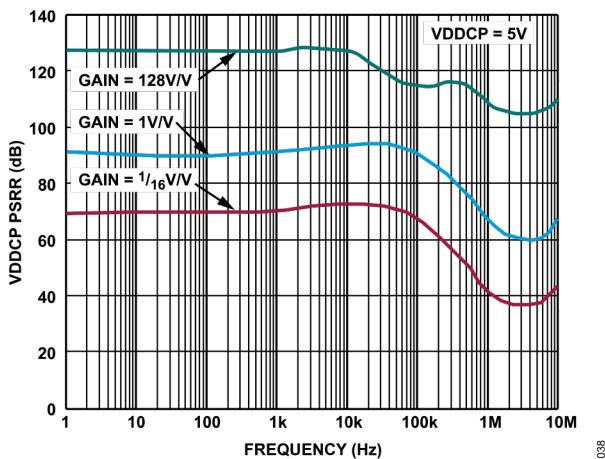


图38. VDDCP PSRR与频率的关系

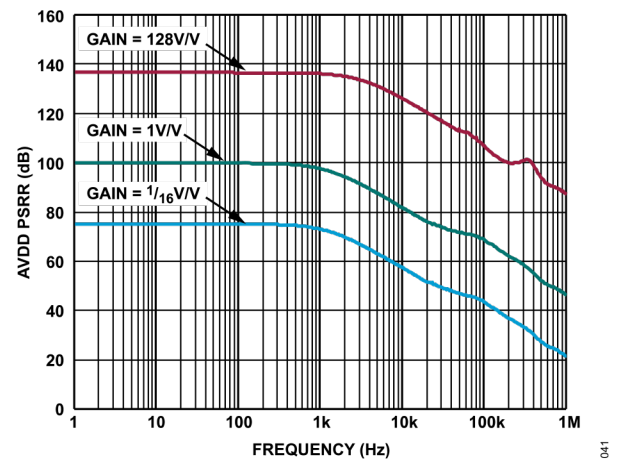


图41. AVDD PSRR与频率的关系

典型性能参数

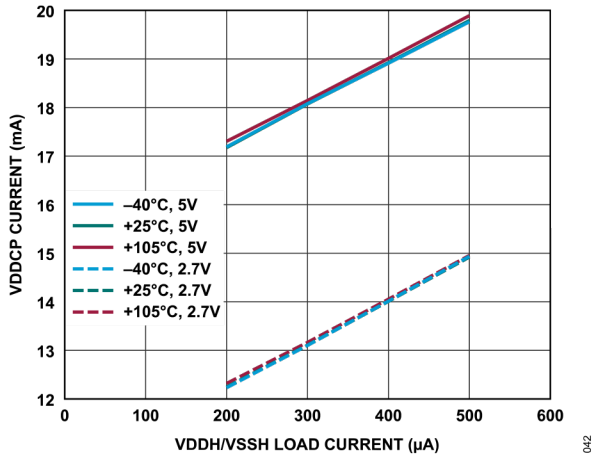


图 42. VDDCP 电流与 VDDH/VSSH 负载电流的关系

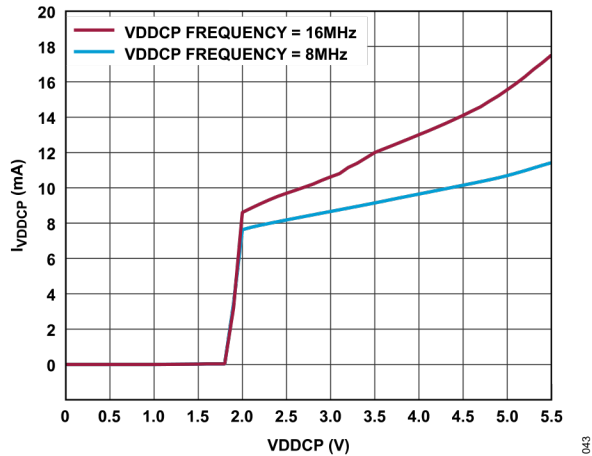
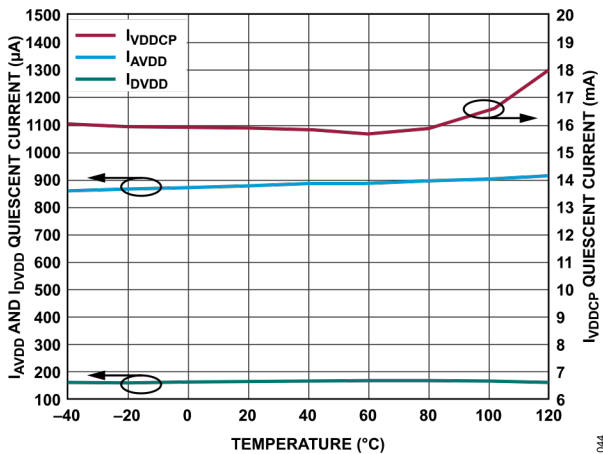
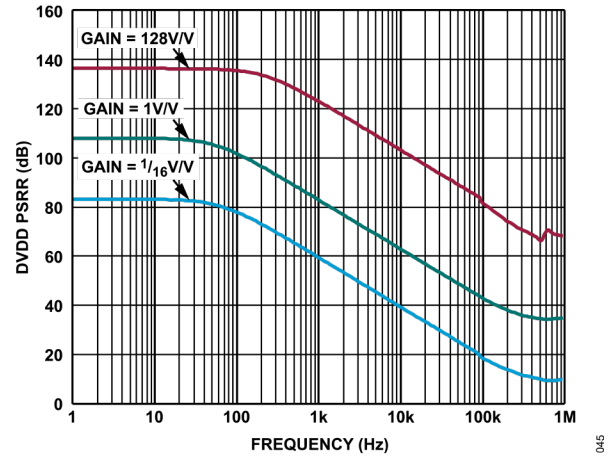
图 43. I_{VDDCP} 与 $VDDCP$ 的关系图 44. I_{AVDD} 、 I_{DVDD} 和 I_{VDDCP} 静态电流与温度的关系

图 45. DVDD PSRR 与频率的关系

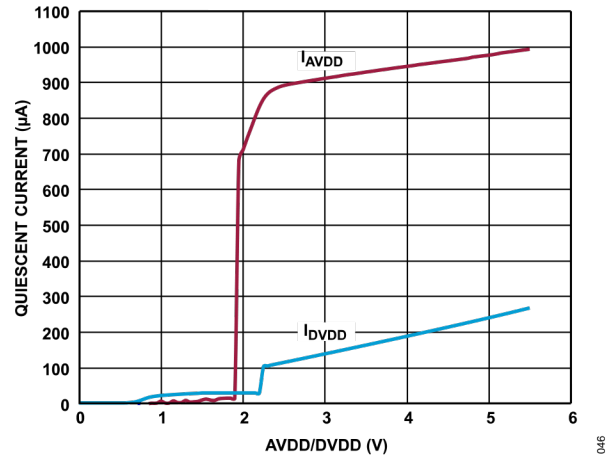
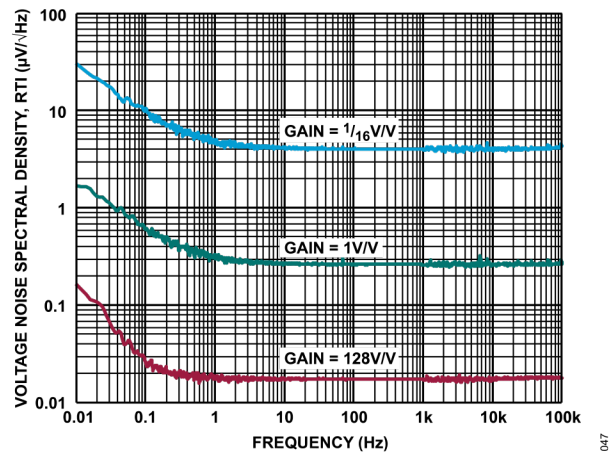
图 46. 静态电流与 $AVDD$ 和 $DVDD$ 的关系

图 47. 电压噪声频谱密度、RTI 与频率的关系

典型性能参数

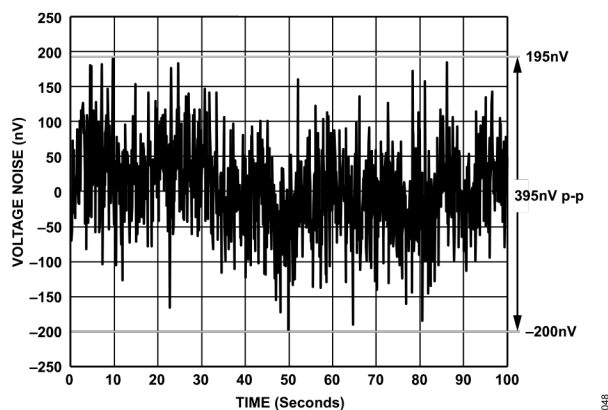


图 48. 0.01 Hz 至 10 Hz 电压噪声, RTI (增益 = 128 V/V)

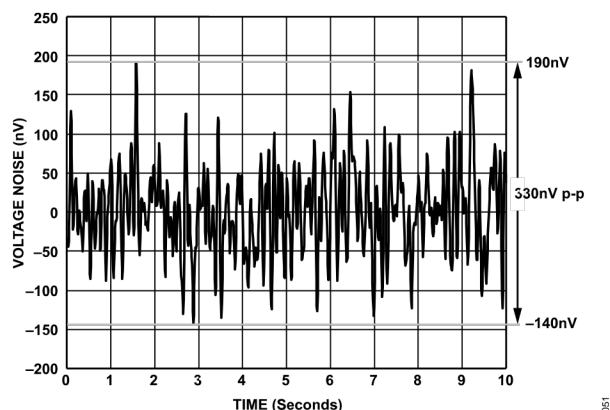


图 51. 0.1 Hz 至 10 Hz 电压噪声, RTI (增益 = 128 V/V)

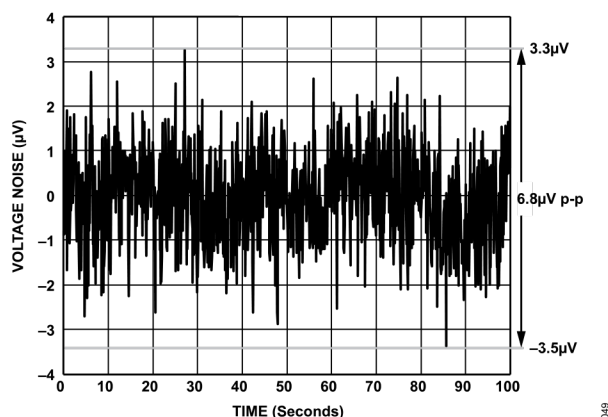


图 49. 0.01 Hz 至 10 Hz 电压噪声, RTI (增益 = 1 V/V)

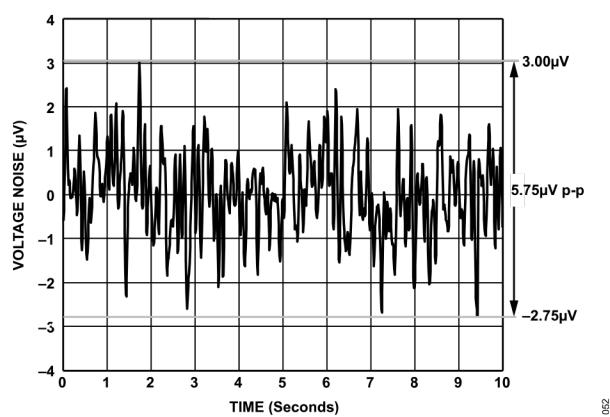


图 52. 0.1 Hz 至 10 Hz 电压噪声, RTI (增益 = 1 V/V)

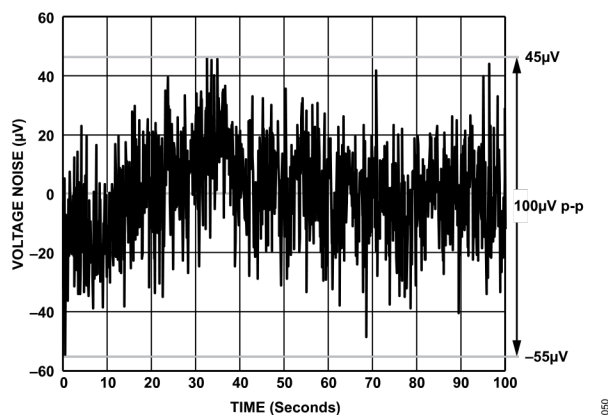


图 50. 0.01 Hz 至 10 Hz 电压噪声, RTI (增益 = 1/16 V/V)

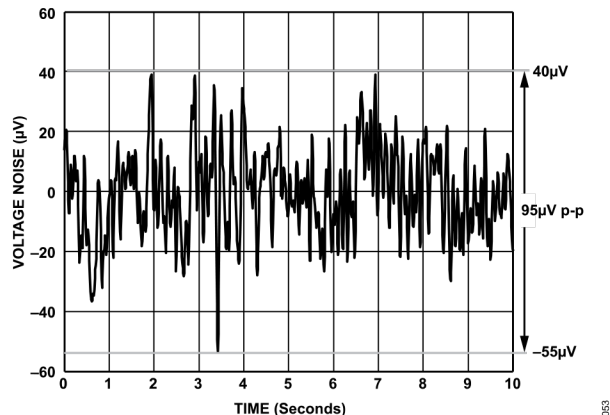


图 53. 0.1 Hz 至 10 Hz 电压噪声, RTI (增益 = 1/16 V/V)

典型性能参数

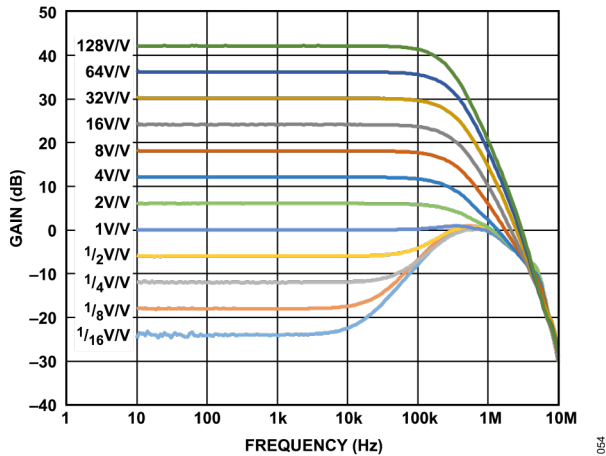


图 54. 小信号频率响应

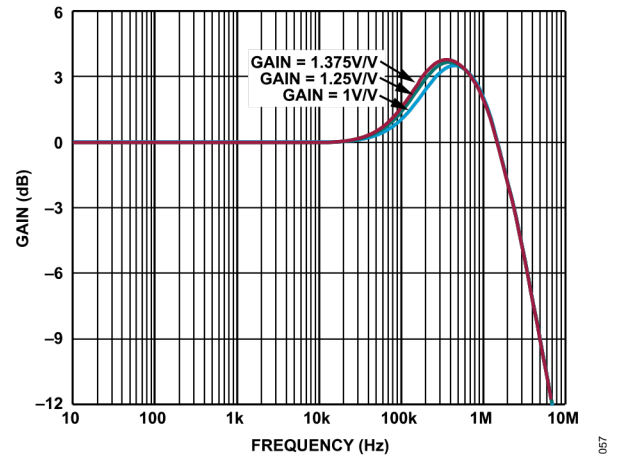


图 57. VOCM 小信号频率响应

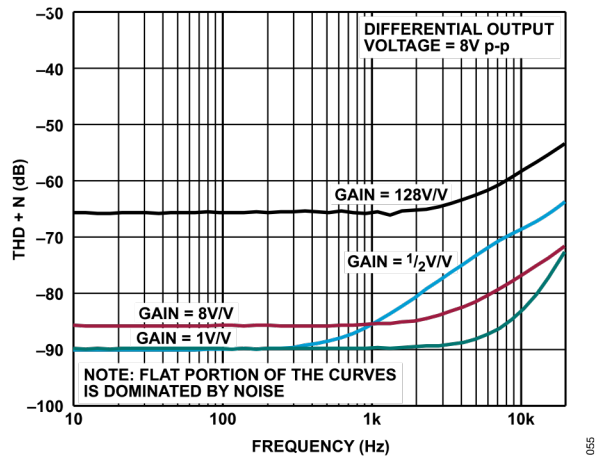
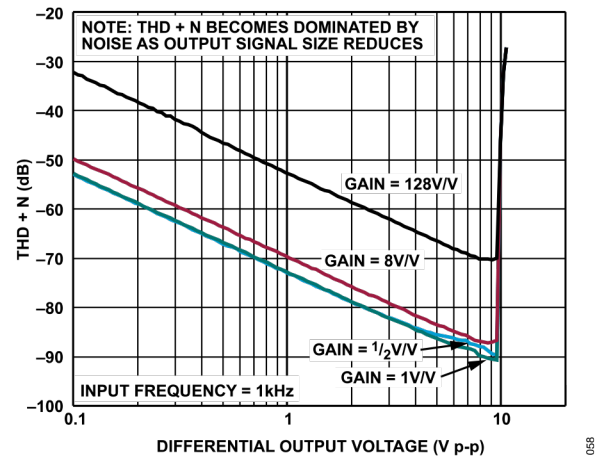
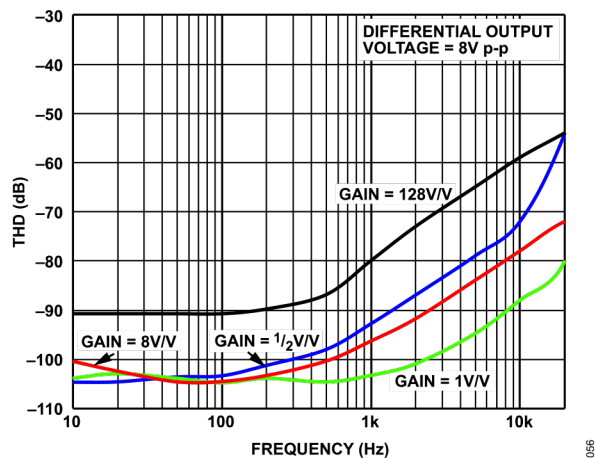
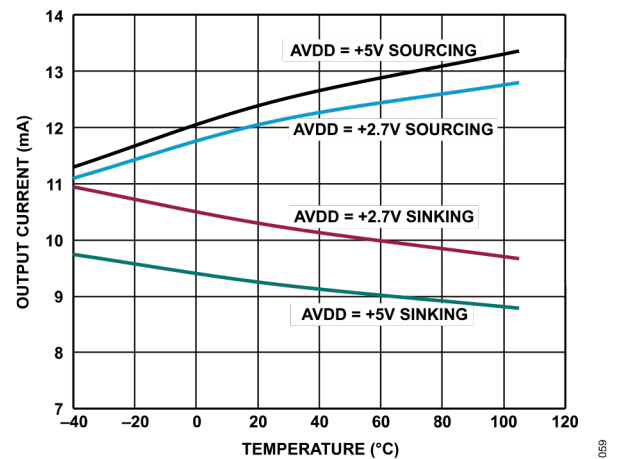
图 55. 总谐波失真加噪声(THD + N)与频率的关系, 100 kHz 滤波器, 差分负载电阻($R_{L, \text{DIFF}}$) = 5 k Ω 图 58. THD + N 与差分输出电压的关系, 100 kHz 滤波器, $R_{L, \text{DIFF}}$ = 5 k Ω 图 56. THD 与频率的关系, $R_{L, \text{DIFF}}$ = 5 k Ω 

图 59. 短路输出灌电流和拉电流与温度的关系

典型性能参数

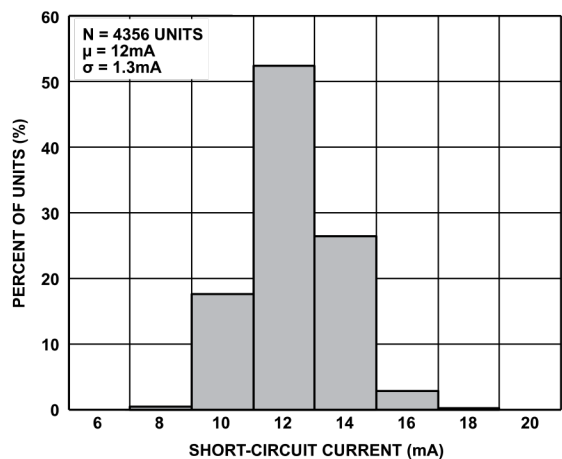


图 60. 短路源电流分布

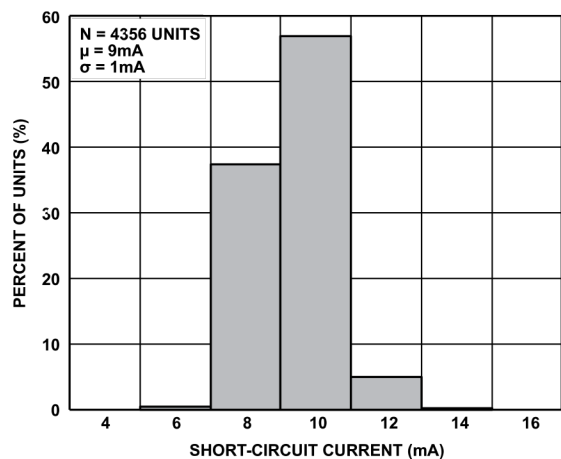


图 63. 短路灌电流分布

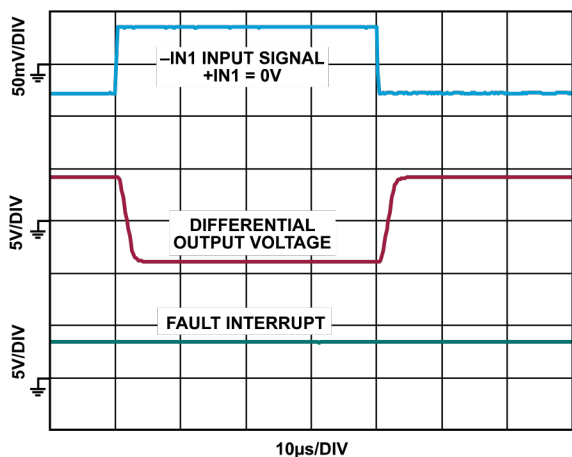


图 61. 大信号阶跃响应 (增益 = 128 V/V)

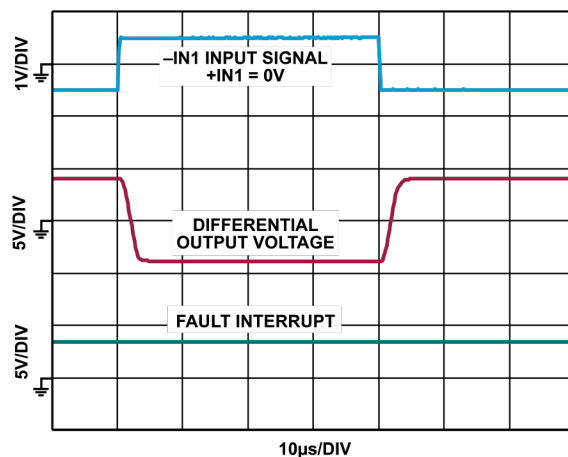


图 64. 大信号阶跃响应 (增益 = 8 V/V)

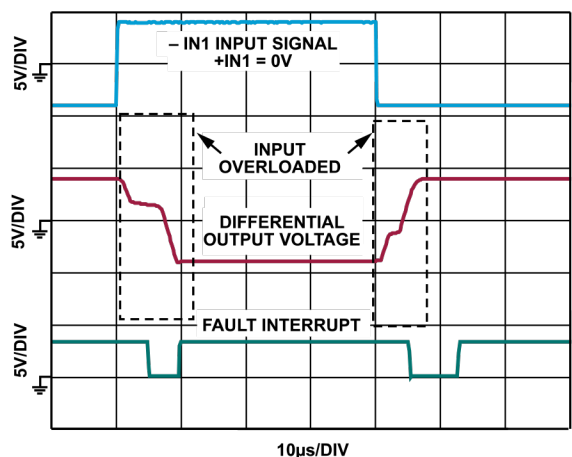


图 62. 输入过载恢复阶跃响应 (增益 = 1 V/V)

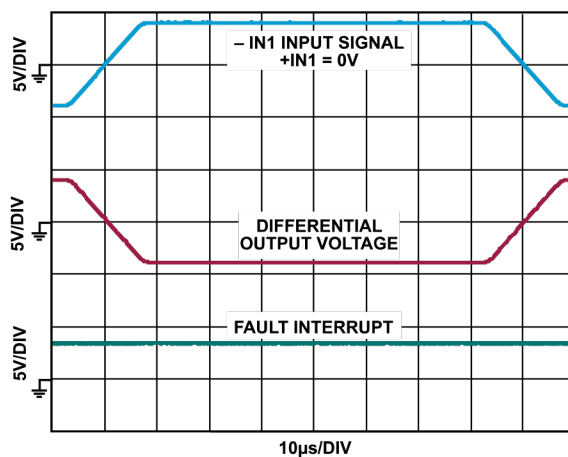


图 65. 大信号阶跃响应 (增益 = 1 V/V)

典型性能参数

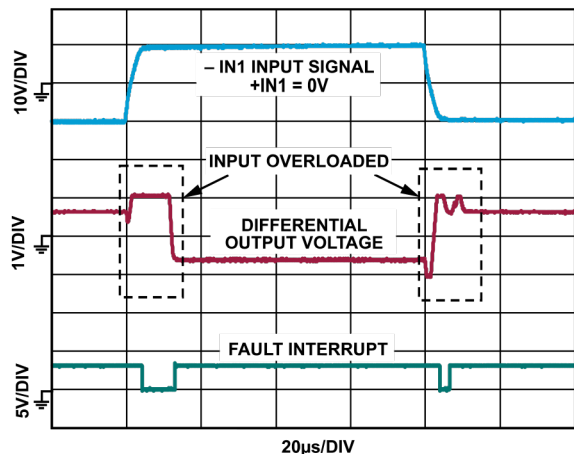


图 66. 输入过载恢复阶跃响应 (增益 = 1/16 V/V)

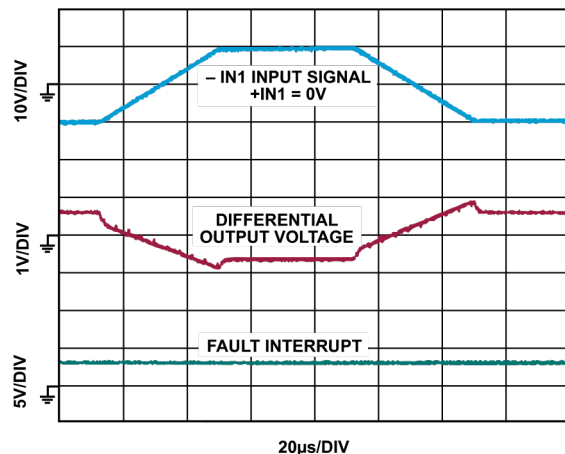


图 69. 大信号阶跃响应 (增益 = 1/16 V/V)

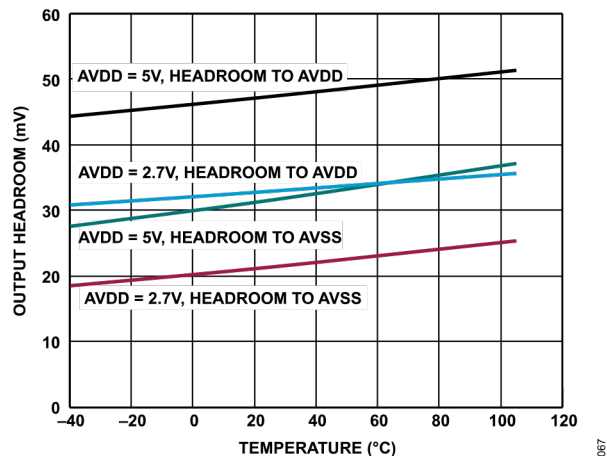


图 67. 输出范围与温度的关系

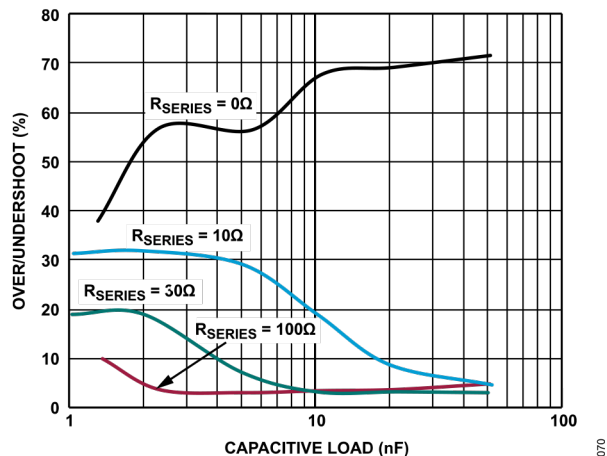


图 70. 过冲和欠冲与容性负载的关系

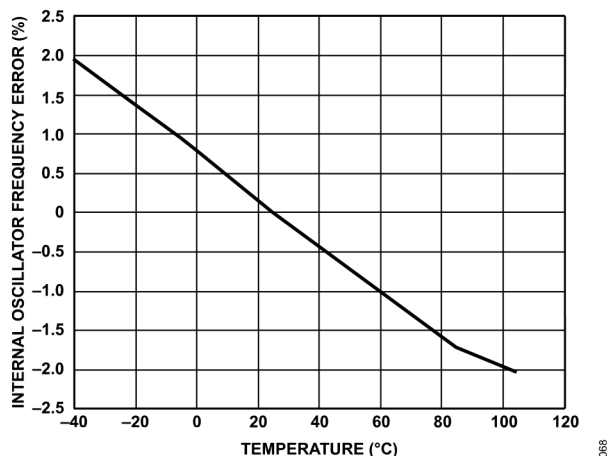


图 68. 内部振荡器频率误差与温度的关系

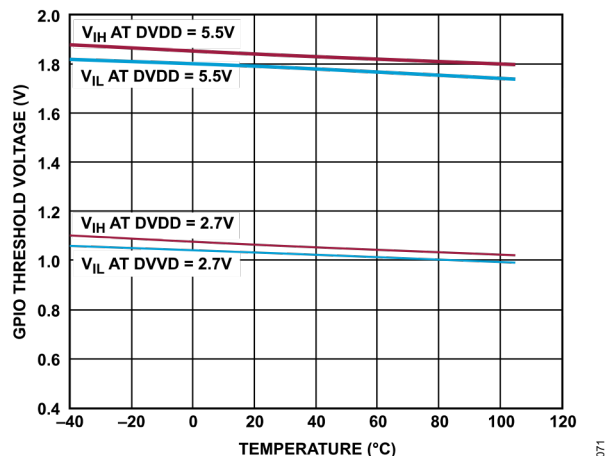


图 71. GPIO 阈值电压与温度的关系

典型性能参数

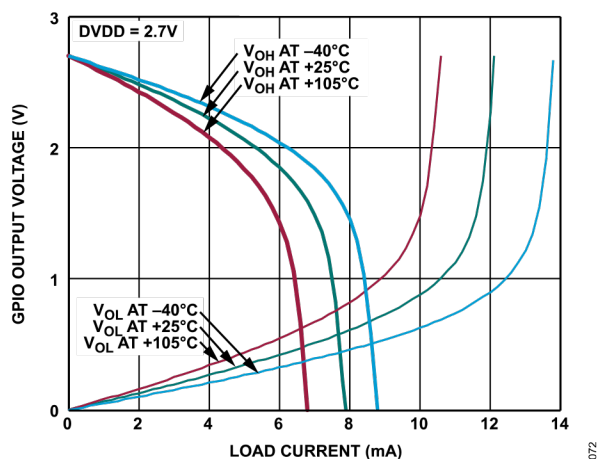


图 72. 不同温度下 GPIO 输出电压(V_{OH}/V_{OL})与负载电流的关系, $DVDD = 2.7V$

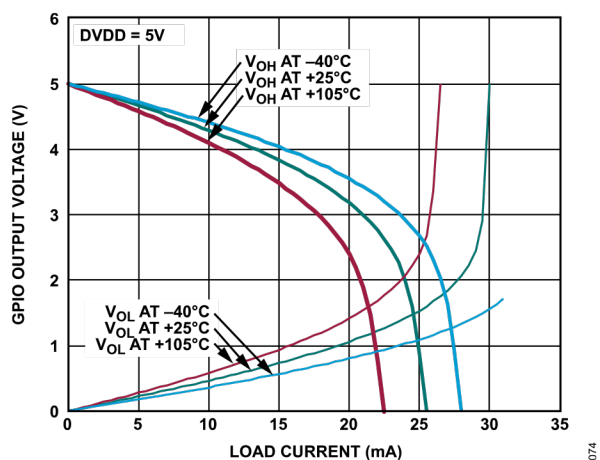


图 73. 不同温度下 GPIO 输出电压(V_{OH}/V_{OL})与负载电流的关系, $DVDD = 5V$

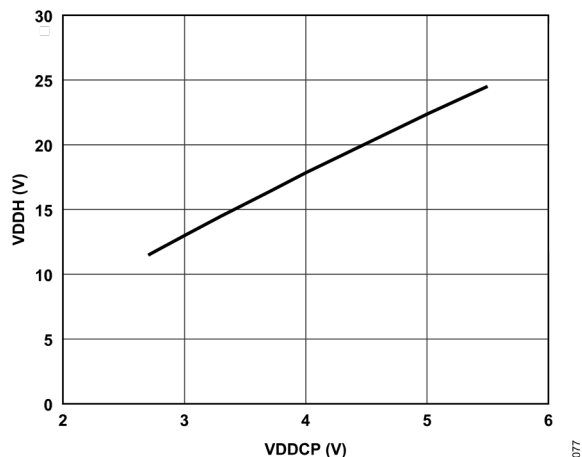


图 74. $VDDH$ 与 $VDDCP$ 的关系

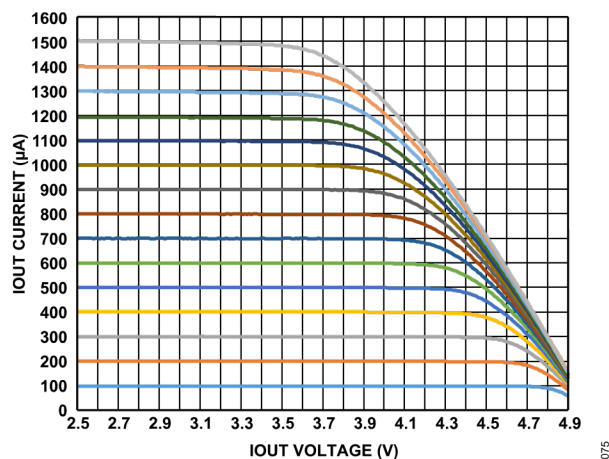


图 75. $IOUT$ 电流与 $IOUT$ 电压的关系

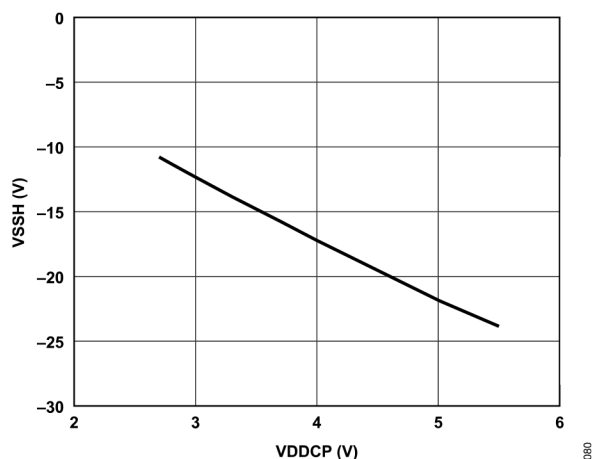


图 76. $VSSH$ 与 $VDDCP$ 的关系

典型性能参数

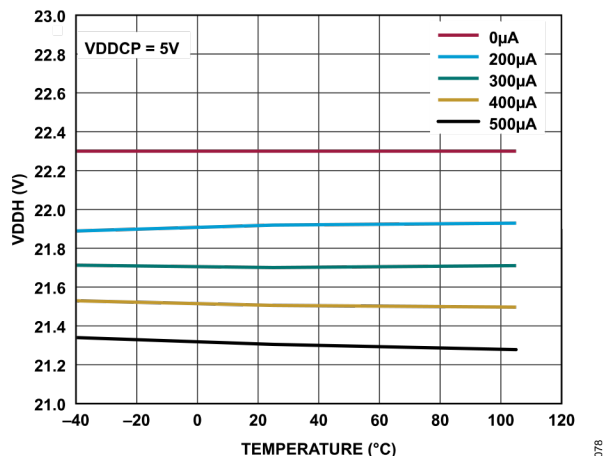


图 77. 不同 VDDH 负载下 VDDH 与温度的关系,
VDDCP = 5 V

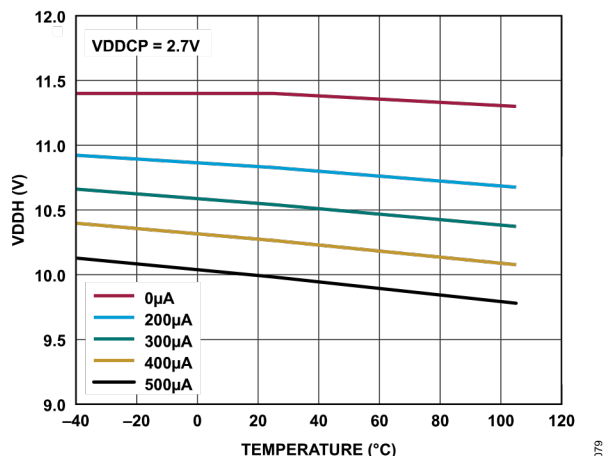


图 78. 不同 VDDH 负载下 VDDH 与温度的关系,
VDDCP = 2.7 V

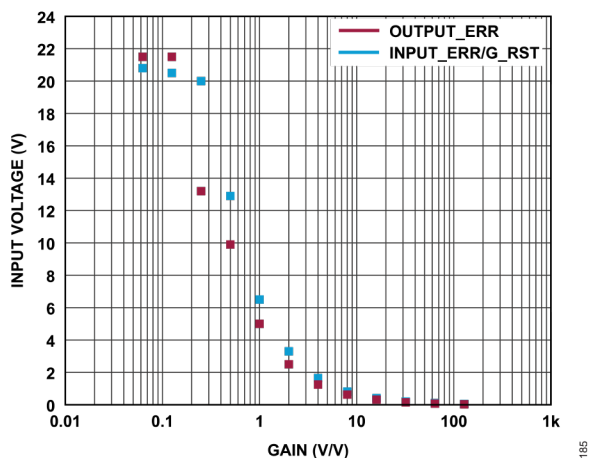


图 79. 单端输入的正错误脱扣阈值

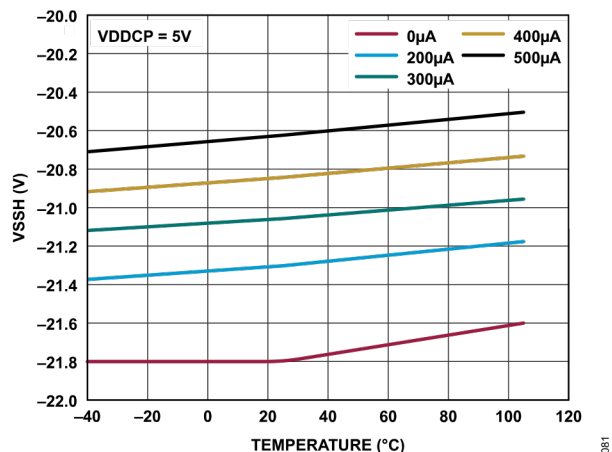


图 80. 不同 VSSH 负载下 VSSH 与温度的关系,
VDDCP = 5 V

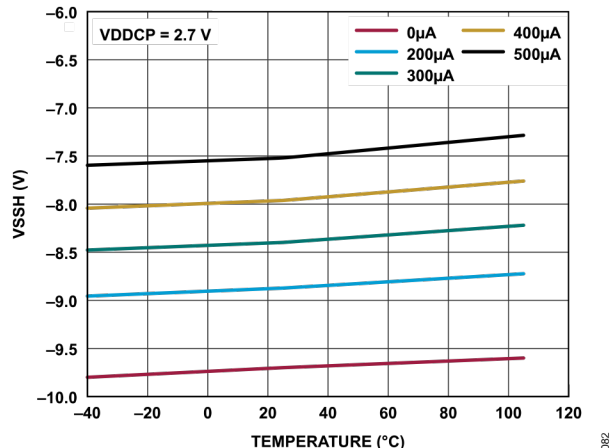


图 81. 不同 VSSH 负载下 VSSH 与温度的关系,
VDDCP = 2.7 V

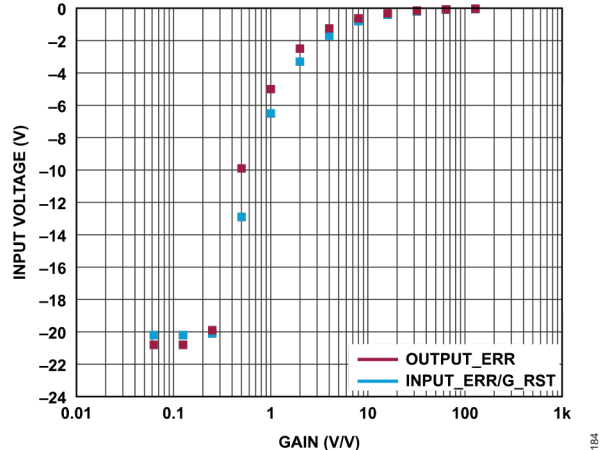


图 82. 单端输入的负错误脱扣阈值

典型性能参数

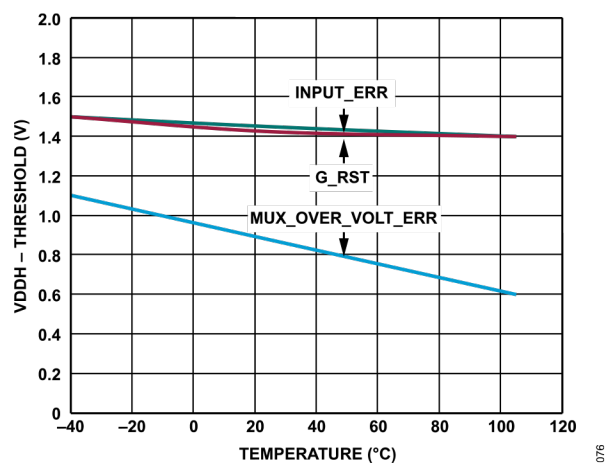


图 83. 错误标志正触发电压 (VDDH - 阈值) 与温度的关系

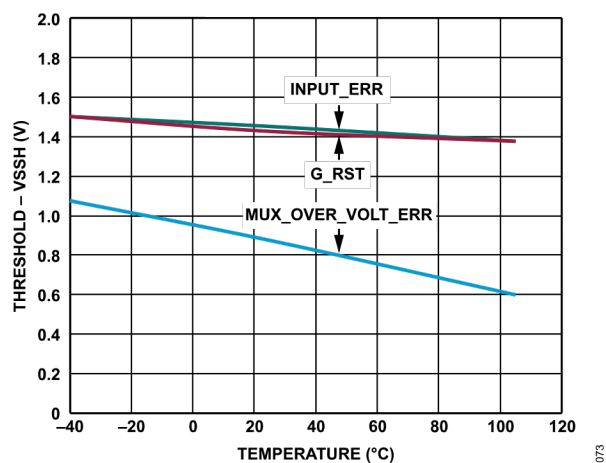


图 84. 错误标志负触发电压 (阈值 - VSSH) 与温度的关系

工作原理

可编程增益仪表放大器

ADA4255 是一款直接电流模式仪表放大器，采用零漂移放大器实现。ADA4255 拓扑结构可确保在整个温度范围内以高精度工作。为了理解以下电路说明，请参考图 85 所示的简化架构。

输入多路复用器将输入连接到放大器 A3 和放大器 A7，这两个放大器被配置为在 R_{IN} 输入电阻上复制这些输入电压。A1、A2、A5 和 A6 放大器被配置为在 $R1$ 、 $R2$ 、 $R5$ 和 $R6$ 上复制内部基准电压 V_{REF} ，从而在 $M1$ 、 $M2$ 、 $M5$ 和 $M6$ 的漏极中产生四个标称相等的直流偏置电流。放大器 A4 和放大器 A8 被配置为分别在 $M4$ 和 $M8$ 的漏极中复制 $R3$ 和 $R7$ 中的电流，从而形成电流镜像。

当向 ADA4255 输入端施加正电压时， R_{IN} 传导一个比例电流。 $M3$ 和 $M4$ 的漏极电流增加此数量的电流， $M7$ 和 $M8$ 的漏极电流减少此数量的电流。该部分放大器用作差分输出的跨导，每个都有 $1/R_{IN}$ 的增益。输出放大器 A9 配置为增益为 R_{OUT} 的互阻放大器。A9 为输出提供共模电平转换，并产生一个差分输出电压($V_{OUT, DIFF}$)，如下所示：

$$V_{OUT, DIFF} = \frac{(V_{+IN} - V_{-IN}) \times R_{OUT} \times 2}{R_{IN}} \quad (1)$$

其中：

V_{+IN} 为正输入电压。

V_{-IN} 为负输入电压。

ADA4255 放大器的总增益为 $2 \times R_{OUT}/R_{IN}$ 。不同的增益设置是通过内部接通不同值的 R_{OUT} 和 R_{IN} 来实现的。

R_{IN} 的值可以通过 G3 至 G0 位设置为 12 个不同的值，从而获得 12 个二进制加权输入增益。 R_{OUT} 的值也可以通过 G4 和 G5 将设置为三个不同的值，从而获得三个输出调整增益。表 6 显示了 36 种可能的增益配置，这使得 ADA4255 能够灵活地与很多传感器和 ADC 接口。

表6. 可能增益设置

输入增益	输出调整增益(V/V)		
	1	1.25	1.375
0.0625	0.0625	0.078125	0.085938
0.125	0.125	0.15625	0.171875
0.25	0.25	0.3125	0.34375
0.5	0.5	0.625	0.6875
1	1	1.25	1.375
2	2	2.5	2.75
4	4	5	5.5
8	8	10	11
16	16	20	22
32	32	40	44
64	64	80	88
128	128	160	176

ADA4255 使用的每个放大器均采用专有零漂移架构，确保失调电压、失调电压漂移和 $1/f$ 噪声均比较低。

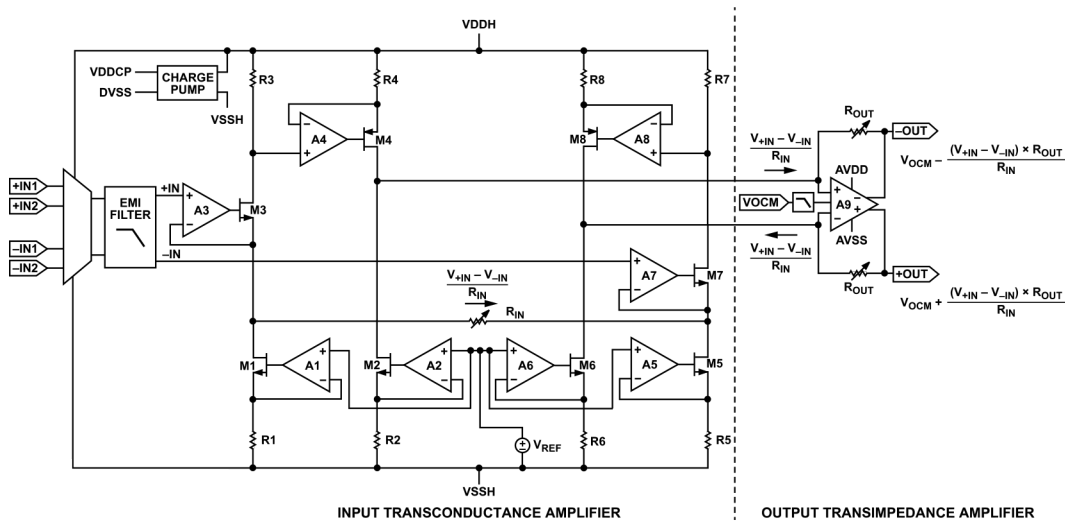


图 85. ADA4255 可编程增益仪表放大器的简化拓扑结构

工作原理

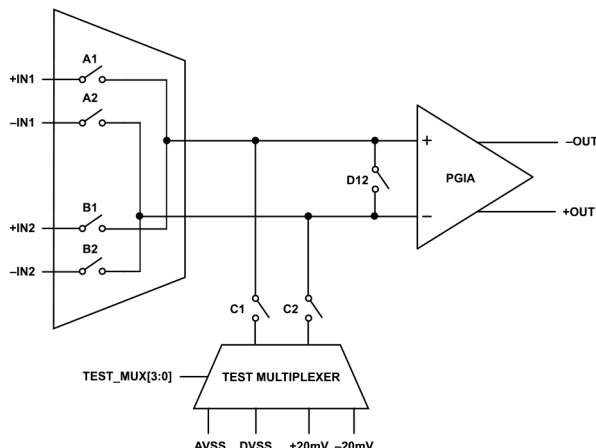


图 86. 输入开关配置

输入多路复用器

ADA4255 输入多路复用器可耐受高达 $\pm 60\text{ V}$ （相对于 VSSH）的输入电压和 60 V 差分输入电压。如图 86 所示，多路复用器在两组输入之间切换，而且多路复用器的输出端具有附加开关功能。输入切换通过 INPUT_MUX 寄存器控制。A1、A2、B1 和 B2 开关将不同输入连接到放大器。C1 和 C2 开关将多路复用器输出连接到测试多路复用器。开关 D12 将两个输入连接在一起。输入多路复用器的串扰小于 140 dB 。

如果输入多路复用器检测到过大输入电压，ANALOG_ERR 寄存器中的 MUX_OVER_VOLT_ERR 就会触发。设置此错误标志后，多路复用器会自动断开 A1、A2、B1 和 B2，以保护输入放大器和输入电阻网络。设置 MUX_OVER_VOLT_ERR_DIS（寄存器 ANALOG_ERR_DIS）可禁用此错误标志。默认情况下，两组输入不能同时选择。此保护可通过 ANALOG_ERR_DIS 寄存器中的 MUX_PROT_DIS 位覆盖。

降低 EMI 和内部 EMI 滤波器

许多工业和数据采集应用中存在大共模电压或高噪声，ADA4255 在这种情况下可以精确放大信号。通常，这些小信号（微伏或毫伏量级）的来源是传感器，其与信号调理电路可能相距甚远。虽然可以使用屏蔽或非屏蔽双绞线将这些传感器连接到信号调理电路，但线缆可能充当天线，将高频的干扰直接传送到 ADA4255 的输入端。

这种高频干扰的幅度和频率可能会对仪表放大器的输入级产生不利影响，导致放大器的输入失调电压

产生额外的直流失调。这种众所周知的效应称为 EMI 整流，该效应产生于带外干扰（通过电感、电容或辐射）耦合并由仪表放大器的输入晶体管整流。这些晶体管充当高频信号检测器，就像在早期无线电设计中将二极管用作 RF 包络检测器一样。无论什么类型的干扰，无论通过何种方法将其耦合到电路中，带外干扰信号都会出现在仪表放大器的输入端。

为了最大限度地减小这种影响，ADA4255 具有 35 MHz 片内 EMI 滤波器，它能衰减高频干扰，防止其与输入晶体管发生相互作用。这些片内滤波器采用单片结构，因而匹配良好，可以最大限度地减少交流 CMRR 性能的下降。为了进一步降低这些带外信号对 ADA4255 输入失调电压的影响，可以在输入端增加一个外部低通滤波器。滤波器的位置应非常靠近电路的输入引脚。图 87 显示了一种有效的滤波器配置，其中在 ADA4255 的输入端增加了三个电容。滤波器根据以下关系式对输入信号加以限制：

$$\text{滤波器频率}_{DIFF} = \frac{1}{2\pi R(2C_D + C_C)} \quad (2)$$

$$\text{滤波器频率}_{CM} = \frac{1}{2\pi RC_C} \quad (3)$$

其中：

C_D 是差分电容，并且 $\geq 10C_C$ 。

C_C 是共模电容。

C_D 影响差动信号， C_C 影响共模信号。 $R \times C_C$ 的任何不匹配都会降低 ADA4255 CMRR 性能。为避免无意中降低 CMRR 带宽性能，请确保 C_C 至少比 C_D 小一个量级。较大的 $C_D:C_C$ 比值可降低 C_C 值不匹配的影响。

工作原理

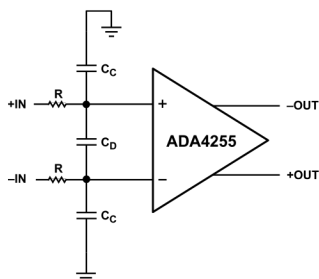


图 87. 外部 EMI 滤波器改善噪声抑制

输入放大器

ADA4255 输入放大器采用内部产生的高压电源 VDDH 和 VSSH 供电。ADA4255 使用片内电荷泵从 VDDCP 电源产生 VDDH 和 VSSH。

输入放大器受到内部监控，检测其是否因信号摆幅过大而出现削波。如果输入放大器的任何部分（图 85 中的 A1 至 A8）检测到输出摆幅过大，就会触发 INPUT_ERR 标志。如果 INPUT_ERR 持续超过 200 μ s，GAIN_MUX 寄存器中的增益设置将复位为默认值，并且 G_RST 标志触发。默认情况下，G_RST 事件将 GAIN_MUX 寄存器中的所有增益位设置为默认值，这也可能导致 MM_CRC_ERR。增益复位功能可以通过 G_RST_DIS 位禁用。

输出放大器

ADA4255 具有一个全差分输出放大器，其由专用低压电源 AVDD 和 AVSS 供电。AVDD 和 AVSS 用在单电源配置中。由于输出放大器采用低压电源供电，连接到 ADA4255 输出端的电路自然就受到保护。共模输出电压由 VOCM 输入电压设置。VOCM 具有高输入阻抗，并且内部未偏置。VOCM 还有一个 29 MHz EMI 滤波器，用以最大程度地减小 EMI 干扰。通常，VOCM 通过 AVDD 和 AVSS 之间的分压器偏置为中间电源电压，以使输出摆幅最大。输出放大器可以通过 G4 或 G5 设置为三种不同的调整增益：1 V/V、1.25 V/V 或 1.375 V/V。上电或软复位时，输出放大器的调整增益默认为 1 V/V。输出放大器受到监控，检测其是否因信号摆幅过大而出现削波。当输出饱和至任一电源时，就会触发 OUTPUT_ERR 标志。

ADA4255 的差分输出级允许其直接连接到高精度 ADC，例如 AD7768 和 AD4007。建立这种连接时，建议使用低通滤波器以最大程度地减少噪声和混叠，如图 88 所示。LTC6363 配置为三极点低通滤波器，截止频率为 40 kHz。

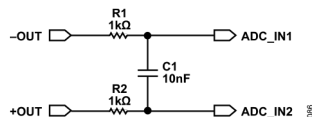


图 88. 简单输出滤波器防止混叠和滤波器开关噪声

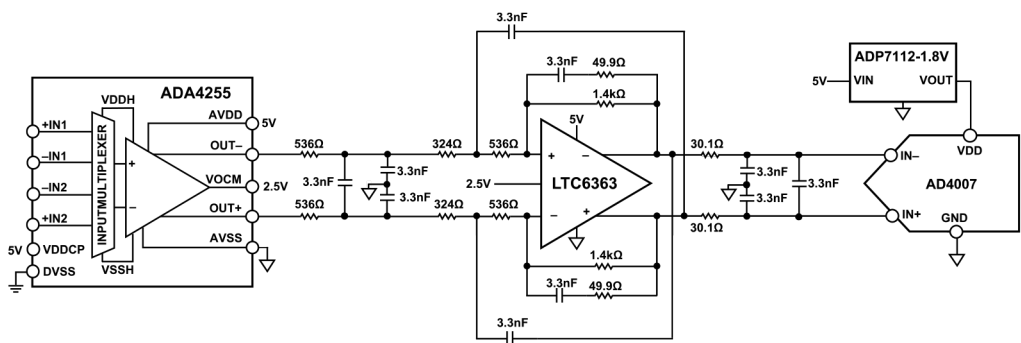


图 89. LTC6363 用作低通滤波器和驱动器

工作原理

电源

ADA4255 需要由三个低压电源供电：低压电荷泵电源(VDDCP)、低压模拟输出放大器电源(AVDD)和低压数字电源(DVDD)。

低压电荷泵电源在内部用于产生高压双极电源 VDDH 和 VSSH，为 ADA4255 的输入放大器供电。通过片内高压电源产生，仅使用低压元件即可隔离 ADA4255，同时保持高压、高阻抗输入操作。典型 VDDH 和 VSSH 的公式如下：

$$VDDH = 4.65 \times VDDCP - 0.9 \text{ V}$$

$$VSSH = -4.65 \times VDDCP + 1.6 \text{ V}$$

VDDH 和 VSSH 输出到引脚，以便可以应用所需的外部退耦电容。这种退耦不是可选的，而是稳定 VDDH 和 VSSH 所必需的。图 90 显示了连接到 VDDH 和 VSSH 的最小推荐退耦电容 (10 μF 和 0.1 μF)。高达 500 μA 的额外负载电流可由 VDDH 或 VSSH 提供，电荷泵时钟为默认值 16 MHz。电荷泵频率可降至 8 MHz，从而降低 VDDCP 上的电流消耗。

VSSH 连接到 ADA4255 的衬底。因此，VSSH 必须连接到电路中最低的负电源电压，而且不得超过 AVSS。建议使用肖特基二极管将 VSSH 箝位到 AVSS。肖特基二极管在 1 mA 时的正向偏置电压必须为 0.3 V 或更低，并且能承受 -28 V 的反向电压。ADA4255 监控 VDDH 和 VSSH 电源，以检测 VDDH 或 VSSH 是否降至 8 V 以下，并设置 POR_HV 标志。

低压模拟输出放大器电源 AVDD 和 AVSS 为 ADA4255 的输出放大器供电。AVSS 必须在 $VSSH - 0.3 \text{ V}$ 至 $VSSH + 30 \text{ V}$ 和 $VDDH - 30 \text{ V}$ 至 $VDDH + 0.3 \text{ V}$ 的范围内。AVDD - AVSS 通常为 5 V 单电源，与大多数高精度 ADC 兼容。在 AVDD 和 AVSS 之间使用 0.1 μF 和 10 μF 的去耦电容，电容应尽可能靠近 AVDD 和 AVSS 电源引脚。

数字电源 DVDD 和 DVSS 为 ADA4255 内部的数字电路供电。DVSS 必须与 AVSS 电位相同。在 DVDD 和 DVSS 之间使用 0.1 μF 和 10 μF 的去耦电容，电容应尽可能靠近 DVDD 和 DVSS 电源引脚。图 90 显示了 ADA4255 的典型电源配置。本部分中给出的建议去耦值是最低建议值。根据放大器负载和系统噪声，使用较高的电容值和/或增加额外的较低值电容可能会提高性能。

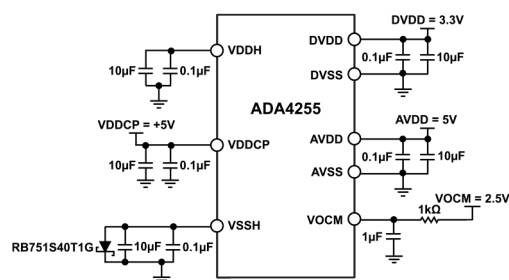


图 90. ADA4255 典型电源配置

ESD 框图

图 91 显示了 ADA4255 内部的各种 ESD 二极管路径。结合“绝对最大额定值”部分，图 91 有助于了解上电和故障情况下的电流路径。

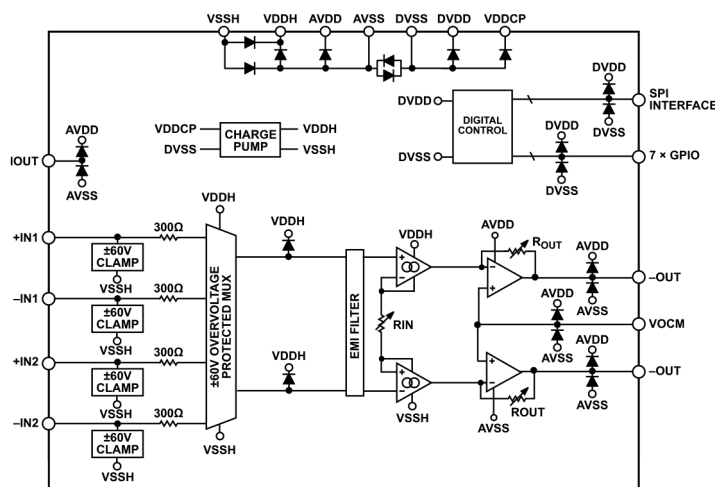


图 91. ESD 框图

工作原理

输出纹波校准配置

ADA4255 内部的放大器利用通常称为斩波的技术来实现零漂移。当运用斩波来使放大器的失调电压为零时，未斩波的失调电压会被调制到斩波频率。所有运用斩波技术的放大器都有这种现象，一般称其为纹波。

ADA4255 仪表放大器具备专有校准程序，其通过使所有放大器的内部失调为零来减少 ADA4255 输出端的残余电压纹波。当 ADA4255 初始上电、发生 POR_HV 事件后或发生软复位后，此校准会自动进行。进一步的校准可以在计划或触发的基础上执行。

当 ADA4255 执行校准时，SW_A1、SW_A2、SW_B1 和 SW_B2 位（寄存器 INPUT_MUX）暂时断开，放大器输入通过 SW_C1 和 SW_C2 位（寄存器 INPUT_MUX）内部连接到 AVSS。校准完成后，开关返回到先前状态。通过 CAL_SEL 位（寄存器 TEST_MUX）可以选择两类校准：完全校准或快速校准。

完全校准会依次校准每个放大器，并全盘计算新的校准代码。此校准大约需要 85 ms。完全校准总是在上电之后、POR_HV 事件之后或软复位之后发生。

快速校准会同时计算所有放大器的新校准代码。然后，每个放大器的校准代码将按增量进行调整。此类校准大约需要 8 ms。

默认情况下，校准仅在上电之后、POR_HV 事件之后或复位之后进行。其他计划的校准通过 CAL_EN（寄存器 TEST_MUX）配置，或通过 TRIG_CAL 位（寄存器 TRIG_CAL）触发。

通过 CAL_EN 位（寄存器 TEST_MUX）配置校准计划之后，选定类型的校准将以 CAL_EN 位配置的频率发生。

校准也可以通过 TRIG_CAL 位（寄存器 TRIG_CAL）手动触发。

当电路或环境条件改变时，由 ADA4255 校准例程调零的内部失调可能会发生变化。温度、电源电压、共模输入电压、时间等的变化都可能导致输出纹波增加。触发的或按计划进行的重新校准会消除内部失调，减少残余输出纹波。

校准期间，噪声可能限制 ADA4255 完全消除内部失调电压并充分减少残余输出纹波的能力。适当的去

耦和屏蔽技术有助于确保校准精确。避免在校准期间出现较大输入瞬变。校准通常可将输出纹波减小至 200 $\mu\text{V rms}$ 以下，但在有噪声或输入瞬变的情况下，可能会观测到高达 5 mV rms 的结果。如果检测到过大残余纹波，可以执行后续校准以减少输出纹波。

ADC 同步和简单滤波（无源或有源）也是减少残余输出纹波的有效方法。这些技术在“[外部时钟同步](#)”部分和“[输出放大器](#)”部分中进行详细讨论。

通用输入和输出(GPIO)

ADA4255 有若干个多功能 GPIOx 引脚。这些 GPIOx 引脚可以配置为读取逻辑输入或输出逻辑信号。GPIOx 引脚通过 GPIO_DIR 寄存器配置为输入或输出。GPIO_DIR 寄存器中的位号对应于 GPIOx 引脚号。例如，位 0 控制 GPIO0 的方向。

当将 GPIOx 引脚配置为输出时，GPIO_DATA 寄存器设置 GPIO 输出。当将 GPIO 配置为输入时，GPIO_DATA 寄存器还会读取 GPIOx 引脚上的数据。GPIO_DATA 寄存器中的位段号对应于 GPIOx 引脚号。例如，位 0 对应于 GPIO0。

ADA4255 GPIOx 可配置为执行其他特殊功能。

每个 GPIO 都可以配置为输出，以将片选信号从 SPI 主机扩展到其他从机。这种特殊功能称为顺序片选，在限制系统中需要路由和/或隔离的通信线路数量方面特别有用。由 SCS 寄存器控制。

GPIO0 和 GPIO1 也可以配置为外部多路复用器控制信号。此功能可在特殊功能寄存器 SF_CFG 中使能。GPIO0 和 GPIO1 配置为输出后，GAIN_MUX 寄存器中的 EXT_MUX 位段控制 GPIO0 和 GPIO1 的状态，通过一次写操作便可修改增益和外部复用器设置。

GPIO2 可以配置为输出一个校准繁忙信号。此功能通过 CAL_BUSY_OUT 位（寄存器 SF_CFG）使能。校准繁忙信号表明 ADA4255 正在执行校准程序。GPIO2 必须配置为输出才能使用此特殊功能。

GPIO3 可以配置为输出一个故障中断信号。该信号是 ANALOG_ERR 和 DIGITAL_ERR 寄存器中找到的所有模拟和数字错误指示的“或”运算结果。此功能通过 FAULT_INT_OUT 位（寄存器 SF_CFG）使能。GPIO3 必须配置为输出才能使用此特殊功能。

工作原理

GPIO4 配置为输出时，可以输出 1 MHz 主时钟或 125 kHz 斩波时钟。此输出通过 INT_CLK_OUT 位（寄存器 SF_CFG）和 CLK_OUT_SEL 位（寄存器 SYNC_CFG）进行配置。当配置为输入时，GPIO4 也能接受外部时钟。此功能通过 EXT_CLK_IN 位（寄存器 SF_CFG）进行配置。

激励电流

ADA4255 具有可配置的激励电流源 IOUT。此电流源可以用来激励外部电路，例如阻性电桥或 RTD 传感器。

电流输出通过 EX_CURRENT 位（寄存器 EX_CURRENT_CFG）控制。

外部时钟同步

ADA4255 使用内部 1 MHz 主时钟。主时钟用于产生内部放大器使用的 125 kHz 斩波时钟和电荷泵使用的 16 MHz 时钟。

1 MHz 或 125 kHz 时钟可以通过 GPIO4 引脚输出，以便与外部系统同步。使用以下程序可使能外部时钟同步特性：

1. 将 GPIO_DIR 寄存器中的 bit4 设置为 1，以将 GPIO4 配置为输出。
2. 将 SF_CFG 寄存器中的 INT_CLK_OUT 位设置为 1，EXT_CLK_IN 位设置为 0，以使能内部振荡器输出特殊功能。
3. 要输出 125 kHz 时钟，请将 SYNC_CFG 寄存器中的 CLK_OUT_SEL 位设置为 1。要输出 1 MHz 时钟，请将 CLK_OUT_SEL 设置为 0。

ADA4255 也可以配置为接受 GPIO4 上的外部时钟。ADA4255 支持 1 MHz 至 32 MHz 范围内的外部时钟。如果外部时钟高于 1 MHz，必须使用内部时钟分频器将输入时钟分频至 1 MHz。ADA4255 同步的边沿也是可以配置的。

使用以下程序可将 ADA4255 配置为接受 GPIO4 上的外部时钟：

1. 将 GPIO_DIR 寄存器中的 bit4 设置为 0，以将 GPIO4 配置为输入。
2. 将 EXT_CLK_IN 位设置为 1，并确保 SF_CFG 中的 INT_CLK_OUT 位设置为 0。

3. 根据输入时钟频率，配置内部时钟分频器值，以使最终的时钟为 1 MHz。内部时钟分频器值由 SYNC_CFG 寄存器中的 SYNC 位控制。
4. 要在上升沿进行同步，请将 SYNC_CFG 寄存器中的 SYNC_POL 位设置为 1。要在下降沿进行同步，请将 SYNC_POL 设置为 0。

为了保持 ADA4255 的性能，外部时钟必须在指定范围内，必须始终存在，且必须具有 50% 的占空比。所用时钟的质量可能会影响器件性能。应防止所用时钟出现任何过冲或下冲，并使上升和下降时间相等，以最大程度地减小对失调电压的影响。

顺序片选(SCS)

SCS 是 ADA4255 的特殊功能之一，可以通过 GPIOx 引脚进行配置。此模式允许多个从器件使用一条主机片选($\overline{CS}$)线通过 SPI 进行通信，从而简化了隔离要求。该通信还透明地支持循环冗余校验(CRC)校验和。

要将一个 GPIO 配置为 SCS，首先应通过 GPIO_DIR 位（寄存器 GPIO_DIR）将 GPIOx 引脚设置为输出，然后设置 SCS 寄存器中的相应位。如果已经通过特殊功能寄存器 SF_CFG 将一个 GPIOx 引脚配置为其他功能，则无法将其配置为 SCS 模式。

使用 SCS 时，来自 SPI 主机控制器的 $\overline{CS}$ 信号将提供给 ADA4255 的 $\overline{CS}$ 引脚。串行数据输入(SDI)、串行数据输出(SDO)和串行时钟(SCLK)是与其他 SPI 器件共享的连接。ADA4255 SDO 引脚支持三态操作。如果从机引脚支持三态操作，则从机 SDO 引脚可以直接连接到 SDO。如果从器件的 SDO 引脚不支持三态操作，可以使用“或”门来合并 SDO 信号。如果使用外部逻辑来合并 SDO 线，建议使用下拉电阻或上拉电阻以避免逻辑门输入悬空。图 92 和图 93 显示了典型实现方案。将 ADA4255 配置为 SCS 模式时，建议在配置为 SCS 模式的 GPIOx 引脚上放置上拉电阻，以防止与从器件进行意外通信。

工作原理

当配置为 SCS 模式时，与 ADA4255 和所有从器件的通信遵循预定义模式。第一个 $\overline{CS}$ 脉冲传递到设置为 SCS 模式的第一个 GPIOx，与第一个从器件有效通信。随后的 $\overline{CS}$ 脉冲以升序传递到所有配置为 SCS 模式的 GPIOx 引脚。最后一个 $\overline{CS}$ 脉冲寻址 ADA4255 本身。重复此模式，直到禁用 SCS 模式为止。

图 92 和图 93 显示了 ADA4255 在 SCS 模式下的操作，GPIO0 和 GPIO1 与两个从器件通信。GPIO0 连接到 ADC 的 $\overline{CS}$ 线，GPIO1 连接到数模转换器 (DAC) 的 $\overline{CS}$ 线。

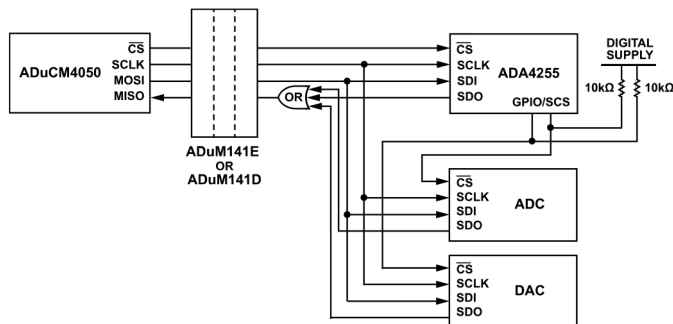


图 92. 不支持 SDO 三态的器件的典型 SCS 实现

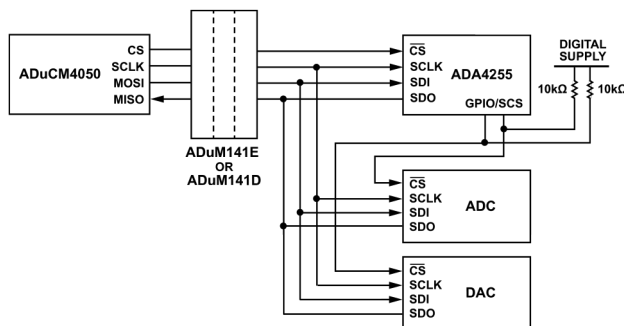


图 93. 所有器件都支持 SDO 三态的典型 SCS 实现

工作原理

在图 94 中可以看到五个不同的 $\overline{\text{CS}}$ 脉冲。第一个 $\overline{\text{CS}}$ 脉冲将 0x03 写入 GPIO_DIR 寄存器，以将 GPIO0 和 GPIO1 配置为输出。第二个 $\overline{\text{CS}}$ 脉冲将 0x03 写入 SCS，以将 GPIO0 和 GPIO1 配置为 SCS 模式。第三个 $\overline{\text{CS}}$ 脉冲复制到 GPIO0 上，与第一个从器件（本例中为 ADC）通信。第四个 $\overline{\text{CS}}$ 脉冲复制到 GPIO1 上，与第二个从器件（本例中为 DAC）通信。第五个 $\overline{\text{CS}}$ 脉冲与 ADA4255 本身通信。这种通信模式将按照 ADC、DAC 和 ADA4255 的顺序继续进行，直到更改 SCS 为止。

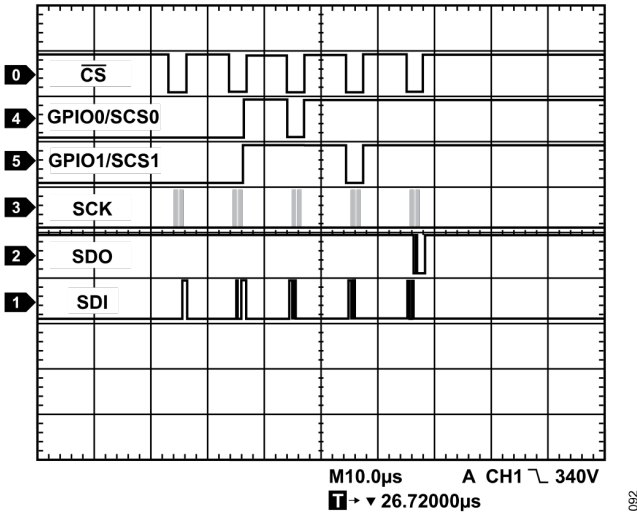


图 94. 两个从器件的 SCS 配置和操作

表 7. 增益校准寄存器内容¹

寄存器	名称	G[3:0]	G4	G5	内容
0x10	GAIN_CAL1	0b0000	0	0	$G = 1/16 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x11	GAIN_CAL2	0b0001	0	0	$G = 1/8 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x12	GAIN_CAL3	0b0010	0	0	$G = 1/4 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x13	GAIN_CAL4	0b0011	0	0	$G = 1/2 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x14	GAIN_CAL5	0b0100	0	0	$G = 1 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x15	GAIN_CAL6	0b0101	0	0	$G = 2 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x16	GAIN_CAL7	0b0110	0	0	$G = 4 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x17	GAIN_CAL8	0b0111	0	0	$G = 8 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x18	GAIN_CAL9	0b1000	0	0	$G = 16 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x19	GAIN_CAL10	0b1001	0	0	$G = 32 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x1A	GAIN_CAL11	0b1010	0	0	$G = 64 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x1B	GAIN_CAL12	0b1011	0	0	$G = 128 \text{ V/V} \times 1 \text{ V/V}$ 的增益误差
0x1C	GAIN_CAL13	0b000x	1	X	$G = 1/16 \text{ V/V} \times 1.375 \text{ V/V}$ 或 $G = 1/8 \text{ V/V} \times 1.375 \text{ V/V}$ 的附加增益误差
0x1D	GAIN_CAL14	0b001x	1	X	$G = 1/4 \text{ V/V} \times 1.375 \text{ V/V}$ 或 $G = 1/2 \text{ V/V} \times 1.375 \text{ V/V}$ 的附加增益误差
0x1E	GAIN_CAL15	0b010x	1	X	$G = 1 \text{ V/V} \times 1.375 \text{ V/V}$ 或 $G = 2 \text{ V/V} \times 1.375 \text{ V/V}$ 的附加增益误差
0x1F	GAIN_CAL16	0b011x	1	X	$G = 4 \text{ V/V} \times 1.375 \text{ V/V}$ 或 $G = 8 \text{ V/V} \times 1.375 \text{ V/V}$ 的附加增益误差
0x20	GAIN_CAL17	0b100x	1	X	$G = 16 \text{ V/V} \times 1.375 \text{ V/V}$ 或 $G = 32 \text{ V/V} \times 1.375 \text{ V/V}$ 的附加增益误差
0x21	GAIN_CAL18	0b101x	1	X	$G = 64 \text{ V/V} \times 1.375 \text{ V/V}$ 或 $G = 128 \text{ V/V} \times 1.375 \text{ V/V}$ 的附加增益误差
0x22	GAIN_CAL19	0b000x	0	1	$G = 1/16 \text{ V/V} \times 1.25 \text{ V/V}$ 或 $G = 1/8 \text{ V/V} \times 1.25 \text{ V/V}$ 的附加增益误差
0x23	GAIN_CAL20	0b001x	0	1	$G = 1/4 \text{ V/V} \times 1.25 \text{ V/V}$ 或 $G = 1/2 \text{ V/V} \times 1.25 \text{ V/V}$ 的附加增益误差
0x24	GAIN_CAL21	0b010x	0	1	$G = 1 \text{ V/V} \times 1.25 \text{ V/V}$ 或 $G = 2 \text{ V/V} \times 1.25 \text{ V/V}$ 的附加增益误差

增益误差校准

ADA4255 包含所有 32 种增益组合的实测增益误差，此数据可从片内只读存储器(ROM)读取。这些误差是在 25°C 时测量，并在生产时存储于寄存器 0x10 至寄存器 0x27 中。使用这项技术可以将增益精度提高 5 倍，从而改善系统精度并减少其他校准要求。

每个寄存器包含五位。MSB 表示误差的极性，设置 1 表示负极性，设置 0 表示正极性。其余四位包含幅度信息，其基于 LSB，GAIN_CAL1 至 GAIN_CAL12 的一个 LSB 代表 100 ppm，GAIN_CAL13 至 GAIN_CAL24 的一个 LSB 代表 50 ppm。

GAIN_CAL1 至 GAIN_CAL12 直接提供调整增益设置为 1 V/V 时的所有 12 个增益值的实测增益误差。使用其他标量增益时，GAIN_CAL13 至 GAIN_CAL24 提供了由此引起的额外增益误差。详见表 7。

工作原理

表7. 增益校准寄存器内容¹

寄存器	名称	G[3:0]	G4	G5	内容
0x25	GAIN_CAL22	0b011x	0	1	G = 4 V/V × 1.25 V/V 或 G = 8 V/V × 1.25 V/V 的附加增益误差
0x26	GAIN_CAL23	0b100x	0	1	G = 16 V/V × 1.25 V/V 或 G = 32 V/V × 1.25 V/V 的附加增益误差
0x27	GAIN_CAL24	0b101x	0	1	G = 64 V/V × 1.25 V/V 或 G = 128 V/V × 1.25 V/V 的附加增益误差

¹ X表示无关。

对于使用 1 V/V 标量的所有增益，请使用下式计算增益误差：

$$\text{增益误差} = ((-1) \times \text{GAIN_CALx 位 } 4 + (100) \times \text{GAIN_CALx 位}[3:0]) \text{ (ppm)}$$

对于使用 1.375 V/V 或 1.25 V/V 标量的所有增益值，必须使用下式计算，即要加上额外的增益误差(GE')：

$$GE' = \text{增益误差} + ((-1) \times \text{GAIN_CALx 位 } 4 + (50) \times \text{GAIN_CALx 位}[3:0]) \text{ (ppm)}$$

例如,假设 ADA4255 设置为 32 V/V 的增益和 1.375 V/V 的调整增益。要计算所存储的增益误差，需读取 GAIN_CAL10 寄存器中存储的增益误差，并以 ppm 为单位计算误差。在此示例中，假设回读值为 10101，其对应于-500 ppm 的增益误差。

然后读取 GAIN_CAL17 中存储的额外增益误差，并以 ppm 为单位计算误差。在此示例中，假定回读值为 00010，对应于 100 ppm 的额外增益误差。将这两个误差相加，得出总增益误差为-400 ppm。

工作原理

断线检测

ADA4255 包含两个可编程电流源，它们可通过 WB_CURRENT 位（寄存器 WB_DETECT）配置为 0.25 μA 、2 μA 、4 μA 或 16 μA 。两个电流均从 VDDH 传导。这些电流与片内比较器一起，支持对 ADA4255 输入进行连续性测试。

使用 F1 和 F2 将这些电流切换到放大器输入，如图 95 所示。这些电流偏置放大器输入的电压由 ADA4255 内部监控。当该电压在 VDDH 的 4 V 以内时，就会触发 WB_ERR（寄存器 ANALOG_ERR_DIS）标志。

当 F1 或 F2 闭合时，GAIN_MUX 寄存器中的放大器增益设置会被暂时覆盖为默认值，以避免放大器输出在输入开路的情况下饱和。在此时间内读取 GAIN_MUX 寄存器不会反映这一点。当 F1 和 F2 断开时，GAIN_MUX 寄存器值自动变回先前的值。此覆盖特性可以通过 WB_G_RST_DIS 位（寄存器 WB_DETECT）禁用。

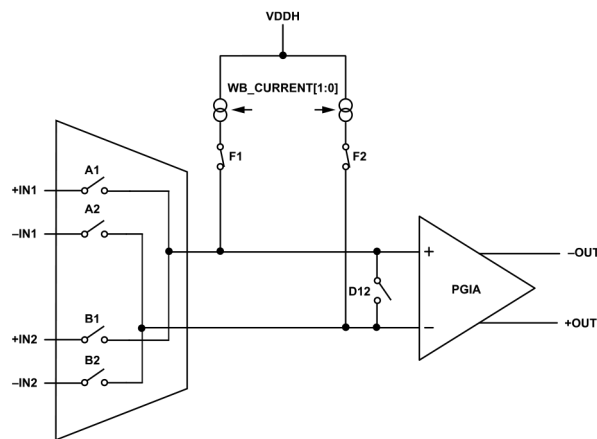


图 95. 断线电流连接

工作原理

测试多路复用器

ADA4255 内置一个测试多路复用器，如图 96 所示，它将 ADA4255 的输入连接到有用电压。要使用测试多路复用器，必须闭合 C1 和 C2 开关。这些开关通过 INPUT_MUX 寄存器控制。建议通过断开 A1、A2、B1 和 B2 开关来断开输入多路复用器与任何外部输入的连接。

TEST_MUX 寄存器中的 TEST_MUX 位控制测试多路复用器。测试多路复用器可以配置为三种不同状态，如下所示：

- 在默认状态下，测试多路复用器将 ADA4255 输入连接到 AVSS。此配置可以用在全系统校准期间以消除误差，例如失调电压。
- 测试多路复用器可以将同相输入连接到 DVSS，将反相输入连接到 AVSS，反之亦可。此配置可

用来检测 AVSS 和 DVSS 之间的电压差，如有则表明连接不良。

- 测试多路复用器还可以向 ADA4255 的输入端提供 +20 mV 或 -20 mV 的差模信号。此配置可用来验证 ADA4255 的增益设置和 PGIA 功能，而无需施加外部信号。

外部复用控制

ADA4255 能够配置 GPIO0 和 GPIO1 来控制外部多路复用器。写入 GAIN_MUX 寄存器中的 EXT_MUX 位可设置 GPIO0 和 GPIO1 的状态，进而控制外部多路复用器。此设置允许通过单次 SPI 写操作来配置放大器增益和外部多路复用器设置，从而避免出现过载情况。外部复用特殊功能可以通过 EXT_MUX_EN 位（寄存器 SF_CFG）配置，并将 GPIO0 和 GPIO1 设置为输出，如图 97 所示。

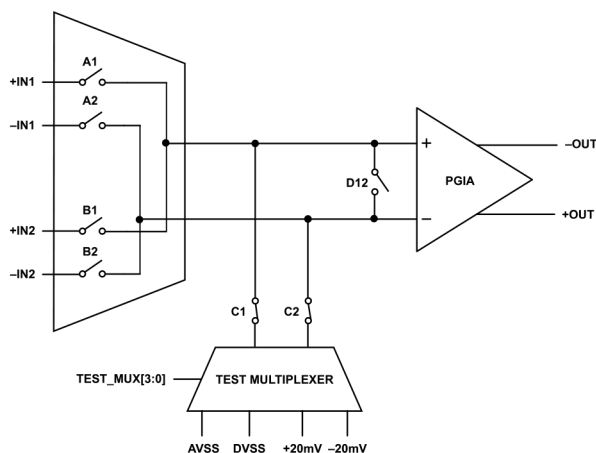


图 96. 测试多路复用器连接

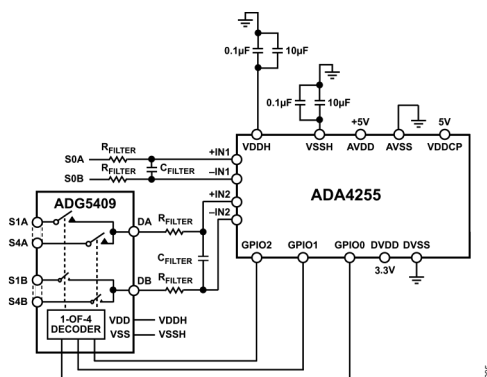


图 97. 外部多路复用器控制示例

工作原理

SPI

ADA4255 具有一个 4 线 SPI。该接口以 SPI 模式 0 工作，在 $\overline{CS}$ 接低电平时可以使用。在 SPI 模式 0 下，SCLK 空闲时为低电平，SCLK 的下降沿为驱动沿，SCLK 的上升沿为采样沿。此设置意味着数据在下降（驱动）沿输出，在上升（采样）沿输入。



图 98. SPI 模式 0 SCLK 沿

访问 ADA4255 寄存器映射

ADA4255 SPI 使用 16 位指令，以及一个可选的 8 位 CRC 校验和。如果配置了 SPI_CRC_ERR 位（寄存器 DIGITAL_ERR），则每个指令包含一个读取或写入位、一个 7 位地址、8 位数据和一个 8 位 CRC 校验和。

表 8. ADA4255 指令格式

R/W	ADDR, 位[6:0]	Data, 位[7:0]	CRC, 位[7:0]
-----	--------------	--------------	-------------

R/W 决定执行的是读操作还是写操作（1 表示读操作，0 表示写操作）。ADDR 位[6:0]为要读取或写入的寄存器地址。R/W 和 ADDR 位[6:0]一起称为 8 位命令。对于写操作，DATA 位[7:0]为要写入的数据，CRC 位[7:0]是用户为该数据提供的校验和。

每次读和/或写操作之后，ADA4255 内部地址计数器会自动递增，从而支持连续读和/或写模式。初始读操作之后，如果 $\overline{CS}$ 保持低电平，则接下来的 8 个

SCLK 脉冲回读下一个寄存器地址的内容。初始写操作之后，如果 $\overline{CS}$ 保持低电平，则接下来的 8 个 SCLK 脉冲会将 SDI 上的数据加载到下一个寄存器地址。

校验和保护

ADA4255 具有校验和模式，可利用这种模式来提高接口的鲁棒性。使用校验和可确保仅将有效数据写入寄存器，并且可以对从寄存器读取的数据进行验证。如果在寄存器写操作期间发生错误，就会触发 SPI_CRC_ERR 位（寄存器 DIGITAL_ERR），不会写入任何数据。为确保成功写入寄存器，可以读取寄存器内容，然后验证校验和。

CRC 校验和计算始终使用如下多项式：

$$x^8 + x^2 + x + 1$$

SPI_CRC_ERR_DIS 位（寄存器 DIGITAL_ERR）用于使能和禁用此校验和。8 位校验和附加于每次读和写处理的末尾。写处理的校验和利用 8 位命令字和 8 位数据计算。读处理的校验和利用命令字和 8 位数据输出计算。图 99 和图 100 分别显示了 SPI 读和写处理。

在连续写入模式下，第一个写命令 CRC 按照本部分先前所述方法进行计算。后续 CRC 在每个寄存器数据之后输入。连续写入模式下的 CRC 根据与之关联的寄存器值计算。在连续读取模式下，第一个读命令 CRC 按照先前所述方法进行计算。后续 CRC 在每个寄存器数据之后输出。连续读取模式下的 CRC 仅根据与之关联的寄存器值计算。图 101 和图 102 分别显示了 SPI 连续读和写处理。

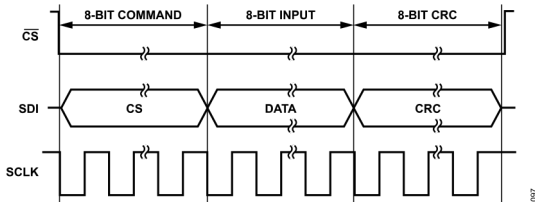


图 99. 带 CRC 的寄存器写入

数字接口

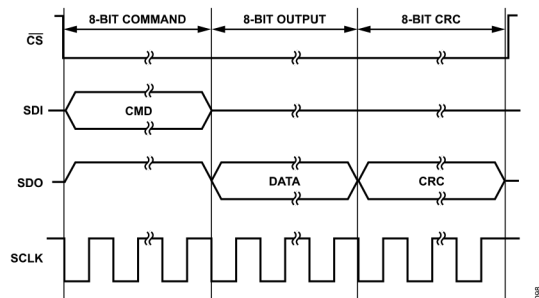


图 100. 带 CRC 的寄存器读取

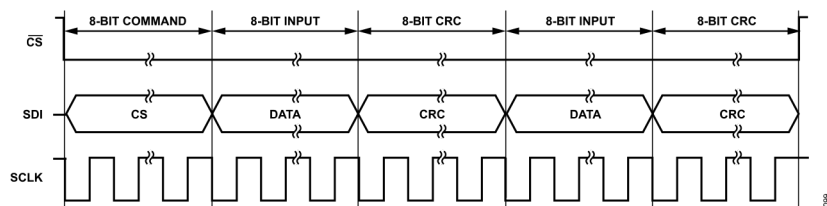


图 101. 带 CRC 的连续写入模式

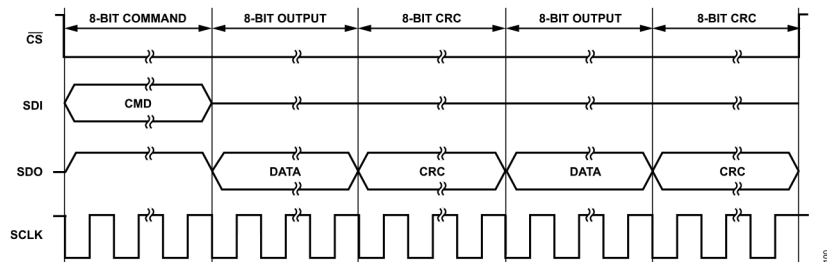


图 102. 带 CRC 的连续读取模式

数字接口

CRC 计算

使用以下多项式 (种子为 0x00) 生成 8 位宽的校验和:

$$x^8 + x^2 + x + 1 \text{ (0b100000111)}$$

为了生成校验和, 需将数据左移 8 位, 产生一个后 8 位为逻辑 0 的数值。对齐多项式, 使其 MSB 与该数据最左侧的逻辑 1 对齐。对该数据应用一个异或 (XOR) 函数以产生一个新的、更短的数字。再次对齐多项式, 使其 MSB 与新结果最左侧的逻辑 1 对齐, 重复上述步骤。最后, 原始数据将减少至小于多项式的值。此值即是 8 位校验和。

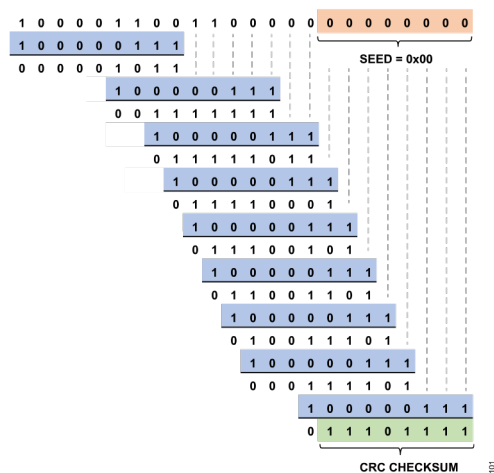


图 103. 计算 CRC 校验和

存储器映射校验和保护

为了增强鲁棒性, 还会对片内寄存器执行 CRC 计算。寄存器 0x03、寄存器 0x04 和寄存器 0x05 不包括在此检查中, 因为这些寄存器的内容变化独立于 SPI 写操作。CRC 以 15.26 Hz 的速率执行。每次使用 SPI 写操作更改寄存器映射时, 都会重新计算 CRC。

存储器映射 CRC 功能默认使能, 此功能可以通过 MM_CRC_ERR_DIS 位 (寄存器 DIGITAL_ERR_DIS) 禁用。如果发生错误, 就会触发 MM_CRC_ERR 位 (寄存器 DIGITAL_ERR)。

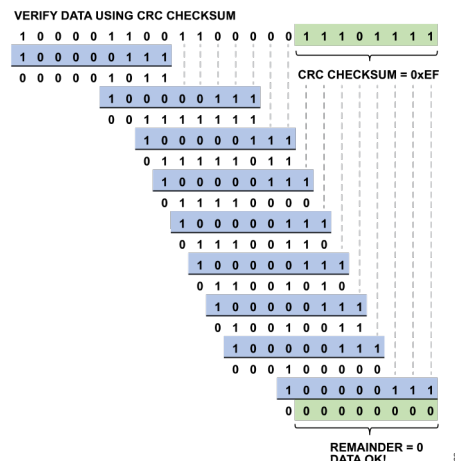


图 104. 利用 CRC 校验和验证数据

只读存储器 (ROM) 校验和保护

上电时, 所有 Fuse 寄存器均设置为默认值。这些默认值保存在 ROM 中。为了增强鲁棒性, 还会对 ROM 内容执行 CRC 计算。该 CRC 校验在上电时执行。ROM CRC 功能默认使能, 此功能可以通过 ROM_CRC_ERR_DIS 位 (寄存器 DIGITAL_ERR_DIS) 禁用。如果发生错误, 就会触发 ROM_CRC_ERR 位 (寄存器 DIGITAL_ERR)。

SPI 读写错误检测

ADA4255 可以检测寻址的寄存器是否无效。读取或写入无效地址会触发 SPI_RW_ERR 位 (寄存器 DIGITAL_ERR)。SPI_RW_ERR 位默认使能, 此位可以通过 SPI_RW_ERR_DIS 位 (寄存器 DIGITAL_ERR_DIS) 禁用。

SPI 命令长度错误检测

与 ADA4255 通信时, SCLK 上的时钟沿数量会受到监视, 以确保当 $\overline{CS}$ 变回高电平时, 接收到的时钟沿总数可整除 8。如果 SCLK 边沿的数量不足或过多, 就会触发 SPI_SCLK_CNT_ERR 位 (寄存器 DIGITAL_ERR)。SPI_SCLK_CNT_ERR 默认使能, 此位可以通过 SPI_SCLK_CNT_ERR_DIS 位 (寄存器 DIGITAL_ERR_DIS) 禁用。

应用信息

输入和输出失调电压及噪声

ADA4255 的失调电压主要有两部分：输入放大器导致的输入失调电压和输出放大器导致的输出失调电压。将输出失调除以编程的增益，并将该值加到输入失调电压上，便可获得折合到输入端(RTI)的总失调电压。在高增益时，输入失调电压占主导，而在低增益时，输出失调电压占主导。总失调电压为

$$\text{总输入失调电压(RTI)} = V_{OSI} + (V_{OSO} / \text{增益})$$

$$\text{总输出失调电压 (折合到输出端(RTO))} = V_{OSI} \times \text{增益} + V_{OSO}$$

上述公式也可用来以类似方式计算失调漂移。

ADA4255 的噪声特性与电压失调相似。它有两个部分：输入放大器引入的输入电压噪声和输出放大器导致的输出电压噪声。将输出电压噪声除以所设置的增益，并与输入电压噪声一起求和方根，便可获得总噪声 RTI。在高增益时，输入电压噪声占主导，而在低增益时，输出电压噪声占主导。总电压噪声为

$$\begin{aligned} & \text{总输入电压噪声 (RTI)} \\ & = \sqrt{e_{ni}^2 + \left(\frac{e_{no}}{\text{Gain}}\right)^2} \end{aligned} \quad (4)$$

$$\begin{aligned} & \text{总输出电压噪声 (RTO)} \\ & = \sqrt{(e_{ni} \times \text{Gain})^2 + (e_{no})^2} \end{aligned} \quad (5)$$

ADC 时钟同步

ADA4255 具有多种时钟同步特性，可将内部时钟与 ADC 等其他电路同步。系统同步会滤除 ADA4255 内部斩波所引起的残余纹波。使用这些同步特性时，GPIO4 被配置为接受外部时钟信号或输出内部时钟信号之一。

当向 ADA4255 提供外部时钟时，应通过 SYNC 位（寄存器 SYNC_CFG）配置片内时钟分频器以实现标称 1 MHz 时钟。该 1 MHz 时钟进一步分频（8 分频）成 125 kHz，并控制器件斩波。斩波时钟沿可以通过 SYNC_POL 位（寄存器 SYNC_CFG）配置为与所提供时钟的上升沿或下降沿一致。建议将此配置用于 ADC 同步。当配置为接受外部时钟时，ADA4255 要求该时钟始终有效并具有 50% 的占空比以维持电荷泵工作。

或者，内部时钟可以输出到 GPIO4，以便其他电路可以使用。通过 CLK_OUT_SEL 位（寄存器 SYNC_CFG）可以选择 1 MHz 或 125 kHz。

如图 105 所示，当 ADA4255 驱动 1 MSPS 逐次逼近寄存器(SAR) ADC AD4007 时，推荐配置是将 50% 占空比的转换信号作为时钟输入提供给 ADA4255。在这种情况下，由于 CNV 周期为 1 μs，因此 SYNC 设置为 0b000。将 SYNC_POL 位设置为 1 可使斩波时钟与 CNV 信号的上升沿同步。采用这种方式配置时，ADA4255 的输出在斩波边沿之后有最长建立时间，并且在 ADC 转换阶段不会出现斩波边沿。建议使能 AD4007 的高阻模式以最大程度地提高系统性能。

如图 106 所示，当 ADA4255 驱动 AD7768 Σ-Δ ADC 时，推荐配置是将 AD7768 的内部 32 MHz 时钟作为时钟输入提供给 ADA4255。在这种情况下，SYNC 设置为 0b101，以将 32 MHz 分频为 ADA4255 所用的 1 MHz。对于 Σ-Δ 转换器，由于转换器的内部工作方式，SYNC 设置对性能没有影响。当直接用 ADA4255 驱动 AD7768 时，应使能 AD7768 的内部缓冲器。或者可以在 ADA4255 和 AD7768 之间配置一个专用 ADC 驱动器和放大器。

对于这两种配置，建议执行两次读取 M_CLK_CNT 寄存器的操作，以确保主时钟计数器递增，这表明 ADA4255 正在接收外部时钟。

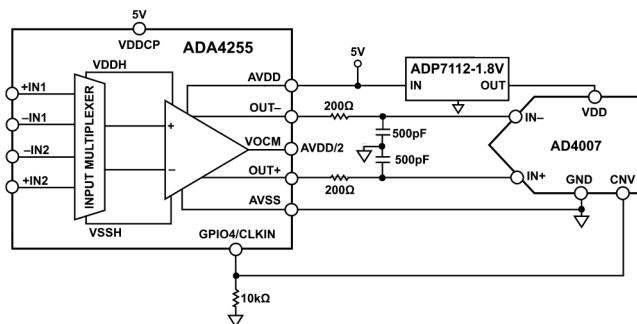


图 105. 与 AD4007 时钟同步

应用信息

可编程逻辑控制器(PLC)电压和电流输入

图 107 中的电路显示 ADA4255 用来将典型的 PLC 输入信号范围 ($\pm 10\text{ V}$ 、 $\pm 5\text{ V}$ 或 20 mA) 转换为 0 V 至 5 V 的输出电压, 以与 AD7768 等高精度 ADC 兼容。为了执行电压测量, 将 $0x60$ 写入 INPUT_MUX 寄存器, 从而将 ADA4255 输入多路复用器配置为通道 1 (+IN1 和 -IN1)。MOSFET 开关必须断开, 方法是将 GPIO0 设置为逻辑低电平。GPIO0 必须配置为输出, 方法是将 GPIO_DIR 寄存器中的相应位段设置为 1。GPIO0 的状态由 GPIO_DATA 寄存器中的相应位段控制。ADA4255 增益可以通过 GAIN_MUX 寄存器配置, 具体取决于输入电压电平。

为了执行电流测量, 图 107 所示电路提供了两个不同分流电阻: $250\ \Omega$ 和 $100\ \Omega$ 。要选择 $250\ \Omega$ 电阻, 必须利用 GPIO_DATA 寄存器将 GPIO0 设置为逻辑高电平, 从而接通金属氧化物半导体场效应晶体管 (MOSFET) 开关。测量利用 ADA4255 的通道 1 执行。要选择 $100\ \Omega$ 电阻, 必须将 GPIO0 设置为逻辑低电平以断开 MOSFET。在这种模式下, 必须将 $0x18$ 写入 INPUT_MUX 寄存器来选择通道 2。

ADA4255 内部斩波电路可与配套 ADC 同步, 这样可以将残余斩波噪声保持在正确的频率, 防止其折回到目标频带。要使用同步功能, 须设置 GPIO_DIR 寄存器中的相应位段以将 GPIO4 配置为输入。设置 SF_CFG 寄存器中的 EXT_CLK_IN 位, 以将 ADA4255 设置为接受外部时钟。调整时钟分频器, 使得最终的时钟等于 1 MHz 。分频器可以在 SYNC_CFG 寄存器中调整。SYNC_CFG 寄存器还控制同步边沿极性。建议执行两次读取 M_CLK_CNT 寄存器的操作, 以确保主时钟计数器递增, 这表明 ADA4255 正在接收外部时钟。

通过 ADA4255 片内诊断, 用户可以检查电路连接。在 PLC 应用中, 电路连接是利用 ADA4255 的断线检测功能进行验证。如果缺少某个输入连接, 就会设置 WB_DETECT 寄存器标志。最后, CRC 校验、SCLK 计数器和 SPI 读和/或写检查可检测到任何无效的读和/或写操作, 使接口更加鲁棒。在处理器与 ADA4255 之间传输数据时, CRC 校验可以指示是否有数据位损坏。

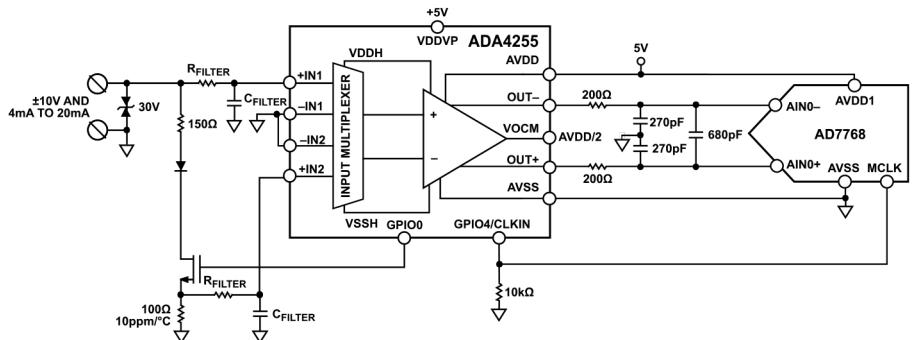


图 107. 电压和电流输入应用

应用信息

带电流激励的 3 线 RTD

3 线 RTD 通常用于精密温度测量。图 108 显示了如何利用 ADA4255 来使用 3 线 RTD 传感器准确测量温度。在此实施方案中，ADA4255 的电流源 IOUT 用于驱动 RTD。RL1、RL2 和 RL3 表示 RTD 的寄生引线电阻。通过三个电压测量值的序列并假设所有 RLx 电阻都相等，可以进行对 RL1、RL2 和 RL3 的寄生电阻不敏感的温度测量。请参考图 108 以辅助以下测量说明。

激励电流流经 RL1、RTD、RL3 和 R_{REF}。R_{REF} 作为电流检测电阻，用于测量 IOUT 的真实值。因此，R_{REF} 的容差和漂移对于实现系统精度规格很重要。RTD 和 RL1 上的组合电压可以在 +IN1 和 -IN1 之间测量。请注意，此测量电压中位于 RL1 上的部分是一个误差项，与 RL3 上的电压匹配，因为 RL1 与 RL3 匹配，并且流入两者的电流相同。接下来，使用已知的 R_{REF} 值测量 -IN2 和 +IN2 之间的电压，以计算 IOUT 的真实值。-IN1 和 +IN2 之间电压的最终测量结果即为 RL3 和 R_{REF} 上的组合电压。根据这三个电压测量值，可以确定 RTD 上的电压和 RTD 中传导的电流，然后计算 RTD 值并用于确定温度。

必须针对这三个测量值分别优化 ADA4255 的增益，以最大限度地提高分辨率。要实现某些开关组合，还必须设置 MUX_PROT_DIS 位 (寄存器 ANALOG_ERR_DIS)。

ADA4255 内部斩波电路可与配套 ADC 同步，以帮助将残余斩波噪声保持在其频率，防止噪声折回到目标频带中。要使用同步功能，须设置 GPIO_DIR 寄存器中的相应位以将 GPIO4 配置为输入。设置 SF_CFG 寄存器中的 EXT_CLK_IN 位，以将 ADA4255 设置为接受外部时钟。调整时钟分频器，使得最终的时钟等于 1 MHz。分频器可以在 SYNC_CFG 寄存器中调整。SYNC_CFG 寄存器还控制同步边沿极性。建议执行两次读取 M_CLK_CNT 寄存器的操作，以确保主时钟计数器递增，这表明 ADA4255 正在获取外部时钟。

通过 ADA4255 片内诊断，用户可以检查电路连接。在 RTD 应用中，电路连接是利用 ADA4255 的断线检测功能进行验证。如果缺少某条 RTD 线，就会设置 WB_DETECT 寄存器标志。最后，CRC 校验、SCLK 计数器和 SPI 读和/或写检查可检测到任何无效的读和/或写操作，使接口更加鲁棒。在处理器与 ADA4255 之间传输数据时，CRC 校验可以指示是否有数据位损坏。

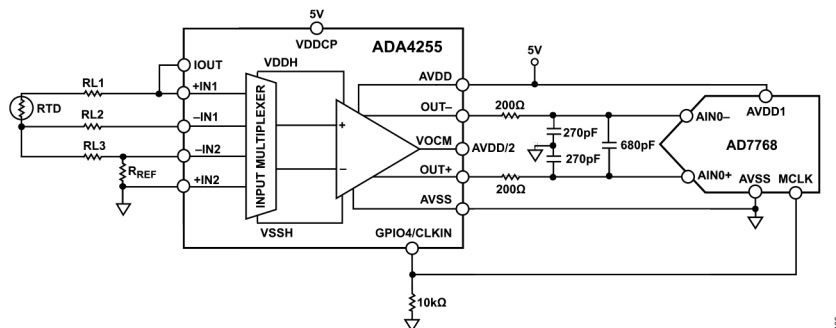


图 108.3 线 RTD 应用

应用信息

高边电流检测

图 109 显示了采用 ADA4255 实现的高边电流检测放大器。ADA4255 的集成电荷泵 PGIA 拓扑允许该电路在 5 V 单电源电压下检测 38 V 范围内的双向电流。低失调电压、低失调电压漂移、低输入电流和出色的线性度使该配置能够实现非常高的动态范围。

虽然 ADA4255 集成了 EMI 滤波器，但如图所示，可以在外部使用额外的低通滤波器。ADA4255 具有较低的输入偏置电流和输入失调电流，可将流经滤波电阻的输入偏置电流引入的误差降至最小。为使误差贡献最小并维持交流 CMRR，滤波电阻和电容必须匹配。

通过 ADA4255 片内诊断，用户可以检查电路连接。在电流检测应用中，电路连接是利用 ADA4255 的断线检测功能进行验证。如果分流电阻的某个连接丢失，就会设置 WB_DETECT 寄存器标志。最后，CRC 校验、SCLK 计数器和 SPI 读和/或写检查可检测到任何无效的读和/或写操作，使接口更加鲁棒。在处理器与 ADA4255 之间传输数据时，CRC 校验可以指示是否有数据位损坏。

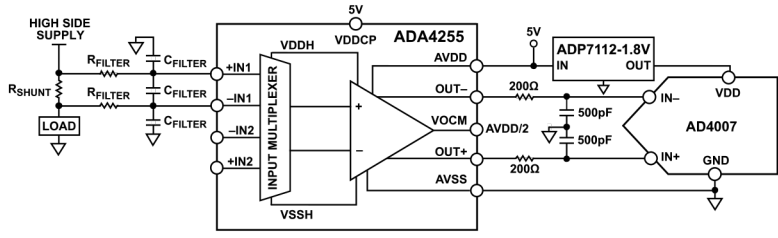


图 109. 高压、双向、电流检测应用

寄存器汇总

表9. 寄存器汇总

寄存器	名称	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x00	GAIN_MUX	G4	G[3:0]				保留	EXT_MUX[1:0]	
0x01	复位	保留							RST
0x02	SYNC_CFG	CLK CP_SEL	CLK_OUT_SEL	保留	SYNC_POL	保留	SYNC[2:0]		
0x03	DIGITAL_ERR	保留	CAL_BUSY	SPI_ CRC_ERR	SPI_RW_ ERR	SPI_SCLK_ CNT_ERR	保留	MM_CRC_ ERR	ROM_CRC_ERR
0x04	ANALOG_ERR	G_RST	POR_HV	保留	WB_ERR	FAULT_INT	OUTPUT_ERR	INPUT_ERR	MUX_OVER_ VOLT_ERR
0x05	GPIO_DATA	保留	GPIO_DATA[6:0]						
0x06	INPUT_MUX	保留	SW_A1	SW_A2	SW_B1	SW_B2	SW_C1	SW_C2	SW_D12
0x07	WB_DETECT	WB_G_ RST_DIS	保留			SW_F1	SW_F2	WB_CURRENT[1:0]	
0x08	GPIO_DIR	保留	GPIO_DIR[6:0]						
0x09	SCS	保留	SCS[6:0]						
0x0A	ANALOG_ ERR_DIS	G_RST_DIS	POR_HV_DIS	保留	WB_ERR_ DIS	MUX_PROT_ DIS	OUTPUT_ ERR_DIS	INPUT_ ERR_DIS	MUX_OVER_ VOLT_ERR_DIS
0x0B	DIGITAL_ ERR_DIS	保留	CAL_ BUSY_DIS	SPI_CRC_ ERR_DIS	SPI_RW_ ERR_DIS	SPI_SCLK_ CNT_ERR_DIS	M_CLK_ CNT_ERR_DIS	MM_CRC_ ERR_DIS	ROM_CRC_ ERR_DIS
0x0C	SF_CFG	保留		INT_CLK_ OUT	EXT_CLK_ IN	FAULT_INT_ OUT	CAL_BUSY_ OUT	EXT_MUX_EN[1:0]	
0x0D	ERR_CFG	ERR_ LATCH_DIS	保留			ERR_DELAY[3:0]			
0x0E	TEST_MUX	G5	CAL_SEL	CAL_EN[1:0]		TEST_MUX[3:0]			
0x0F	EX_CURRENT_ CFG	EX_CURRENT_SEL[1:0]		保留		EX_CURRENT[3:0]			
0x10	GAIN_CALx ¹	保留			GAIN_CAL1[4:0]				
0x11		保留			GAIN_CAL2[4:0]				
0x12		保留			GAIN_CAL3[4:0]				
0x13		保留			GAIN_CAL4[4:0]				
0x14		保留			GAIN_CAL5[4:0]				
0x15		保留			GAIN_CAL6[4:0]				
0x16		保留			GAIN_CAL7[4:0]				
0x17		保留			GAIN_CAL8[4:0]				
0x18		保留			GAIN_CAL9[4:0]				
0x19		保留			GAIN_CAL10[4:0]				
0x1A		保留			GAIN_CAL11[4:0]				
0x1B		保留			GAIN_CAL12[4:0]				
0x1C		保留			GAIN_CAL13[4:0]				
0x1D		保留			GAIN_CAL14[4:0]				
0x1E		保留			GAIN_CAL15[4:0]				
0x1F		保留			GAIN_CAL16[4:0]				
0x20		保留			GAIN_CAL17[4:0]				
0x21	保留			GAIN_CAL18[4:0]					
0x22	保留			GAIN_CAL19[4:0]					
0x23	保留			GAIN_CAL20[4:0]					
0x24	保留			GAIN_CAL21[4:0]					
0x25	保留			GAIN_CAL22[4:0]					
0x26	保留			GAIN_CAL23[4:0]					

寄存器汇总

表9. 寄存器汇总

寄存器	名称	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x27		保留			GAIN_CAL24[4:0]				
0x2A	TRIG_CAL	保留							TRIG_CAL
0x2E	M_CLK_CNT	M_CLK_CNT[7:0]							
0x2F	DIE_REV_ID	DIE_REV_ID[7:0]							
0x64	PART_ID	PART_ID[39:32]							
0x65		PART_ID[31:24]							
0x66		PART_ID[23:16]							
0x67		PART_ID[15:8]							
0x68		PART_ID[7:0]							

¹ x为1至24。

寄存器详解

增益多路复用器寄存器(GAIN_MUX)详解

表10. GAIN_MUX 寄存器详解 (寄存器0x00)

	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
位名称	G4	G[3:0]				保留	EXT_MUX[1:0]	
访问类型	R/W	R/W				保留	R/W	
复位	0	0	0	0	0	保留	0	0

位 7，G4—输出放大器调整增益(1.375 V/V)

G4 位设置为 1 可将输出放大器配置为 1.375 V/V 的调整增益。此配置将输入放大器增益 G[3:0] (位[6:3]) 放大 1.375 V/V。G4 位优先于 TEST_MUX 寄存器中的 G5 位。将 G4 位设置为 0 时，输出放大器配置为 1 V/V 或 1.25 V/V 的增益，具体取决于写入 G5 位的值。这些增益设置总结在表 11 中。

表11. 输出放大器调整增益设置

G5 位	G4 位	输出放大器调整增益(V/V)
0	0	1
X1	1	1.375
1	0	1.25

¹ X表示无关。

位[6:3]，G[3:0]—输入放大器增益设置

G[3:0]位设置输入放大器的增益，如表 12 所示。总增益由输出放大器调整增益调整，调整增益通过 G4 位和 G5 位配置。输入放大器的默认增益为 1/16 V/V。

表12. 输入放大器增益的寄存器值

输入放大器增益(V/V)	G[3:0]位段中的各位			
	G3	G2	G1	G0
1/16	0	0	0	0
1/8	0	0	0	1
1/4	0	0	1	0
1/2	0	0	1	1
1	0	1	0	0
2	0	1	0	1
4	0	1	1	0
8	0	1	1	1
16	1	0	0	0
32	1	0	0	1
64	1	0	1	0
128	1	0	1	1
保留	1	1	0	0
保留	1	1	0	1
保留	1	1	1	0
保留	1	1	1	1

位[1:0]，EXT_MUX[1:0]—外部多路复用器控制

当利用寄存器 0x0C 中的 EXT_MUX_EN 位使能外部多路复用器控制，并且利用寄存器 0x08 中的 GPIO_DIR 位将 GPIO1 和/或 GPIO0 配置为输出时，EXT_MUX[1:0]设置 GPIO1 和/或 GPIO0 的输出。这种设置简化了外部多路复用应用中的通信，因为对 GAIN_MUX 寄存器执行一次 SPI 写操作即可同时配置增益和外部多路复用器。使用额外的 GPIOx 引脚和额外的 SPI 写操作，可以支持大于 4:1 的多路复用器。

寄存器详解

软件复位寄存器(RESET)详解

表13. 复位寄存器详解 (寄存器0x01)

	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
位名称	保留							RST
访问类型	保留							W
复位	保留							0

位 0, RST—软复位

将 RST 位设置为 1 可启动软复位。软复位会清除所有内部寄存器，并将它们设置为默认值。RST 位会自动清 0。RST 位执行与上电复位(POR)相同的操作，随后会发生启动校准。

寄存器详解

时钟同步配置寄存器(SYNC_CFG)详解

表14. SYNC_CFG寄存器详解（寄存器0x02）

	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
位名称	CLK_CP_SEL	CLK_OUT_SEL	保留	SYNC_POL	保留	SYNC[2:0]		
访问类型	R/W	R/W	保留	RW	保留	R/W		
复位	0	0	保留	0	保留	1	0	0

位 7，CLK_CP_SEL—电荷泵时钟选择

ADA4255 的电荷泵默认以 16 MHz 运行。或者，将 CLK_CP_SEL 设置为 1 可将电荷泵频率更改为 8 MHz。

位 6，CLK_OUT_SEL—时钟输出选择

ADA4255 1 MHz 主时钟在内部被分频至 125 kHz，并由零漂移放大器使用。当寄存器 0x0C 中的 INT_CLK_OUT 位设置为 1 时，将 CLK_OUT_SEL 设置为 1 会在 GPIO4 上输出分频后的 125 kHz 时钟。将 CLK_OUT_SEL 清 0 会在 GPIO4 上输出 1 MHz 主时钟。

位 4，SYNC_POL—时钟同步极性

将外部时钟源提供给 ADA4255 时，该位用于配置同步使用上升沿还是下降沿。同步边沿是指 ADA4255 执行斩波的边沿。向该位写入 1 会将 ADA4255 与所提供时钟的正边沿同步。写入 0 会将 ADA4255 与所提供时钟的负边沿同步。

位[2:0]，SYNC[2:0]—内部时钟分频器值

将外部时钟提供给 ADA4255 时，SYNC[2:0]位设置内部时钟分频器值。如果将外部时钟提供给 ADA4255，时钟值必须为 1 MHz，或者必须由 ADA4255 利用时钟分频器将其分频至 1 MHz。表 15 列出了可用的分频器值。

表15. 时钟分频器值

分频器值	SYNC[2:0]位段中的各位		
	SYNC2	SYNC1	SYNC0
÷1	0	0	0
÷2	0	0	1
÷4	0	1	0
÷8	0	1	1
÷16	1	0	0
÷32	1	0	1
保留	1	1	0
保留	1	1	1

寄存器详解

数字错误寄存器(DIGITAL_ERR)详解

表16. DIGITAL_ERR寄存器详解 (寄存器0x03)

	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
位名称	保留	CAL_BUSY	SPI_CRC_ERR	SPI_RW_ERR	SPI_SCLK_CNT_ERR	保留	MM_CRC_ERR	ROM_CRC_ERR
访问类型	保留	R	R/W	R/W	R/W	保留	R/W	R/W
复位	保留	0	0	0	0	保留	0	0

位 6, CAL_BUSY—校准繁忙（只读）

CAL_BUSY 表示 PGIA 正在进行校准和自调整操作。在该标志清零之前，ADA4255 的输出是不准确的。向 CAL_BUSY 写入 1 或 0 无作用。当使用相应的 GPIO_DIR 位将 GPIO2 配置为输出并且 CAL_BUSY_OUT 位设置为 1 时, CAL_BUSY 可以在 GPIO2 上输出。

位 5, SPI_CRC_ERR—SPI CRC 错误

SPI_CRC_ERR 错误标志表示在与 ADA4255 进行 SPI 通信期间发生了错误。当用户提供的 CRC 与 ADA4255 CRC 计算结果不匹配时，会发生此错误。向 SPI_CRC_ERR 位写入 1 可清除此错误标志。

位 4, SPI_RW_ERR—SPI 读/写错误

SPI_RW_ERR 错误标志表示试图对无效地址进行 SPI 读和/或写操作。向该位写入 1 可清除此错误标志。

位 3, SPI_SCLK_CNT_ERR—SPI SCLK 计数错误

SPI_SCLK_CNT_ERR 错误标志表示在 SPI 通信期间且 $\overline{CS}$ 为低电平时，SCLK 边沿的数量不足或过多。向该位写入 1 可清除此错误标志。

位 1, MM_CRC_ERR—存储器映射 CRC 错误

MM_CRC_ERR 错误标志表示当前内部存储器映射与前一次 SPI 写操作的结果不匹配。如果发生此错误，建议对 ADA4255 寄存器重新编程。向该位写入 1 可清除此错误标志。

位 0, ROM_CRC_ERR—ROM CRC 错误

ROM_CRC_ERR 错误标志表示内部 ROM 没有通过 CRC 检查。如果发生此错误，强烈建议复位器件或断电再重启。如果断电再重启或软复位之后此错误未消失，则器件可能已永久损坏。

寄存器详解

模拟错误寄存器(ANALOG_ERR)详解

表17. ANALOG_ERR寄存器详解 (寄存器0x04)

	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
位名称	G_RST	POR_HV	保留	WB_ERR	FAULT_INT	OUTPUT_ERR	INPUT_ERR	MUX_OVER_VOLT_ERR
访问类型	R/W	R/W	保留	R/W	R/W	R/W	R/W	R/W
复位	0	0	保留	0	0	0	0	0

位 7，G_RST—增益复位标志

G_RST 标志指示由于一个或多个输入放大器发生过压事件并持续超过 200 μ s，GAIN_MUX 寄存器中的增益设置已复位为默认值。TEST_MUX 寄存器中的 G5 位不会被该事件复位。这种安全措施可保护输入电阻网络免受过压影响。向该位写入 1 可清除此标志。清除此标志不会将增益设置恢复到先前的值。

位 6，POR_HV—上电复位高压电源

POR_HV 标志指示 VDDH、VSSH 或 VDDCP 上发生了一个事件，导致上电复位电路断路。当电源电压回到有效状态时，ADA4255 会运行校准。向该位写入 1 可清除此错误标志。

位 4，WB_ERR—断线检测错误

使用 WB_DETECT 寄存器执行断线测试时，WB_ERR 标志指示放大器的输入端发生故障。向该位写入 1 可清除此错误。

位 3，FAULT_INT—故障中断

对 ANALOG_ERR 寄存器和 DIGITAL_ERR 寄存器中所有未屏蔽的错误标志执行“或”运算，以生成 FAULT_INT 故障中断。使用相应的 GPIO_DIR 位将 GPIO3 配置为输出并将 FAULT_INT_OUT 位（寄存器 SF_CFG）设置为 1 时，此信号输出到 GPIO3。向该位写入 1 可清除此错误。在此模式下，GPIO3 为低电平有效。

位 2，OUTPUT_ERR—输出放大器错误

OUTPUT_ERR 标志表示输出放大器过载。造成过载情况的原因是输出电压饱和或放大器输出端传导了过多电流。向该位写入 1 可清除此错误。

位 1，INPUT_ERR—输入放大器错误

INPUT_ERR 标志表示输入放大器之一过载。造成过载情况的原因是放大器输出之一饱和或输入电压超出范围。当该错误标志的持续时间超过 200 μ s 时，GAIN_MUX 寄存器中的增益设置会复位为默认值，并且 G_RST 标志设置为 1。G5 位不复位。向该位写入 1 可清除此错误。

位 0，MUX_OVER_VOLT_ERR—输入多路复用器过压错误

MUX_OVER_VOLT_ERR 标志指示输入多路复用器检测到过大电压。多路复用器会关闭所有通道以保护输入放大器。在此时间内读取 INPUT_MUX 寄存器不会反映这一点。该检测的阈值通常为 VSSH + 0.9 V 和 VDDH - 0.9 V。当输入电压在 20 μ s 之后回到有效范围时，多路复用器将恢复先前的设置。如果使用了锁存模式，则错误标志将保留到复位为止。如果使用非锁存模式，则当多路复用器恢复先前的设置时，错误标志清零。

寄存器详解

GPIO 数据寄存器(GPIO_DATA)详解

表18. GPIO_DATA寄存器详解（寄存器0x05）

	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
位名称	保留	GPIO_DATA[6:0]						
访问类型	保留	R/W						
复位	保留	0	0	0	0	0	0	0

位[6:0]，GPIO_DATA[6:0]—GPIO 数据值

当 GPIOx 引脚配置为输出时，将 1 写入相应的 GPIO_DATA 位会使该 GPIOx 引脚输出逻辑高电平。相反,将 0 写入相应的 GPIO_DATA 位会使该 GPIOx 引脚输出逻辑低电平。

当 GPIOx 引脚配置为输入时，每个 GPIO_DATA 位指示相应 GPIOx 引脚上的电压是逻辑高电平还是逻辑低电平。读取 1 表示逻辑高电平，读取 0 表示逻辑低电平。写入配置为输入的 GPIO_DATA 位无作用。

寄存器详解

内部复用控制寄存器(INPUT_MUX)详解

表19. INPUT_MUX寄存器详解 (寄存器0x06)

	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
位名称	保留	SW_A1	SW_A2	SW_B1	SW_B2	SW_C1	SW_C2	SW_D12
访问类型	保留	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	保留	1	1	0	0	0	0	0

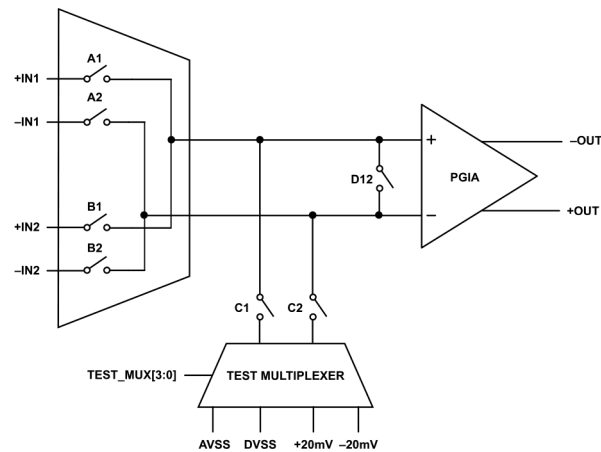


图 110. 输入多路复用器开关配置

位 6、SW_A1 和位 5、SW_A2—通道 1 输入开关

SW_A1 位和 SW_A2 位分别控制通道 1 输入开关 A1 和 A2 (见图 110)。将这些位设置为 1 会使相应的开关闭合。除非 MUX_PROT_DIS 位 (寄存器 ANALOG_ERR_DIS) 设置为 1, 否则 SW_A1 和 SW_A2 不能与 SW_B1 和 SW_B2 同时连接。

位 4、SW_B1 和位 3、SW_B2—通道 2 输入开关

SW_B1 位和 SW_B2 位分别控制通道 2 的输入开关 B1 和 B2 (见图 110)。将这些位设置为 1 会使相应的开关闭合。除非 MUX_PROT_DIS 位 (寄存器 ANALOG_ERR_DIS) 设置为 1, 否则 SW_B1 和 SW_B2 不能与 SW_A1 和 SW_A2 同时连接。

位 2、SW_C1 和位 1、SW_C2—PGIA 输入测试多路复用器开关

SW_C1 位和 SW_C2 位可以设置为 1, 以通过 C1 和 C2 开关将任一 PGIA 输入连接到输入测试多路复用器的输出 (默认为 AVSS, 见图 110)。

位 0、SW_D12—PGIA 输入短路开关

SW_D12 位可以设置为 1, 以通过 D12 开关将两个 PGIA 输入连接在一起。

寄存器详解

断线检测寄存器(WB_DETECT)详解

表20. WB_DETECT寄存器详解（寄存器0x07）

	位7	位6	位5	位4	位3	位2	位1	位0
位名称	WB_G_RST_DIS		保留		SW_F1	SW_F2	WB_CURRENT[1:0]	
访问类型	R/W		保留		R/W	R/W	R/W	
复位	0		保留		0	0	1	0

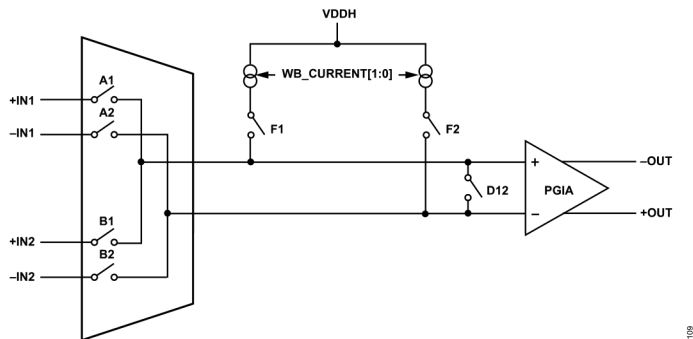


图 111. 断线电流连接

位 7，WB_G_RST_DIS—断线增益复位禁用

WB_G_RST_DIS位可以设置为1，以防止当SW_F1位或SW_F2位设置为1时，GAIN_MUX寄存器中的增益设置被覆盖为1/16 V/V。

位 3、SW_F1 和位 2、SW_F2—故障开关选择

SW_F1位和SW_F2位用于将断路电流源连接到输入，如图111所示。SW_F1或SW_F2设置为1会使对应的开关闭合。两个开关可以同时闭合。当SW_F1或SW_F2设置为1且WB_G_RST_DIS清0时，GAIN_MUX寄存器中的增益设置将临时覆盖为默认值。在SW_F1或SW_F2设置为1时读取GAIN_MUX寄存器不会反映这种临时覆盖情况。当SW_F1或SW_F2清0时，增益也恢复为先前的值。

位[1:0]，WB_CURRENT—检测电流选择

表21列出了可用于断线检测的四个不同电流值。两个电流源均设置为编程设定的值。用于检测断线事件的比较器的阈值大约与VDDH相差4 V。

表21. 断线检测电流值

WB_CURRENT[1:0]位		电流源值	阈值VDDCP = 5 V
位1	位0		
0	0	250 nA	73.2 MΩ
0	1	2 μA	9.15 MΩ
1	0	4 μA（默认）	4.58 MΩ
1	1	16 μA	1.14 MΩ

寄存器详解

GPIO 方向寄存器(GPIO_DIR)详解

表22. GPIO_DIR 寄存器详解 (寄存器0x08)

	位7	位6	位5	位4	位3	位2	位1	位0
位名称	保留	GPIO_DIR[6:0]						
访问类型	保留	R/W						
复位	保留	0	0	0	0	0	0	0

位[6:0], GPIO_DIR—GPIO 方向配置

GPIO_DIR位段用于将各GPIOx引脚配置为输入或输出。将该位段中的某位设置为1时，相应的GPIOx引脚即配置为输出。将该位段中的某位清0时，相应的GPIOx即配置为输入。

顺序片选寄存器(SCS)详解

表23. SCS 寄存器详解 (寄存器0x09)

	位7	位6	位5	位4	位3	位2	位1	位0
位名称	保留	SCS[6:0]						
访问类型	保留	R/W						
复位	保留	0	0	0	0	0	0	0

位[6:0], SCS—顺序片选配置

[6:0]位将GPIOx引脚配置为顺序片选(SCS)引脚。将SCS6至SCS0中的任何位设置为1并通过GPIO_DIR寄存器将相应的GPIOx引脚配置为输出，可使该GPIOx用作从器件的片选引脚。使用SCS时，第一个CS脉冲寻址第一个配置为SCS的GPIOx。后续CS脉冲寻址其余配置为SCS的GPIOx，最后一个CS脉冲寻址ADA4255。该序列以轮询方式重复，直到ADA4255被配置为其他模式。这一过程如图112所示。

从器件SCS线可能需要上拉电阻，以避免在SCS配置期间与从器件意外通信。

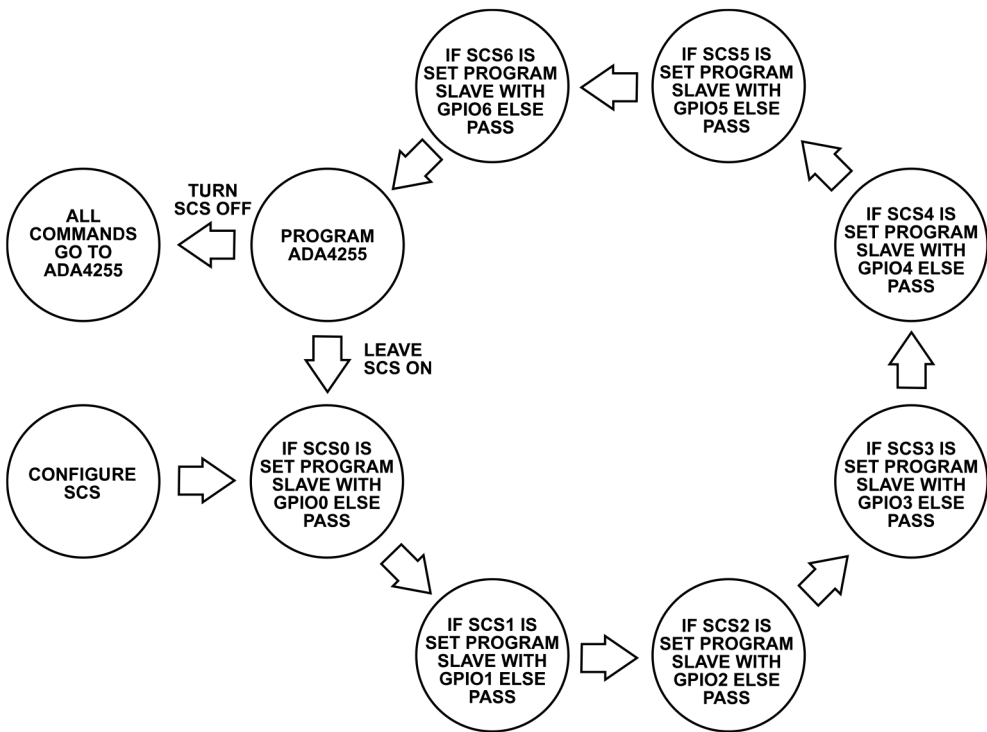


图 112. 顺序片选流程图

寄存器详解

模拟错误屏蔽寄存器(ANALOG_ERR_DIS)详解

ANALOG_ERR_DIS寄存器可用于屏蔽ANALOG_ERR寄存器中的各错误标志。将ANALOG_ERR_DIS中的位设置为1会禁用相应的错误标志。

表24. ANALOG_ERR_DIS寄存器详解 (寄存器0x0A)

	位7	位6	位5	位4	位3	位2	位1	位0
位名称	G_RST_DIS	POR_HV_DIS	保留	WB_ERR_DIS	MUX_PROT_DIS	OUTPUT_ERR_DIS	INPUT_ERR_DIS	MUX_OVER_VOLT_ERR_DIS
访问类型	R/W	R/W	保留	R/W	R/W	R/W	R/W	R/W
复位	0	0	保留	0	0	0	0	0

位 7，G_RST_DIS—禁用增益复位错误标志

G_RST_DIS位禁用G_RST错误标志

位 6，POR_HV_DIS—禁用高压电源复位标志

POR_HV_DIS位禁用POR_HV错误标志。

位 4，WB_ERR_DIS—禁用断线检测标志

WB_ERR_DIS位禁用WB_ERR错误标志。

位 3，MUX_PROT_DIS—禁用输入多路复用器保护

默认情况下，输入多路复用器不允许两组输入同时连接（这是一项安全特性）。将MUX_PROT_DIS设置为1可禁用此保护。

位 2，OUTPUT_ERR_DIS—禁用输出放大器错误标志

OUTPUT_ERR_DIS位禁用OUTPUT_ERR错误标志。

位 1，INPUT_ERR_DIS—禁用输入放大器错误标志

INPUT_ERR_DIS位禁用INPUT_ERR错误标志。

位 0，MUX_OVER_VOLT_ERR_DIS—禁用多路复用器过压标志

MUX_OVER_VOLT_ERR_DIS位禁用MUX_OVER_VOLT_ERR错误标志。

寄存器详解

数字错误屏蔽寄存器(DIGITAL_ERR_DIS)详解

DIGITAL_ERR_DIS寄存器可用于屏蔽DIGITAL_ERR寄存器中的各错误标志。将DIGITAL_ERR_DIS寄存器中的位设置为1会禁用相应的错误标志。

表25. DIGITAL_ERR_DIS寄存器详解 (寄存器0x0B)

	位7	位6	位5	位4	位3	位2	位1	位0
位名称	保留	CAL_BUSY_ DIS	SPI_CRC_ ERR_DIS	SPI_RW_ ERR_DIS	SPI_SCLK_CNT_ ERR_DIS	M_CLK_CNT_ ERR_DIS	MM_CRC_ ERR_DIS	ROM_CRC_ ERR_DIS
访问类型	保留	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位	保留	0	1	0	0	0	0	0

位 6，CAL_BUSY_DIS—禁用校准繁忙错误标志

CAL_BUSY_DIS位禁用CAL_BUSY错误标志。

位 5，SPI_CRC_ERR_DIS—禁用 SPI CRC 错误标志

当SPI_CRC_ERR_DIS清0时，ADA4255对写命令会期待一个额外的校验和字节，对读命令会发送一个额外的校验和字节。默认情况下，SPI_CRC_ERR_DIS设置为1，禁用此功能。使能CRC后，可以执行手动检查以确保正确传输了CRC配置命令。如果使用CRC，建议在配置其他寄存器之前配置CRC，以便所有后续通信都接收到CRC。

位 4，SPI_RW_ERR_DIS—禁用 SPI 读/写错误标志

SPI_RW_ERR_DIS位禁用SPI_RW_ERR错误标志。

位 3，SPI_SCLK_CNT_ERR_DIS—禁用 SPI SCLK 计数错误标志

SPI_SCLK_CNT_ERR_DIS 位 禁用 SPI_SCLK_CNT_ERR错误标志。

位 2，M_CLK_CNT_ERR_DIS—禁用主时钟计数输出

当 M_CLK_CNT_ERR_DIS 位 清 0 时，主时钟在 M_CLK_CNT寄存器中更新。此位设置为1会阻止 M_CLK_CNT递增。

位 1，MM_CRC_ERR_DIS—禁用存储器映射 CRC 错误标志

MM_CRC_ERR_DIS 位 禁用 MM_CRC_ERR 错误标志。

位 0，ROM_CRC_ERR_DIS—禁用 ROM CRC 错误标志

ROM_CRC_ERR_DIS位禁用ROM_CRC_ERR错误标志。

寄存器详解

特殊功能配置寄存器(SF_CFG)详解

表26. SF_CFG寄存器详解 (寄存器0x0C)

	位7	位6	位5	位4	位3	位2	位1	位0
位名称		保留	INT_CLK_OUT	EXT_CLK_IN	FAULT_INT_OUT	CAL_BUSY_OUT	EXT_MUX[1:0]	
访问类型		保留	R/W	R/W	R/W	R/W	R/W	
复位		保留	0	0	0	0	0	0

位 5, INT_CLK_OUT—内部振荡器输出

当通过 GPIO_DIR 将 GPIO4 配置为输出并且 INT_CLK_OUT 设置为1时，内部时钟之一输出到 GPIO4。SYNC_CFG 寄存器中的 CLK_OUT_SEL 位决定哪个内部时钟出现在 GPIO4 上。

位 4, EXT_CLK_IN—外部振荡器输入

当通过 GPIO_DIR 将 GPIO4 配置为输入并将 EXT_CLK_IN 设置为1时，外部时钟可以通过 GPIO4 提供。如果该时钟频率不是1 MHz，则必须使用片内时钟分频器，通过 SYNC[2:0] 位对时钟进行分频。内部时钟分频器的默认设置为16。该时钟必须始终存在且具有50%的占空比，以确保电荷泵工作。

位 3, FAULT_INT_OUT—故障中断输出

当通过 GPIO_DIR 将 GPIO3 配置为输出并将 FAULT_INT_OUT 设置为1时，FAULT_INT 位（寄存器 ANALOG_ERR）中的值将出现在 GPIO3 上。

位 2, CAL_BUSY_OUT—校准繁忙输出

当通过 GPIO_DIR 将 GPIO2 配置为输出并将 CAL_BUSY_OUT 设置为1时，CAL_BUSY 位（寄存器 DIGITAL_ERR）中的值将出现在 GPIO2 上。

位[1:0], EXT_MUX_EN[1:0]位—使能外部多路复用器控制

EXT_MUX_EN[1:0] 位段中的每一位用于让 GPIO1 和/或 GPIO0 可以由 GAIN_MUX 寄存器中的 EXT_MUX 位控制。

寄存器详解

错误配置寄存器(ERR_CFG)详解

表27. ERR_CFG 寄存器详解 (寄存器0x0D)

	位7	位6	位5	位4	位3	位2	位1	位0
位名称	ERR_LATCH_DIS	保留			ERR_DELAY[3:0]			
访问类型	R/W	保留			R/W	R/W	R/W	R/W
复位	0	保留			0	1	0	0

位 7，ERR_LATCH_DIS—禁用错误锁存

默认情况下，ERR_LATCH_DIS清0，错误标志会被锁存并需要复位。将ERR_LATCH_DIS设置为1可使错误在相应的输出上透明地出现（非锁存）。当ERR_LATCH_DIS设置为1时，可以在ERR_DELAY位配置的时间内抑制错误。

位[3:0]，ERR_DELAY[3:0]—错误抑制时间

当ERR_LATCH_DIS设置为1时，ERR_DELAY决定错误必须存在多少时钟周期之后才会触发错误标志，这样可消除噪声和瞬变引起的误触发。

表28. 错误标志抑制时间

ERR_DELAY[3:0]	时钟周期(μs)
0x0	0
0x1	1
0x2	2
0x3	3
0x4	4
0x5	5
0x6	6
0x7	7
0x8	8
0x9	12
0xA	16
0xB	24
0xC	32
0xD	48
0xE	64
0xF	127

寄存器详解

测试多路复用器寄存器(TEST_MUX)详解

表29. TEST_MUX寄存器详解 (寄存器0x0E)

	位7	位6	位5	位4	位3	位2	位1	位0
位名称	G5	CAL_SEL	CAL_EN[1:0]		TEST_MUX[3:0]			
访问类型	R/W	RW	R/W		R/W			
复位	0	0	0	0	0	0	0	0

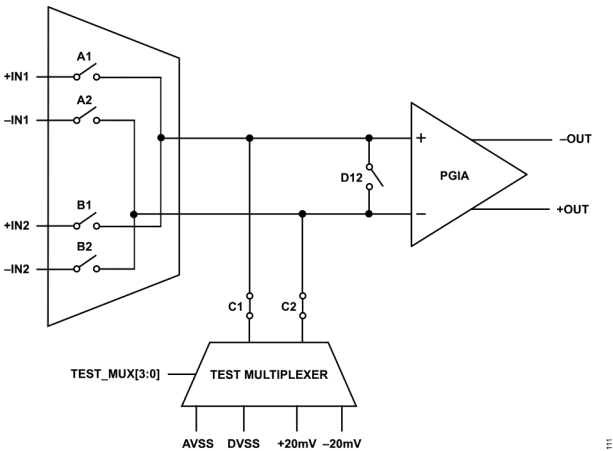


图 113. 测试多路复用器连接

位 7，G5—输出放大器调整增益 = 1.25 V/V

将G4位清0并将G5位设置为1，可将输出放大器的调整增益值配置为1.25 V/V。此设置将GAIN_MUX寄存器中配置的输入放大器增益放大1.25 V/V。

表30. 输出放大器调整增益设置

G5	G4	输出放大器调整增益(V/V)
0	0	1
X ¹	1	1.375
1	0	1.25

¹ X表示无关。

bit6，CAL_SEL—校准类型配置

将CAL_SEL位清0时，可将ADA4255配置为执行快速校准。将CAL_SEL设置为1时，可将ADA4255配置为执行完整校准。

位[5:4]，CAL_EN[1:0]—计划校准使能和间隔

CAL_EN用于使能计划的校准并配置执行这些校准的间隔时间。当执行校准时，PGA的输入不连接到输入引脚。CAL_BUSY信号指示校准是否在进行中。通过GPIO_DIR位（寄存器GPIO_DIR）将GPIO2配置为输出并将CAL_BUSY_OUT位（寄存器SF_CFG）设置为1，可以让CAL_BUSY输出到GPIO2。在校准期间应最小化并避免噪声和输入瞬变。

表31. 计划校准配置

CAL_EN, bit1	CAL_EN, bit0	计划校准配置
0	0	禁用
0	1	使能，间隔 33 秒
1	0	使能，间隔 132 秒
1	1	使能，间隔 495 秒

寄存器详解

位[3:0]，TEST_MUX[3:0]—输入测试多路复用器配置

TEST_MUX[3:0]位用于配置输入测试多路复用器, 它可以将四个不同信号切换到任一输入进行诊断和校准。这四个电位是AVSS、DVSS、+20 mV和-20 mV。为将这些多路复用器的输出连接到放大器输入，还必须将SW_C1和SW_C2设置为1。

表32. 测试多路复用器配置

TEST_MUX[3:0]	同相输入	反相输入
0000	AVSS	AVSS
0001	DVSS	AVSS
0100	AVSS	DVSS
0101	DVSS	DVSS
1010	+20 mV	
1111	-20 mV	

寄存器详解

激励电流配置寄存器(EX_CURRENT_CFG)详解

表33. EX_CURRENT_CFG 寄存器详解 (寄存器0x0F)

	位7	位6	位5	位4	位3	位2	位1	位0
位名称	EX_CURRENT_SEL[1:0]		保留			EX_CURRENT[3:0]		
访问类型	R/W		保留			R/W		
复位	0	0	保留		0	0	0	0

位[7:6]，EX_CURRENT_SEL[1:0]—激励电流连接配置

EX_CURRENT_SEL[1:0]配置内部电流源IOUT。表34列出了所有可用配置。当使用IOUT时，该电流的来源为AVDD。

表34. 激励电流源连接

EX_CURRENT_SEL[1:0]	电流源
0b00	无
0b01	IOUT
0b10	无
0b11	IOUT

位[3:0]，EX_CURRENT[3:0]—激励电流值

EX_CURRENT[3:0]位配置通过EX_CURRENT_SEL位连接的电流源值。表35列出了所有可能的电流值。

表35. 激励电流值

EX_CURRENT[3:0]	激励电流值
0x0	0 μ A
0x1	100 μ A
0x2	200 μ A
0x3	300 μ A
0x4	400 μ A
0x5	500 μ A
0x6	600 μ A
0x7	700 μ A
0x8	800 μ A
0x9	900 μ A
0xA	1 mA
0xB	1.1 mA
0xC	1.2 mA
0xD	1.3 mA
0xE	1.4 mA
0xF	1.5 mA

寄存器详解

增益校准寄存器(GAIN_CALX)详解

增益校准寄存器包含每个ADA4255的实测增益误差。有关如何使用这些值的详细信息，请参阅“[增益误差校准](#)”部分。GAIN_CAL1至GAIN_CAL12存储调整增益为1 V/V的各输入增益设置的增益误差结果。当使用1 V/V的调整增益时，器件直接使用这些增益误差值。GAIN_CAL13至GAIN_CAL24存储使

用1.375 V/V或1.25 V/V调整增益时导致的任何额外增益误差。当使用非1 V/V的调整增益时，必须将从相应的GAIN_CAL1到GAIN_CAL12寄存器读取的增益误差与从相应的GAIN_CAL13到GAIN_CAL24读取的额外增益误差相加。例如，如果输入增益为2 V/V，并且使用1.25 V/V的调整增益，则总增益误差为GAIN_CAL6 + GAIN_CAL21。

表36. GAIN_CAL 寄存器详解（寄存器0x10至寄存器0x27）

寄存器	名称	位7	位6	位5	位4	位3	位2	位1	位0
0x10	GAIN_CALx	保留			GAIN_CAL1[4:0]				
0x11		保留			GAIN_CAL2[4:0]				
0x12		保留			GAIN_CAL3[4:0]				
0x13		保留			GAIN_CAL4[4:0]				
0x14		保留			GAIN_CAL5[4:0]				
0x15		保留			GAIN_CAL6[4:0]				
0x16		保留			GAIN_CAL7[4:0]				
0x17		保留			GAIN_CAL8[4:0]				
0x18		保留			GAIN_CAL9[4:0]				
0x19		保留			GAIN_CAL10[4:0]				
0x1A		保留			GAIN_CAL11[4:0]				
0x1B		保留			GAIN_CAL12[4:0]				
0x1C		保留			GAIN_CAL13[4:0]				
0x1D		保留			GAIN_CAL14[4:0]				
0x1E		保留			GAIN_CAL15[4:0]				
0x1F		保留			GAIN_CAL16[4:0]				
0x20		保留			GAIN_CAL17[4:0]				
0x21		保留			GAIN_CAL18[4:0]				
0x22		保留			GAIN_CAL19[4:0]				
0x23		保留			GAIN_CAL20[4:0]				
0x24		保留			GAIN_CAL21[4:0]				
0x25		保留			GAIN_CAL22[4:0]				
0x26		保留			GAIN_CAL23[4:0]				
0x27		保留			GAIN_CAL24[4:0]				
访问类型		保留			R				

寄存器详解

触发校准寄存器(TRIG_CAL)详解

表37. TRIG_CAL 寄存器详解 (寄存器0x2A)

	位7	位6	位5	位4	位3	位2	位1	位0
位名称	保留							TRIG_CAL
访问类型	保留							W
复位	保留							0

bit0, TRIG_CAL—触发校准输入

通过CAL_EN禁用计划的校准后，将TRIG_CAL设置为1会启动一个校准序列。触发的校准类型可以通过CAL_SEL位（寄存器TEST_MUX）配置。TRIG_CAL位会自动清0。

主时钟计数寄存器(M_CLK_CNT)详解

表38. M_CLK_CNT 寄存器详解 (寄存器0x2E)

	位7	位6	位5	位4	位3	位2	位1	位0
位名称	M_CLK_CNT[7:0]							
访问类型	R							

位[7:0], M_CLK_CNT[7:0]—主时钟计数

M_CLK_CNT包含一个主时钟计数器，当M_CLK_CNT_ERR清0时，该计数器递增。计数器每512 μs更新一次。将M_CLK_CNT_ERR设置为1会阻止此寄存器更新。

芯片版本标识寄存器(DIE_REV_ID)详解

表39. DIE_REV_ID 寄存器详解 (寄存器0x2F)

	位7	位6	位5	位4	位3	位2	位1	位0
位名称	DIE_REV_ID[7:0]							
访问类型	R							
复位	0	0	1	1	0	0	0	0

位[7:0], DIE_REV_ID[7:0]—芯片版本标识号

DIE_REV_ID包含一个固定值0x30，可用于验证与ADA4255的SPI通信。

器件标识寄存器(PART_ID)详解

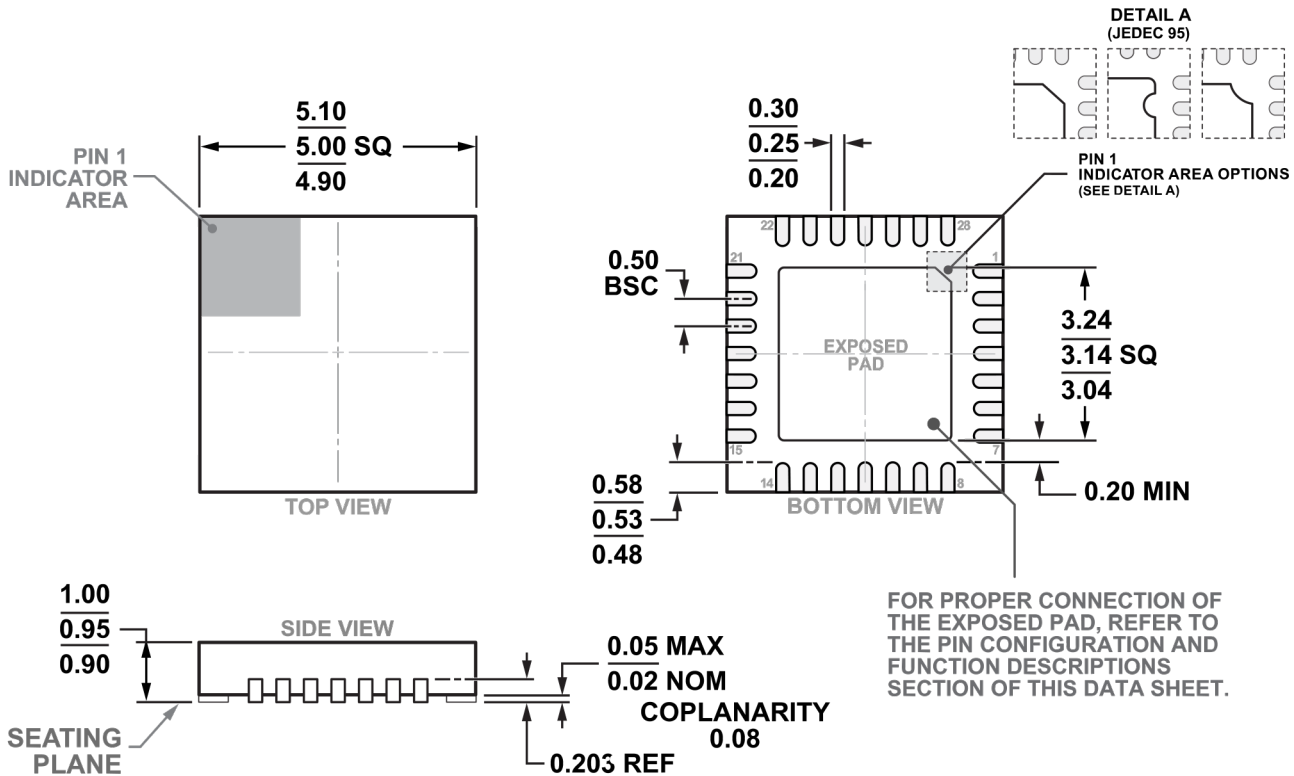
表40. PART_ID 寄存器详解 (寄存器0x64至寄存器0x68) ¹

寄存器	位7	位6	位5	位4	位3	位2	位1	位0
0x64	PART_ID[39:32]							
0x65	PART_ID[31:24]							
0x66	PART_ID[23:16]							
0x67	PART_ID[15:8]							
0x68	PART_ID[7:0]							
访问类型	R							

PART_ID[39:0]—器件ID号

PART_ID寄存器包含一个在工厂编程的唯一器件标识号。

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-VHHD-1

图 114.28 引脚引线框芯片级封装[LFCSP],
5 mm × 5 mm 本体、0.95 mm 封装高度
(CP-28-11)
尺寸单位: mm

订购指南

型号 ¹	温度范围	封装描述	封装选项
ADA4255ACPZ	−40°C至+105°C	28引脚引线框芯片级封装[LFCSP]	CP-28-11
ADA4255ACPZ-R7	−40°C至+105°C	28引脚引线框芯片级封装[LFCSP]	CP-28-11
ADA4255ACPZ-RL	−40°C至+105°C	28引脚引线框芯片级封装[LFCSP]	CP-28-11

¹ Z = 符合RoHS标准的器件。

评估板

型号 ¹	说明
ADA4255CP-EBZ	评估板

¹ Z = 符合RoHS标准的器件。

