19-3247; Rev 5; 5/10

双路参数测量单元

MAX9951/MAX9952

概述

MAX9951/MAX9952双路参数测量单元(PMU)具有小封装尺寸、宽加载和测量范围以及较高的精度，适用于自动测试设备(ATE)和其它每个引脚或测试点都需要PMU的仪器。

MAX9951/MAX9952根据不同的电源电压(V_{CC}和V_{EE})，其加载和测量电压范围为-2V至+7V到-7V至+13V。器件可处理高达 +30V (V_{CC}至V_{EE})的电源电压和满电流情况下被测件(DUT)的20V电压摆幅。MAX9951/MAX9952可加载、测量高达±64mA的电流，最小满量程范围为±2µA。需要处理大于±64mA的电流时，集成支持电路可以很方便地使用外部缓冲放大器。

MSR_输出电压与所测电压或电流成正比。由外部设置电压门限的集成比较器检测电压和电流。MSR_和比较器输出可设为高阻状态。独立的FORCE和SENSE引脚连接在(V_{EE} - 0.3V)至(V_{CC} + 0.3V)电压范围内，提供短路保护。FORCE输出还具有低泄漏高阻态。

集成电压箝位电路可将加载输出限制在外部设定值。加载电流或测量电流电压可偏置在-0.2V至+4.4V (IOS)。该功能有助于将控制或测量信号调节到外部DAC或ADC范围的中心位置。

MAX9951D/MAX9952D在FORCE_和SENSE_之间具有一个集成的10kΩ加载检测电阻。MAX9951F/MAX9952F不具有内部加载检测电阻。这些器件可提供64引脚、10mm x 10mm、0.5mm引脚间距的TQFP封装，封装顶部(MAX9951)或底部(MAX9952)带有8mm x 8mm裸焊盘，实现高效散热。裸焊盘在内部连接至V_{EE}。MAX9951/MAX9952工作在0°C至+70°C的商业级温度范围。

应用

存储器测试仪

VLSI测试仪

片上系统测试仪

结构测试仪

引脚配置和选型指南在数据资料的最后给出。

特性

- ♦ 加载电压/测量电流(FVMI)
- ♦ 加载电流/测量电压(FIMV)
- ♦ 加载电压/测量电压(FVMV)
- ♦ 加载电流/测量电流(FIMI)
- ♦ 无加载/测量电压(FNMV)
- ♦ 无加载/测量电流(FNMI，仅适用量程E)
- ♦ 端接/测量电流
- ♦ 端接/测量电压
- ♦ 5种可编程电流范围
  - ±2µA
  - ±20µA
  - ±200µA
  - ±2mA
  - ±64mA
- ♦ -2V至+7V到-7V至+13V输入电压范围
- ♦ 可调节加载电流/测量电流的电压偏置(IOS)
- ♦ 在加载输出可编程电压箝位
- ♦ 低泄漏、高阻抗测量和加载状态
- ♦ 3线串行接口
- ♦ 每路PMU静态电流低至6mA (最大值)

定购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX9951DCCB+D	0°C to +70°C	64 TQFP-EPR*
MAX9951DCCB+TD	0°C to +70°C	64 TQFP-EPR*
MAX9951DCCB-D	0°C to +70°C	64 TQFP-EPR*
MAX9951DCCB-TD	0°C to +70°C	64 TQFP-EPR*
MAX9951FCCB+	0°C to +70°C	64 TQFP-EPR*
MAX9951FCCB+T	0°C to +70°C	64 TQFP-EPR*
MAX9951FCCB-D	0°C to +70°C	64 TQFP-EPR*
MAX9951FCCB-TD	0°C to +70°C	64 TQFP-EPR*
MAX9952DCCB+	0°C to +70°C	64 TQFP-EP**
MAX9952DCCB+T	0°C to +70°C	64 TQFP-EP**
MAX9952DCCB-D	0°C to +70°C	64 TQFP-EP**
MAX9952DCCB-TD	0°C to +70°C	64 TQFP-EP**
MAX9952FCCB+	0°C to +70°C	64 TQFP-EP**
MAX9952FCCB+T	0°C to +70°C	64 TQFP-EP**
MAX9952FCCB-D	0°C to +70°C	64 TQFP-EP**
MAX9952FCCB-TD	0°C to +70°C	64 TQFP-EP**

+表示无铅(Pb)/符合RoHS标准的封装。
-表示封装含铅(Pb)。
D = 防潮包装。　　**EPR = 顶部裸焊盘。*
T = 卷带包装。　　***EP = 裸焊盘。*

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。
有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maxim-ic.com。

ABSOLUTE MAXIMUM RATINGS

V_{CC} to AGND .....+20V
V_{EE} to AGND .....-15V
V_{CC} to V_{EE} .....+32V
V_L to AGND .....+6V
AGND to DGND .....-0.5V to +0.5V
Digital Inputs/Outputs .....-0.3V to (V_L + 0.3V)
All Other Pins to AGND .....(V_{EE} - 0.3V) to (V_{CC} + 0.3V)
Continuous Power Dissipation (T_A = +70°C)
MAX9951_CCB (derate 125mW/°C above +70°C) ...10,000mW
MAX9952_CCB (derate 43.5mW/°C above +70°C) 3478mW
θ_{JA} MAX9951_CCB (Note 1) .....+8°C/W
θ_{JC} MAX9951_CCB (Note 1) .....+2°C/W
θ_{JA} MAX9952_CCB (Note 1) .....+23°C/W
θ_{JC} MAX9952_CCB (Note 1) .....+2°C/W
Junction Temperature .....+150°C
Storage Temperature Range .....-65°C to +150°C
Operating Temperature Range (commercial) .....0°C to +70°C
Lead Temperature (soldering, 10s) .....+300°C
Soldering Temperature (reflow)
Lead(Pb)-Free Packages .....+260°C
Packages Containing Lead(Pb) .....+240°C

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to **china.maxim-ic.com/thermal-tutorial**.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = +12V, V_{EE} = -7V, V_L = +3.3V, T_A = +25°C, unless otherwise noted. Specifications at T_A = T_{MIN} and T_A = T_{MAX} are guaranteed by design and characterization. Typical values are at T_A = +25°C, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
FORCE VOLTAGE							
Force Input Voltage Range	$V_{IN0_}$, $V_{IN1_}$			V_{EE} + 2.5		V_{CC} - 2.5	V
Forced Voltage	V_{DUT}	DUT current at full scale	V_{CC} = +12V, V_{EE} = -7V	-2		+7	V
			V_{CC} = +18V, V_{EE} = -12V	-7		+13	
		DUT current = 0A		V_{EE} + 2.5		V_{CC} - 2.5	
Input Bias Current					±1		µA
Forced-Voltage Offset	V_{FOS}			-25		+25	mV
Forced-Voltage-Offset Temperature Coefficient					±100		µV/°C
Forced-Voltage Gain Error	V_{FGE}	Nominal gain of +1		-1	0.005	+1	%
Forced-Voltage-Gain Temperature Coefficient					±10		ppm/°C
Forced-Voltage Linearity Error	V_{FLER}	Gain and offset errors calibrated out (Notes 3, 4)		-0.02		+0.02	%FSR
MEASURE CURRENT							
Measure-Current Offset	I_{MOS}	(Note 3)		-1		+1	%FSR
Measure-Current-Offset Temperature Coefficient					±20		ppm/°C
Measure-Current Gain Error	I_{MGE}	(Note 5)		-1		+1	%
Measure-Current-Gain Temperature Coefficient					±20		ppm/°C
Linearity Error	I_{MLER}	Gain and offset errors calibrated out (Notes 3, 4, 6)		-0.02		+0.02	%FSR

DC ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +12V, V_{EE} = -7V, V_L = +3.3V, T_A = +25°C, unless otherwise noted. Specifications at T_A = T_{MIN} and T_A = T_{MAX} are guaranteed by design and characterization. Typical values are at T_A = +25°C, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Measure-Output-Voltage Range Over Full-Current Range	$V_{MSR_}$	V_{IOS} = V_{DUTGND}	-4		+4	V
		V_{IOS} = 4V + V_{DUTGND}	0		+8	
Current-Sense Amp Offset-Voltage Input	V_{IOS}	Relative to V_{DUTGND}	-0.2		+4.4	V
Rejection of Output-Measure Error Due to Common-Mode Sense Voltage	$CMVR_{LER}$	(Notes 5 and 7)		+0.001	+0.007	%FSR/V
Measure-Current Range		Range E, R_E = 500kΩ	-2		+2	µA
		Range D, R_D = 50kΩ	-20		+20	
		Range C, R_C = 5kΩ	-200		+200	
		Range B, R_B = 500Ω	-2		+2	mA
		Range A, R_A = 15.6Ω	-64		+64	
FORCE CURRENT						
Input Voltage Range for Setting Forced Current Over Full Range	$V_{IN0_}$, $V_{IN1_}$	V_{IOS} = V_{DUTGND}	-4		+4	V
		V_{IOS} = 4V + V_{DUTGND}	0		+8	
Current-Sense Amp Offset-Voltage Input	V_{IOS}	Relative to V_{DUTGND}	-0.2		+4.4	V
IOS_ Input Bias Current				±1		µA
Forced-Current Offset		(Note 3)	-1		+1	%FSR
Forced-Current-Offset Temperature Coefficient				±20		ppm/°C
Forced-Current Gain Error		(Note 5)	-1		+1	%
Forced-Current-Gain Temperature Coefficient				±20		ppm/°C
Forced-Current Linearity Error	I_{FLER}	Gain and offset errors calibrated out (Notes 3, 4, 6)	-0.02		+0.02	%FSR
Rejection of Output Error Due to Common-Mode Load Voltage	$CMRI_{OER}$	(Notes 5 and 7)		+0.001	+0.007	%FSR/V
Forced-Current Range		Range E, R_E = 500kΩ	-2		+2	µA
		Range D, R_D = 50kΩ	-20		+20	
		Range C, R_C = 5kΩ	-200		+200	
		Range B, R_B = 500Ω	-2		+2	mA
		Range A, R_A = 15.6Ω	-64		+64	

DC ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +12V, V_{EE} = -7V, V_L = +3.3V, T_A = +25°C, unless otherwise noted. Specifications at T_A = T_{MIN} and T_A = T_{MAX} are guaranteed by design and characterization. Typical values are at T_A = +25°C, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
MEASURE VOLTAGE							
Measure-Voltage-Offset	V_{MOS}			-25		+25	mV
Measure-Voltage-Offset Temperature Coefficient					±100		µV/°C
Gain Error	V_{MGER}	Nominal gain of +1		-1	±0.005	+1	%
Measure-Voltage-Gain Temperature Coefficient					±10		ppm/°C
Measure-Voltage Linearity Error	V_{MLER}	Gain and offset errors calibrated out (Notes 3, 4, 6)		-0.02		+0.02	%FSR
Measure-Output-Voltage Range Over Full DUT Voltage	V_{MSR}	DUT current at full scale	V_{CC} = +12V, V_{EE} = -7V	-2		+7	V
			V_{CC} = +18V, V_{EE} = -12V	-7		+13	
		DUT current = 0A		V_{EE} + 2.5		V_{CC} - 2.5	
FORCE OUTPUT							
Off-State Leakage Current				-1		+1	nA
Short-Circuit Current Limit	I_{LIM-}			-92		-65	mA
	I_{LIM+}			+65		+92	
Force-to-Sense Resistor	R_{FS}	D option only		8	10	12	kΩ
SENSE INPUT							
Input Voltage Range				V_{EE} + 2.5		V_{CC} - 2.5	V
Leakage Current		F option only		-1		+1	nA
COMPARATOR INPUTS							
Input Voltage Range				V_{EE} + 2.5		V_{CC} - 2.5	V
Offset Voltage				-25		+25	mV
Input Bias Current					±1		µA
VOLTAGE CLAMPS							
Input Control Voltage	$V_{CLLO_}$, $V_{CLHI_}$			V_{EE} + 2.4		V_{CC} - 2.4	V
Clamp Voltage Accuracy		(Note 8)		-100		+100	mV
DIGITAL INPUTS							
Input High Voltage (Note 9)	V_{IH}	V_L = 5V		+3.5			V
		V_L = 3.3V		+2.0			
		V_L = 2.5V		+1.7			
Input Low Voltage (Note 9)	V_{IL}	V_L = 5V or 3.3V				+0.8	V
		V_L = 2.5V				+0.7	
Input Current	I_{IN}				±1		µA
Input Capacitance	C_{IN}				3.0		pF

DC ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +12V, V_{EE} = -7V, V_L = +3.3V, T_A = +25°C, unless otherwise noted. Specifications at T_A = T_{MIN} and T_A = T_{MAX} are guaranteed by design and characterization. Typical values are at T_A = +25°C, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
COMPARATOR OUTPUTS						
Output High Voltage	V_{OH}	V_L = +2.375V to +5.5V, R_{PUP} = 1kΩ	V_L - 0.2			V
Output Low Voltage	V_{OL}	V_L = +2.375V to +5.5V, R_{PUP} = 1kΩ			+0.4	V
High-Impedance-State Leakage Current				±1		µA
High-Impedance-State Output Capacitance				6.0		pF
DIGITAL OUTPUTS						
Output High Voltage	V_{OH}	I_{OUT} = 1mA, V_L = +2.375V to +5.5V, relative to DGND	V_L - 0.25			V
Output Low Voltage	V_{OL}	I_{OUT} = -1mA, V_L = +2.375V to +5.5V, relative to DGND			+0.2	V
POWER SUPPLY						
Positive Supply	V_{CC}	(Note 2)	+10	+12	+18	V
Negative Supply	V_{EE}	(Note 2)	-15	-7	-5	V
Total Supply Voltage	V_{CC} - V_{EE}	(Note 10)			+30	V
Logic Supply	V_L		+2.375		+5.5	V
Positive Supply Current	I_{CC}	No load, clamps enabled			10.0	mA
Negative Supply Current	I_{EE}	No load, clamps enabled			10.0	mA
Logic Supply Current	I_L	No load, all digital inputs at rails			1.2	mA
Analog Ground Current	I_{AGND}	No load, clamps enabled		0.9		mA
Digital Ground Current	I_{DGND}	No load, all digital inputs at rails		1.4		mA
Power-Supply Rejection Ratio	PSRR	1MHz, measured at force output		20		dB
		60Hz, measured at force output		85		

AC ELECTRICAL CHARACTERISTICS

(V_{CC} = +12V, V_{EE} = -7V, V_L = +3.3V, $C_{CM_}$ = 120pF, C_L = 100pF, T_A = +25°C, unless otherwise noted. Specifications at T_A = T_{MIN} and T_A = T_{MAX} are guaranteed by design and characterization. Typical values are at T_A = +25°C, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FORCE VOLTAGE (Notes 10, 11)						
Settling Time		Range E, R_E = 500kΩ		150		µs
		Range D, R_D = 50kΩ		50		
		Range C, R_C = 5kΩ		20	30	
		Range B, R_B = 500Ω		20		
		Range A, R_A = 15.6Ω		25		
FORCE VOLTAGE/MEASURE CURRENT (Notes 11, 12)						
Settling Time		Range E, R_E = 500kΩ		500		µs
		Range D, R_D = 50kΩ		100		
		Range C, R_C = 5kΩ		30	55	
		Range B, R_B = 500Ω		25		
		Range A, R_A = 15.6Ω		25		
Range Change Switching		In addition to force-voltage and measure-current settling times, range A to range B, R_A = 15.6Ω, R_B = 500Ω		12		µs
FORCE CURRENT/MEASURE VOLTAGE (Notes 11, 12)						
Settling Time		Range E, R_E = 500kΩ		2500		µs
		Range D, R_D = 50kΩ		350		
		Range C, R_C = 5kΩ		30	60	
		Range B, R_B = 500Ω		25		
		Range A, R_A = 15.6Ω		25		
Range Change Switching		In addition to force-current and measure-voltage settling times, range A to range B, R_A = 15.6Ω, R_B = 500Ω		12		µs
SENSE INPUT TO MEASURE OUTPUT PATH						
Propagation Delay		C_{LMSR} = 100pF		0.2		µs
MEASURE OUTPUT						
Maximum Stable Load Capacitance			1000			pF
COMPARATORS (C_{LCOMP} = 20pF, R_{PUP} = 1kΩ)						
Propagation Delay		50mV overdrive, $1V_{P-P}$, measured from input-threshold zero crossing to 50% of output voltage (Note 13)		75		ns
Rise Time		20% to 80%		60		ns
Fall Time		80% to 20%		5		ns
SERIAL PORT (V_L = +3.3V, C_{DOUT} = 10pF)						
Serial Clock Frequency	f_{SCLK}	(Note 14)			20	MHz
SCLK Pulse-Width High	t_{CH}		12			ns
SCLK Pulse-Width Low	t_{CL}		12			ns

AC ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +12V, V_{EE} = -7V, V_L = +3.3V, $C_{CM_}$ = 120pF, C_L = 100pF, T_A = +25°C, unless otherwise noted. Specifications at T_A = T_{MIN} and T_A = T_{MAX} are guaranteed by design and characterization. Typical values are at T_A = +25°C, unless otherwise noted.) (Note 2)

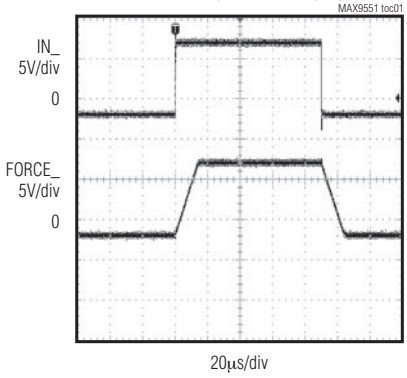
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCLK Fall to DOUT Valid	t_{DO}				22	ns
$\overline{CS}$ Low to SCLK High Setup	t_{CSS0}		10			ns
SCLK High to $\overline{CS}$ High Hold	t_{CSH1}		22			ns
SCLK High to $\overline{CS}$ Low Hold	t_{CSH0}		0			ns
$\overline{CS}$ High to SCLK High Setup	t_{CSS1}		5			ns
DIN to SCLK High Setup	t_{DS}		10			ns
DIN to SCLK High Hold	t_{DH}	(Note 13)	0			ns
$\overline{CS}$ Pulse-Width High	t_{CSWH}		10			ns
$\overline{CS}$ Pulse-Width Low	t_{CSWL}		10			ns
$\overline{LOAD}$ Pulse-Width Low	t_{LDW}		20			ns
V_{DD} High to $\overline{CS}$ Low (Power-Up)		(Note 13)			500	ns

Note 2: The device operates properly with different supply voltages with equally different voltage swings.
Note 3: Interpret errors expressed in terms of %FSR (percent of full-scale range) as a percentage of the end-point-to-end-point range, i.e., for the ±64mA range, the full-scale range = 128mA, and a 1% error = 1.28mA.
Note 4: Case must be maintained ±5°C for linearity specifications.
Note 5: Tested in range C.
Note 6: Current linearity specifications are maintained to within 700mV of the clamp voltages when the clamps are enabled.
Note 7: Specified as the percent of full-scale range change at the output per volt change in the DUT voltage.
Note 8: $V_{CLLO_}$ and $V_{CLHI_}$ should differ by at least 700mV.
Note 9: The digital interface accepts +5V, +3.3V, and +2.5V CMOS logic levels. The voltage at V_L adjusts the threshold.
Note 10: Guaranteed by design.
Note 11: Settling times are to 0.1% of FSR. $C_{X_}$ = 60pF.
Note 12: All settling times are specified using a single compensation capacitor ($C_{X_}$) across all current-sense resistors. Use an individual capacitor across each sense resistor for better performance across all current ranges, particularly the lower ranges.
Note 13: The propagation delay time is only guaranteed over the force-voltage output range. Propagation delay is measured by holding $V_{SENSE_}$ steady and transitioning THMAX_ or THMIN_.
Note 14: Maximum serial clock frequency may diminish at V_L < +3.3V.

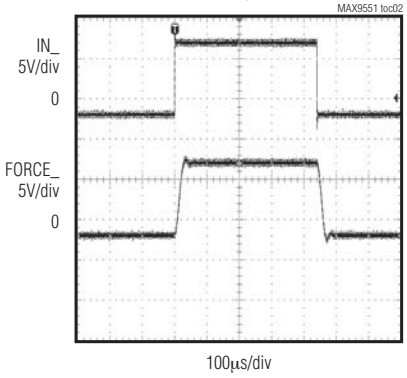
典型工作特性

(V_{CC} = +12V, V_{EE} = -7V, C_L = 100pF, $C_{CM_}$ = 120pF, $C_{CX_}$ = 60pF, R_L to +2.5V, range A: R_A = 15.6Ω, R_L = 70.3Ω; range B: R_B = 500Ω, R_L = 2.25kΩ; range C: R_C = 5kΩ, R_L = 22.5kΩ; range D: R_D = 50kΩ, R_L = 225kΩ; range E: R_E = 500kΩ, R_L = 2.25MΩ, T_A = +25°C.)

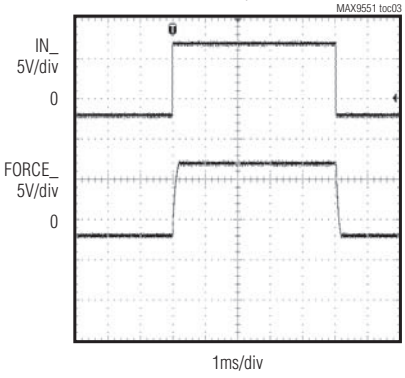
TRANSIENT RESPONSE FVMI MODE, RANGES A, B, C



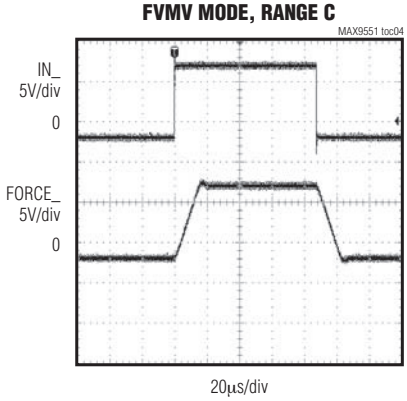
TRANSIENT RESPONSE FVMI MODE, RANGE D



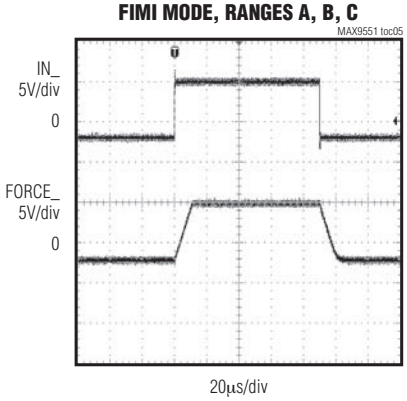
TRANSIENT RESPONSE FVMI MODE, RANGE E



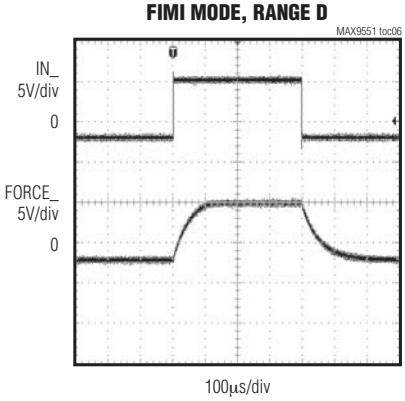
TRANSIENT RESPONSE FVMV MODE, RANGE C



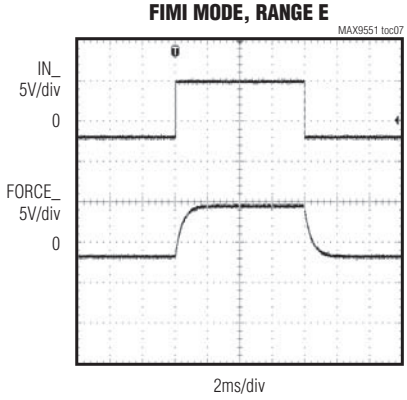
TRANSIENT RESPONSE FIMI MODE, RANGES A, B, C



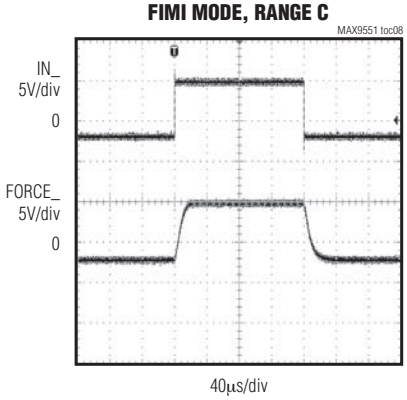
TRANSIENT RESPONSE FIMI MODE, RANGE D



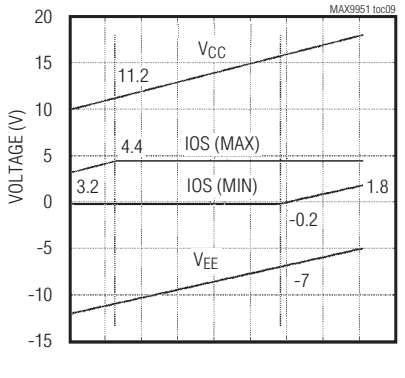
TRANSIENT RESPONSE FIMI MODE, RANGE E



TRANSIENT RESPONSE FIMI MODE, RANGE C



IOS vs. POWER SUPPLIES



引脚说明

引脚		名称	功能
MAX9951	MAX9952		
1	48	SENSEA	PMU-A检测输入。开尔文连接至DUT。FVMI模式下，为PMU-A提供反馈信号；FIMV模式下，为PMU-A提供被测信号。
2	47	FORCEA	PMU-A驱动器输出。为PMU-A的DUT加载电流或电压。
3	46	CCA	PMU-A补偿电容连接端。为PMU-A主放大器提供补偿。在CCA和CCOMA之间连接一个120pF电容。
5, 15, 34, 44	5, 15, 34, 44	V_{EE}	负模拟电源输入。
4, 14, 35, 45	4, 14, 35, 45	V_{CC}	正模拟电源输入。
6	43	CCOMA	PMU-A的CMA和CXA公共连接端。
7	42	RAAS	PMU-A量程设置检测电阻连接端。
8	41	RAA	PMU-A量程A设置电阻连接端。
9	40	RAB	PMU-A量程B设置电阻连接端。
10	39	RAC	PMU-A量程C设置电阻连接端。
11	38	RAD	PMU-A量程D设置电阻连接端。
12	37	RAE	PMU-A量程E设置电阻连接端。
13	36	RAX	PMU-A电流量程检测电阻连接端。连接至PMU-A的外部电流量程检测电阻。
16	33	EXTSELA	PMU-A外部电流量程选择。为PMU-A选择外部电流量程。
17	32	$\overline{DUTLA}$	PMU-A窗比较器低端比较器输出。输出为高电平表明窗比较器的检测电压大于V_{THMINA}。$\overline{DUTLA}$为漏极开路输出。
18	31	$\overline{DUTHA}$	PMU-A窗比较器高端比较器输出。输出为高电平表明窗比较器的检测电压小于V_{THMAXA}。$\overline{DUTHA}$为漏极开路输出。
19	30	$\overline{HI\text{-}ZA}$	MSRA三态控制输入。逻辑低电平将MSRA置为高阻态。
20	29	INSELA	PMU-A输入选择。通过INSELA逻辑输入选择IN0A或IN1A输入。将INSELA置为低电平时选择IN0A。INSELA与控制寄存器的INMODEA位进行“或”逻辑运算。
21	28	TEMP	温度输出。V_{TEMP} = 10mV/°C。T_{DIE}(°C) = (100)V_{TEMP} - 273。
22	27	DGND	数字地。
23	26	V_L	逻辑电源电压输入。V_L输入端的加载电压用于设置逻辑高电平。
24	25	DOUT	串行数据输出。标准SPI™兼容输出。
25	24	DIN	串行数据输入。
26	23	$\overline{LOAD}$	串行端口加载输入。逻辑低电平将数据由输入寄存器异步装入PMU寄存器。

SPI是Motorola, Inc.的商标。

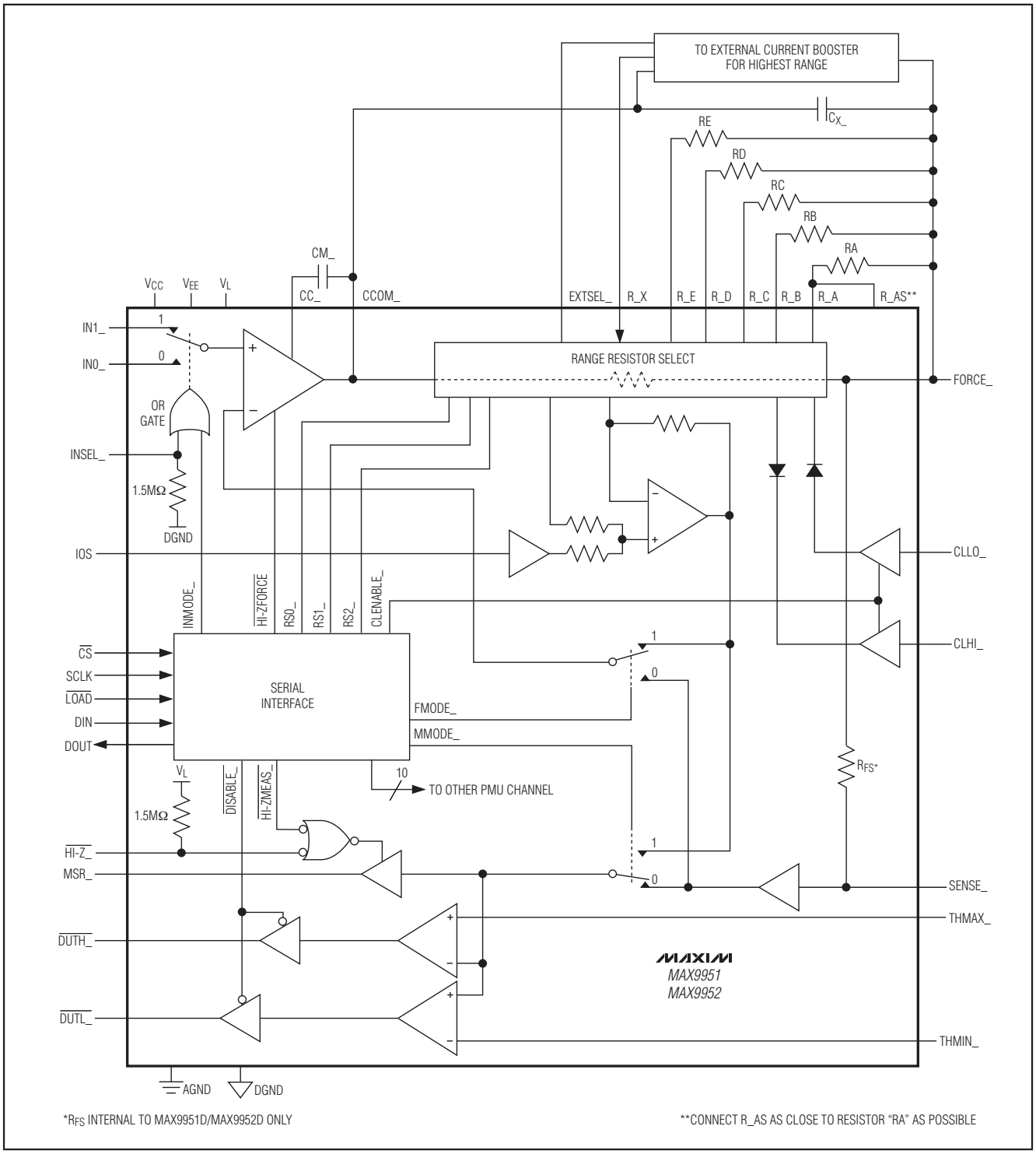
引脚说明(续)

引脚		名称	功能
MAX9951	MAX9952		
27	22	SCLK	串行时钟输入。SCLK可接收最大20MHz的外部时钟频率。
28	21	$\overline{CS}$	片选输入。$\overline{CS}$置低将使能串行接口。
29	20	INSELB	PMU-B输入选择。通过INSELB逻辑输入选择IN0B或IN1B输入。将INSELB置为低电平时选择IN0B。INSELB与控制寄存器的INMODEB位进行“或”逻辑运算。
30	19	$\overline{HI\text{-}ZB}$	MSRB三态控制输入。逻辑低电平将MSRB置为高阻态。
31	18	$\overline{DUTHB}$	PMU-B窗比较器高端比较器输出。输出为高电平表明窗比较器的检测电压小于V_{THMAXB}。$\overline{DUTHB}$为漏极开路输出。
32	17	$\overline{DUTLB}$	PMU-B窗比较器低端比较器输出。输出为高电平表明窗比较器的检测电压大于V_{THMINB}。$\overline{DUTLB}$为漏极开路输出。
33	16	EXTSELB	PMU-B外部电流量程选择。为PMU-B选择外部电流量程。
36	13	RBX	PMU-B电流量程检测电阻连接端。连接至PMU-B的外部电流量程检测电阻。
37	12	RBE	PMU-B量程E设置电阻连接端。
38	11	RBD	PMU-B量程D设置电阻连接端。
39	10	RBC	PMU-B量程C设置电阻连接端。
40	9	RBB	PMU-B量程B设置电阻连接端。
41	8	RBA	PMU-B量程A设置电阻连接端。
42	7	RBAS	PMU-B量程A设置电阻检测连接端。
43	6	CCOMB	PMU-B的CMB和CXB公共端。
46	3	CCB	PMU-B补偿电容连接端。为PMU-B主放大器提供补偿。在CCB和CCOMB之间连接一个120pF电容。
47	2	FORCEB	PMU-B驱动器输出。为PMU-B的DUT加载电流或电压。
48	1	SENSEB	PMU-B检测输入。开尔文连接至DUT。FVMI模式下，为PMU-B提供反馈信号；FIMV模式下，为PMU-B提供被测信号。
49	64	THMAXB	PMU-B窗比较器高端门限电压输入。为PMU-B窗比较器设置高端电压门限。
50	63	THMINB	PMU-B窗比较器低端门限电压输入。为PMU-B窗比较器设置低端电压门限。
51	62	CLHIB	PMU-B高端箝位电压输入。设置高端箝位电压电平。
52	61	CLLOB	PMU-B低端箝位电压输入。设置低端箝位电压电平。
53	60	IN0B	PMU-B加载门限电流输入。在FV模式下设置加载电压，在FI模式下设置加载电流。
54	59	IN1B	PMU-B加载门限电压输入。在FV模式下设置加载电压，在FI模式下设置加载电流。

引脚说明(续)

引脚		名称	功能
MAX9951	MAX9952		
55	58	MSRB	PMU-B测量输出。在FIMV模式下，为PMU-B提供等于SENSE电压的输出；在FVMI模式下，为PMU-B提供与DUT电流成正比的电压输出。$\overline{\text{HI-ZB}}$置为低电平时，MSRB处于高阻态。
56	57	AGND	模拟地。
57	56	IOS	偏置电压输入。为所有两个通道的内部电流检测放大器设定偏置电压。
58	55	MSRA	PMU-A测量输出。在FIMV模式下，为PMU-A提供等于SENSE电压的输出，在FVMI模式下，为PMU-A提供与DUT电流成正比的电压输出。$\overline{\text{HI-ZA}}$置为低电平时，MSRA处于高阻态。
59	54	IN1A	PMU-A加载门限电压输入。在FV模式下设置加载电压，在FI模式下设置加载电流。
60	53	IN0A	PMU-A加载门限电流输入。在FV模式下设置加载电压，在FI模式下设置加载电流。
61	52	CLLOA	PMU-A低端箝位电压输入。设置低端箝位电压电平。
62	51	CLHIA	PMU-A高端箝位电压输入。设置高端箝位电压电平。
63	50	THMINA	PMU-A窗比较器低端门限电压输入。为PMU-A窗比较器设置低端电压门限。
64	49	THMAXA	PMU-A窗比较器高端门限电压输入。为PMU-A窗比较器设置高端电压门限。
—	—	EP	裸焊盘。内部偏置连接至V_{EE}。连接至大面积地层或散热器，以改善散热。不要将其作为电气连接点。

功能框图



*R_{FS} INTERNAL TO MAX9951D/MAX9952D ONLY

**CONNECT R_AS AS CLOSE TO RESISTOR "RA" AS POSSIBLE

详细说明

根据不同的电源电压范围(V_{CC}和V_{EE})，MAX9951/MAX9952的加载或者测量电压范围为-2V至+7V到-7V至+13V。这些器件可加载或测量最大±64mA的电流，最低满量程范围为±2μA。对于电流范围大于±64mA的情况，需采用外部缓冲放大器。

MSR_输出电压与所测电压或电流成正比。$\overline{\text{HI-Z_}}$置为低电平时，MSR_进入低泄漏、高阻态。集成比较器带有外部可编程电压门限，能提供“过低”($\overline{\text{DUTL_}}$)和“过高”($\overline{\text{DUTH_}}$)电压监视输出。每个比较器输出具有可选择的高阻态。这些器件提供独立的FORCE_和SENSE_连接端，以及全面的短路保护。FORCE_输出具有高(CLHI_)和低(CLLO_)两个电压箝位，从而将电压限制在外部设定的电平内。由PMU模式分别选择的两个控制电压输入能提供更大的灵活性。

串行接口

MAX9951/MAX9952采用标准的3线SPI/QSPI™/MICROWIRE™兼容串行接口。一旦装满输入数据寄存器，数据将从DOUT引脚输出。这种输出方式可实现多个器件的菊花链连接。图1、2和3给出了串行接口时序图。

串口工作

串行接口由两级构成(图4)。每个PMU都有一个输入寄存器，从串口的移位寄存器装入数据。每个PMU还有一个从输入寄存器装入数据的PMU寄存器。数据在到达PMU寄存器之前不会对PMU产生影响。这种寄存器配置结构允许某个时间先将PMU数据装入输入寄存器，然后再将输入寄存器数据锁存到PMU寄存器中，此时PMU功能随之相应改变。该寄存器配置结构还可根据PMU数据装入串口的情况，异步改变PMU的状态。因此，该PMU能够与其它PMU或器件同时刷新。

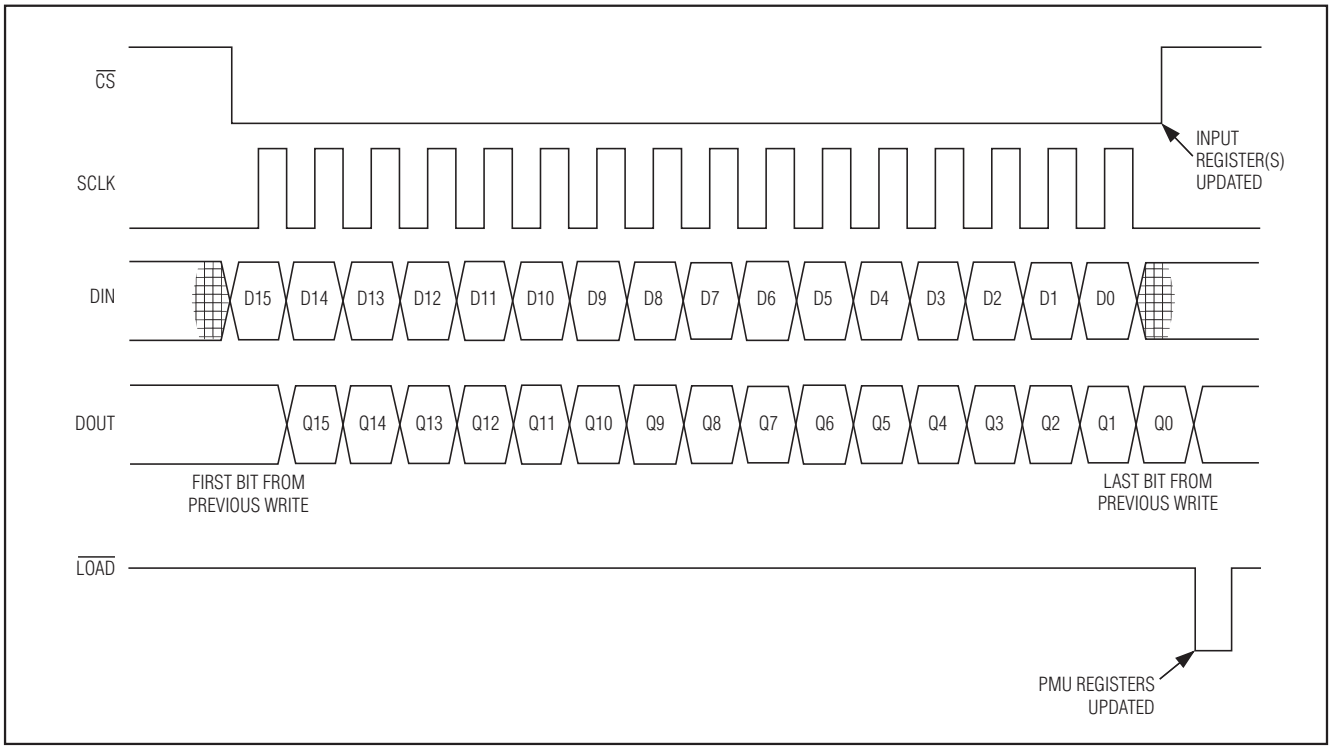


图1. 异步装载的串口时序

QSPI是Motorola, Inc.的商标。
MICROWIRE是National Semiconductor Corp.的商标。

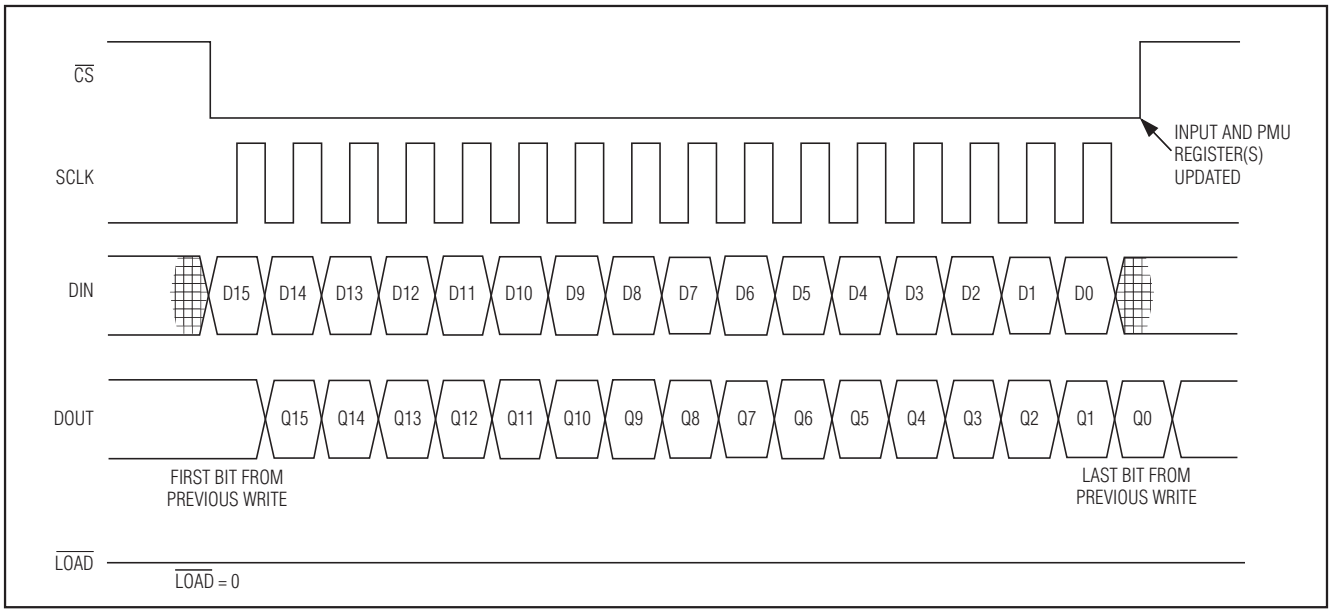


图2. 同步装载的串口时序

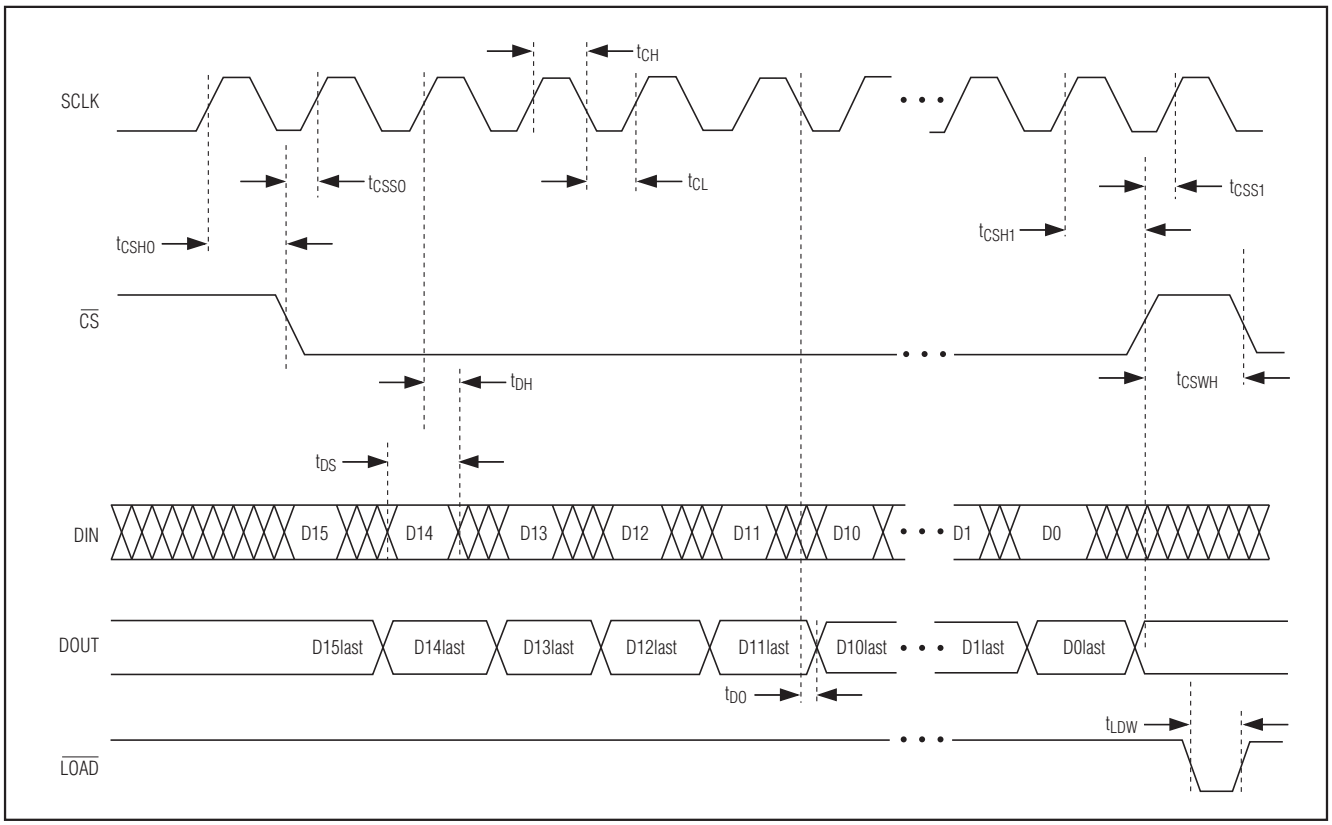


图3. 串口时序图

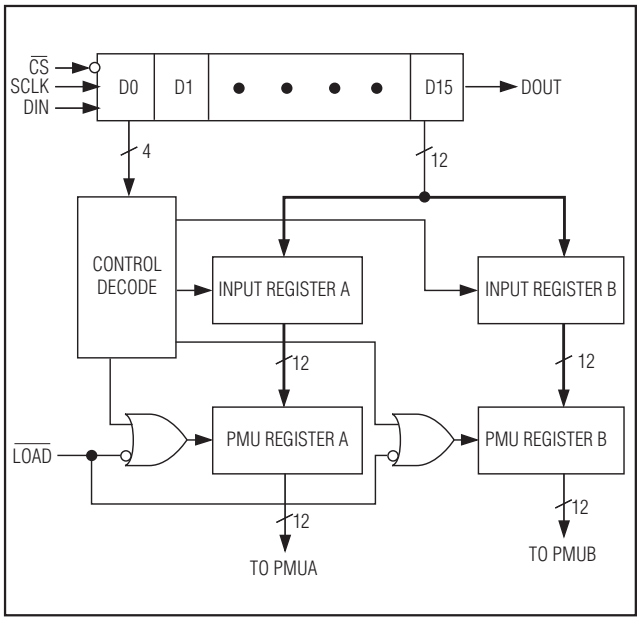


图4. 双路PMU串口方框图

使用$\overline{LOAD}$将所有输入寄存器数据异步装入PMU寄存器。如果$\overline{LOAD}$在数据锁存到输入寄存器时保持低电平，数据也会传送到PMU寄存器。

PMU控制

用相同数据对两个PMU编程需要一个16位字。以各自数据分别对每个PMU编程则需要两个16位字。

地址位指定移位寄存器装载至哪个输入寄存器。表2说明了地址位的功能。

C1和C2位规定数据怎样装入第二级PMU寄存器。这两个控制位的功能与$\overline{LOAD}$输入相似。$\overline{CS}$跳变为高电平时执行所规定的操作，而$\overline{LOAD}$输入可在任何时间将数据装入PMU寄存器。当C1或C2之一为低电平时，相应的PMU寄存器为透明传输。表3说明了这两个控制位的功能。

NOP操作要求A1 = A2 = C1 = C2 = 0。此时，数据在移位寄存器内传输而不会改变器件的状态。

表1. 位分配

BIT	BIT NAME
15	INMODE
14	FMODE
13	MMODE
12	RS2
11	RS1
10	RS0
9	CLENABLE
8	$\overline{HI\text{-}ZFORCE}$
7	$\overline{HI\text{-}ZMSR}$
6	$\overline{DISABLE}$
5	B2
4	B1
3	A2
2	A1
1	C2
0	C1

表2. 地址位

A2	A1	OPERATION
0	0	Do not update any input register (NOP).
0	1	Only update input register A.
1	0	Only update input register B.
1	1	Update both input registers with the same data.

表3. 控制位

C2	C1	OPERATION
0	0	Data stays in input register.
0	1	Transfer PMU-A input register to PMU register.
1	0	Transfer PMU-B input register to PMU register.
1	1	Transfer both input registers to the PMU registers.

C1 = C2 = 0使数据由移位寄存器传送至输入寄存器，而不会传送至PMU寄存器(除非$\overline{LOAD}$为低电平)。这样，数据可以在以后的$\overline{LOAD}$命令或后续命令下锁存到PMU寄存器。表4总结了控制和地址位的可能组合。当仅对一个PMU的数据进行异步锁存时，另一个PMU的输入寄存器保持相同数据。因此，对两个PMU寄存器装载数据时，一个PMU以新数据进行刷新，而另一个PMU保持其当前状态。

模式选择

控制字的四个位选择不同的加载测量工作模式。INMODE选择两个输入模拟控制电压之一。FMODE选择PMU加载电压或电流。MMODE选择将DUT电流或DUT电压送至MSR_。$\overline{HI\text{-}ZFORCE}$可将驱动放大器置于高阻状态。表5说明了各种加载和测量工作模式。

表4. 使用控制和地址位设置各种PMU操作

A2	A1	C2	C1	PMU-A OPERATION	PMU-B OPERATION
0	0	0	0	NOP: data just passes through	
0	0	0	1	Transfer PMU register A from input register A.	NOP.
0	0	1	0	NOP.	Transfer PMU register B from input register B.
0	0	1	1	Transfer PMU register A from input register A.	Transfer PMU register B from input register B.
0	1	0	0	Transfer input register A from shift register.	NOP.
0	1	0	1	Transfer input register A and PMU register A from shift register.	NOP.
0	1	1	0	Transfer input register A from shift register.	Transfer PMU register B from input register B.
0	1	1	1	Transfer input register A and PMU register A from shift register.	Transfer PMU register B from input register B.
1	0	0	0	NOP.	Transfer input register B from shift register.
1	0	0	1	Transfer PMU register A from input register A.	Transfer input register B from shift register.
1	0	1	0	NOP.	Transfer input register B and PMU register B from shift register.
1	0	1	1	Transfer PMU register A from input register A.	Transfer input register B and PMU register B from shift register.
1	1	0	0	Transfer input register A from shift register.	Transfer input register B from shift register.
1	1	0	1	Transfer input register A and PMU register A from shift register.	Transfer input register B from shift register.
1	1	1	0	Transfer input register A from shift register.	Transfer input register B and PMU register B from shift register.
1	1	1	1	Transfer input register A and PMU register A from shift register.	Transfer input register B and PMU register B from shift register.

表5. PMU加载测量模式选择

INMODE*	FMODE	MMODE	$\overline{\text{HI-ZFORCE}}$	PMU MODE	FORCE OUTPUT	MEASURE OUTPUT	ACTIVE INPUT
0	0	1	1	FVMI	Voltage	I_{DUT}	V_{IN0}
1	0	1	1	FVMI	Voltage	I_{DUT}	V_{IN1}
0	0	0	1	FVMV	Voltage	V_{DUT}	V_{IN0}
1	0	0	1	FVMV	Voltage	V_{DUT}	V_{IN1}
0	1	1	1	FIMI	Current	I_{DUT}	V_{IN0}
1	1	1	1	FIMI	Current	I_{DUT}	V_{IN1}
0	1	0	1	FIMV	Current	V_{DUT}	V_{IN0}
1	1	0	1	FIMV	Current	V_{DUT}	V_{IN1}
X	0	1	0	FNMI (range E only)	High-Impedance	I_{DUT}	X
X	0	0	0	FNMV	High-Impedance	V_{DUT}	X
0	1	0	0	Termination	Voltage	V_{DUT}	V_{IN0}
1	1	0	0	Termination	Voltage	V_{DUT}	V_{IN1}
0	1	1	0	Termination	Voltage	I_{DUT}	V_{IN0}
1	1	1	0	Termination	Voltage	I_{DUT}	V_{IN1}

**INSEL_ = 0。*

表6. 电流量程选择

RS2	RS1	RS0	RANGE	NOMINAL RESISTOR VALUE (Ω)
0	0	X	±2µA	R_E = 500k
0	1	0	±20µA	R_D = 50k
0	1	1	±200µA	R_C = 5k
1	0	0	±2mA	R_B = 500
1	X	1	±64mA	R_A = 15.6
1	1	0	External	—

表7. MSR_输出真值表

$\overline{\text{HI-ZMSR}}$	$\overline{\text{HI-Z_}}$	MSR_
1	1	Measure output enabled
0	1	High impedance
1	0	High impedance
0	0	High impedance

电流量程选择

控制字的三个比特RS0、RS1和RS2控制FI (加载电流)或MI (测量电流)的满量程范围。表6给出了电流满量程范围的控制说明。

箝位使能

CLENABLE位为逻辑高电平时，使能加载输出电压箝位，为逻辑低电平时禁止箝位。当B1位为1时，箝位具有近似等于电流量程5%的滞回。B1位 = 0时，没有滞回，但箝位电压不太精确。

测量输出的高阻控制

使用$\overline{\text{HI-ZMSR}}$控制位或$\overline{\text{HI-Z_}}$输入，可使MSR_处于低泄漏的高阻状态。$\overline{\text{HI-Z_}}$由1.5MΩ电阻内部上拉至$V_L$。这两个比特进行逻辑“与”之后控制MSR_输出。不必使用串口，可通过$\overline{\text{HI-Z_}}$控制多个PMU MSR_输出的外部复用。表7说明了MSR_输出的几种输出模式。

数字输出(DOUT)

数字输出跟随串行移位寄存器的上一次输出，在SCLK的下降沿同步输出。16.5个时钟周期之后，DOUT串行移出输入串行数据字的第一位。这样，就可以采用DOUT和相同时钟的菊花链方式连接更多的器件。

使用片选信号实现“快速装载”

在没有任何时钟变化时，如果$\overline{CS}$先变为低电平然后返回高电平，则输入寄存器的数据将锁存到PMU寄存器。该附加功能不是SPI/QSPI/MICROWIRE接口的标准功能。此快速装载操作实现$\overline{LOAD}$功能，却无需将$\overline{LOAD}$置低。

比较器

两个比较器配置为窗比较器，用来监视MSR_。THMAX_和THMIN_设置窗比较器的高、低门限。所有输出均为漏极开路输出，共享同一个禁止控制位，该控制位可将输出置于高阻抗、低泄漏状态。表8说明了MAX9951/MAX9952比较器输出的状态。

应用信息

在加载电压(FV)模式下，FORCE_输出端的电压与输入控制电压成正比。在加载电流(FI)模式下，FORCE_输出端流出的电流与输入控制电压成正比。正电流流出PMU。

无加载(FN)模式下，FORCE_为高阻。

在测量电流(MI)模式下，MSR_输出端的电压与流出FORCE_的电流成正比。正电流流出PMU。

在测量电压(MV)模式下，MSR_输出端的电压与SENSE_输入的电压成正比。

电流检测放大器偏置电压输入

IOS是电流检测放大器的缓冲输入。电流检测放大器将输入控制电压(IN0_或IN1_)转换为加载DUT电流(FI)，并且将所检测的DUT电流转换为MSR_输出电压(MI)。当IOS相对于DUTGND (DUT上的GND电压，假定DAC和ADC使用该电压作为地参考)为零时，对应于±满量程电流的标称电压范围为-4V至+4V。任何作用到IOS上的电压都会直接加到该控制输入/测量输出电压的范围内，例如，IOS作用了+4V电压时，对应于±满量程电流的电压范围变为0至+8V。

以下公式决定了与输入电压或测量电压相对应的每个电流量程的最小值和最大值：

$$V_{MAXCURRENT} = V_{IOS} + 4V$$

$$V_{MINCURRENT} = V_{IOS} - 4V$$

对IOS输入电压进行选择，以使MSR_输出摆幅与V_{EE}或V_{CC}电源电压的差值大于2.8V。例如，供电电压为+10V和-5V时，需将MSR_输出摆幅限制在-2.2V至+7.2V以内。因此，将IOS设置在+1.8V至+3.2V之间。如果IOS不在此范围内，则MSR_输出可能会产生箝位。可采用以下公式计算IOS的限制值：

$$最小V_{IOS} = V_{EE} + 6.8V$$

$$最大V_{IOS} = V_{CC} - 6.8V$$

用于最大电流量程的电流扩展器

MAX9951/MAX9952的输出电流最大值为±64mA，可使用外部缓冲放大器实现更大的电流范围(图5)。工作过程如下：

表8. 比较器真值表

$\overline{DISABLE}$	CONDITION	$\overline{DUTH_}$	$\overline{DUTL_}$
0	X	High-Z	High-Z
1	$V_{MSR_} > V_{THMAX_}$ and $V_{THMIN_}$	0	1
1	$V_{THMAX_} > V_{MSR_} > V_{THMIN_}$	1	1
1	$V_{THMAX_}$ and $V_{THMIN_} > V_{MSR_}$	1	0
1	$V_{THMIN_} > V_{MSR_} > V_{THMAX_}$*	0	0

**正常工作时需要$V_{THMAX_} > V_{THMIN_}$。但是$V_{THMIN_} > V_{THMAX_}$不会使比较器操作产生任何问题。*

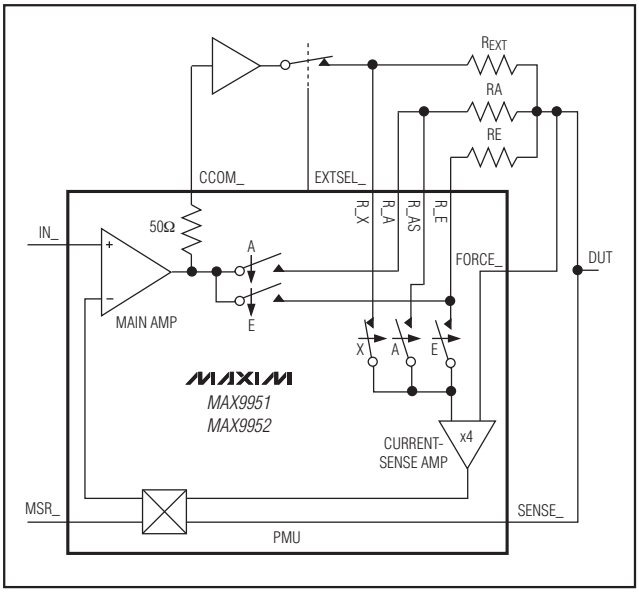


图5. 外部电流扩展

量程选择位EXTSEL_解码产生数字输出，该输出决定何时启动扩展器。CCOM_作为外部缓冲器的输入，内部串联一个50Ω限流电阻。将外部缓冲器的输出与外部电流检测电阻R_{EXT}以及器件的R_X端相连。连接R_{EXT}的另一端至FORCE_。确保使用低泄漏的外部开关。

电压箝位

电压箝位用于限制FORCE_输出，并工作于整个规定的电流范围内。从外部通过CLHI_和CLLO_设置箝位电压。由FORCE_的输出电压触发箝位功能，而与SENSE_输入电压无关。使能后，箝位仅在FI模式下起作用。采用比FORCE_高0.7V和比FORCE_低0.7V的箝位电压，以保证PMU正常工作。

电流限制

电流值处于满量程电流和电流限制值之间时，FORCE_限流电路(最大值 92mA)能确保性能良好的MSR_输出。电流大于正向满量程电流时，MSR_电压将大于+4V；电流小于负向满量程电流时，MSR_电压小于-4V。此外，利用串行接口B2位可实现2.5倍于标称电流范围的限流范围。表9给出了电流限制的工作情况。

反馈开关和测量开关的独立控制

两个单刀双掷开关(SPDT)用于设置PMU的工作模式。一个开关决定向输入反馈的是检测的DUT电流还是DUT电压，从而决定MAX9951/MAX9952是加载电流还是电压。另一个开关决定MSR_是检测DUT电流还是DUT电压。

表9. 电流限制

FMODE	RANGE	B2	CURRENT LIMIT
X	Any	0	65mA to 92mA
0	A	1	65mA to 92mA
0	B	1	5mA
0	C	1	500µA
0	D	1	50µA
0	E	1	5µA

除了通常的加载电压/测量电流(FVMI)和加载电流/测量电压(FIMV)模式外，这些开关的独立控制和HI-ZFORCE状态还可实现更加灵活的工作模式。MAX9951/MAX9952支持以下八种模式：

- FVMI
- FIMV
- FVMV
- FIMI
- FNMV
- FNMI (仅范围E)
- 终端/测量V
- 终端/测量I

图6给出了加载电压/测量电流模式的内部通路结构。在加载电压/测量电流模式下，电流流过适当的外部检测电阻(R_A至R_E)并在MSR_输出端提供一个电压。SENSE_采样DUT上的电压，并将经过缓冲的结果反馈回电压放大器的反相输入端。MSR_输出电压与FORCE_电流成正比，并符合以下公式：

$$V_{MSR_} = I_{FORCE_} \times R_{SENSE} \times 4$$

图7给出了加载电流/测量电压模式的内部通路结构。在加载电流/测量电压模式下，适当的外部检测电阻(R_A至R_E)为电压放大器的反相输入提供反馈电压。SENSE_采样DUT上的电压，并在MSR_输出端提供缓冲结果。

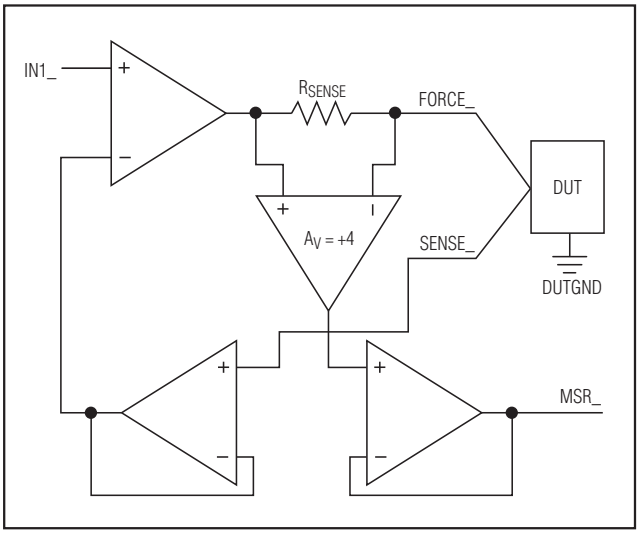


图6. 加载电压/测量电流功能框图

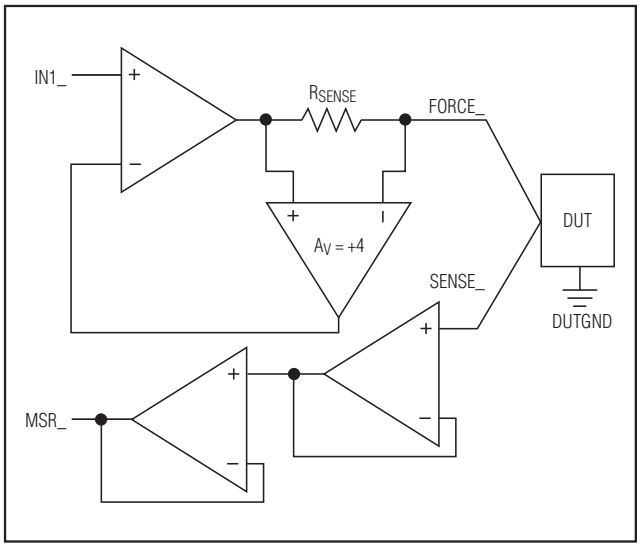


图7. 加载电流/测量电压功能框图

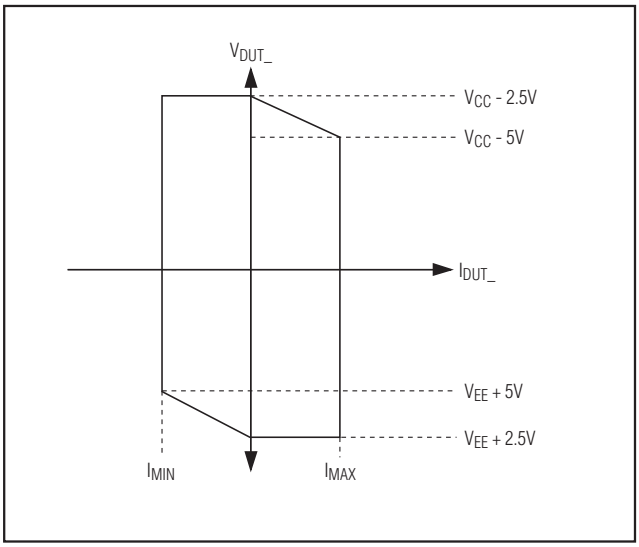


图8. PMU加载输出范围

高阻状态

FORCE_、MSR_和比较器输出具有独立的高阻抗控制功能，可以将它们置为高阻抗、低泄漏状态。高阻态可使MSR_和比较器输出能与其它PMU测量和比较器输出实现总线连接。FORCE_输出的高阻态可实现表5给出的附加工作模式，在一些应用中可省去串联继电器。

上电时FORCE_、MSR_和比较器输出为高阻状态。

输入信号选择

两个输入信号IN0_和IN1_的任一个都可以控制加载电压和加载电流。在这种情况下，两个输入信号代表两种加载值，可通过串行接口或INSEL_进行选择。或者，每个输入信号可专门控制一个加载功能(即电压或电流)。

短路保护

FORCE_和SENSE_输入与任何电源电压发生短路时，都会受到保护而免受损坏。

工作模式和量程变化时的瞬态过程

MAX9951/MAX9952采用先合后断的开关过程，以减小脉冲干扰。集成电压箝位功能同样降低了输出的脉冲干扰。

DUT电压摆幅与DUT电流和电源电压的关系

以下几种因素限制了PMU所能提供的实际DUT电压：

- 器件放大器和其它集成电路所需的余量；典型值比每个电源电压低2.5V，与负载无关。
- 电流量程选择电阻以及与检测电阻串联的内部电路所产生的电压跌落。最大电流时，总体电压跌落的典型值为2.5V。
- 电源电压的波动。
- DUT地与PMU地的相对电压变化。

忽略第三和第四项的影响，图8给出了PMU的加载输出范围。对于零DUT电流，DUT电压摆幅为(V_{EE} + 2.5V)和(V_{CC} - 2.5V)之间。对于较大的正向DUT电流，正电压摆幅线性降低，并在最大电流时降至(V_{CC} - 5V)。类似地，对于较大的负向DUT电流，负电压摆幅也线性降低，并在最大电流时降至(V_{EE} + 5V)。

地、DUT地和IOS

MAX9951/MAX9952具有两个局部地，AGND (模拟地)和DGND (数字地)。在PCB上将AGND和DGND连接在一起。在一个典型的ATE系统中，PMU加载电压以DUT地为参考。在这种情况下，输入电压IN0_和IN1_以DUT地为参考。类似地，IOS也以DUT地为参考。如果不需要对电流控制和测量电压进行偏置，连接IOS至DUT地电位。

MSR_输出以DUT地为参考。

建立时间和补偿电容

*Electrical Characteristics*表中的数据对*功能框图*中的电路进行了说明，框图中包括一个与所有检测电阻并联的补偿电容(C_X_)。直接在检测电阻R_A、R_B、R_C、R_D和R_E上分别并联电容CRA、CRB、CRC、CRD和CRE，可对每个量程分别进行优化。

检测电阻上的并联电容组合与主放大器补偿电容CM_一起保证了最大预期负载电容时的稳定性，同时优化了给定负载下的建立时间。

数字输入(SCLK、DIN、$\overline{CS}$和$\overline{LOAD}$)

数字输入具有滞回特性，可降低噪声干扰，并能兼容于边沿变化缓慢的光隔离器件。

温度监视器

每个器件提供一个温度输出信号TEMP，在管芯温度为+25°C (298K)时其标称输出电压为2.98V。该输出电压以10mV/°C的比率随温度正比例变化。温度传感器的输出阻抗为15kΩ (典型值)。采用以下公式确定管芯温度：

$$T_{DIE} = (100) \times V_{TEMP} - 273\ [°C]$$

裸焊盘

裸焊盘内部偏置连接至V_{EE}。连接至大面积地层或散热器，以改善散热。不要将其作为电气连接点。不要对EP进行电气连接或者可以将其连接至V_{EE}，不要将EP连接至地。

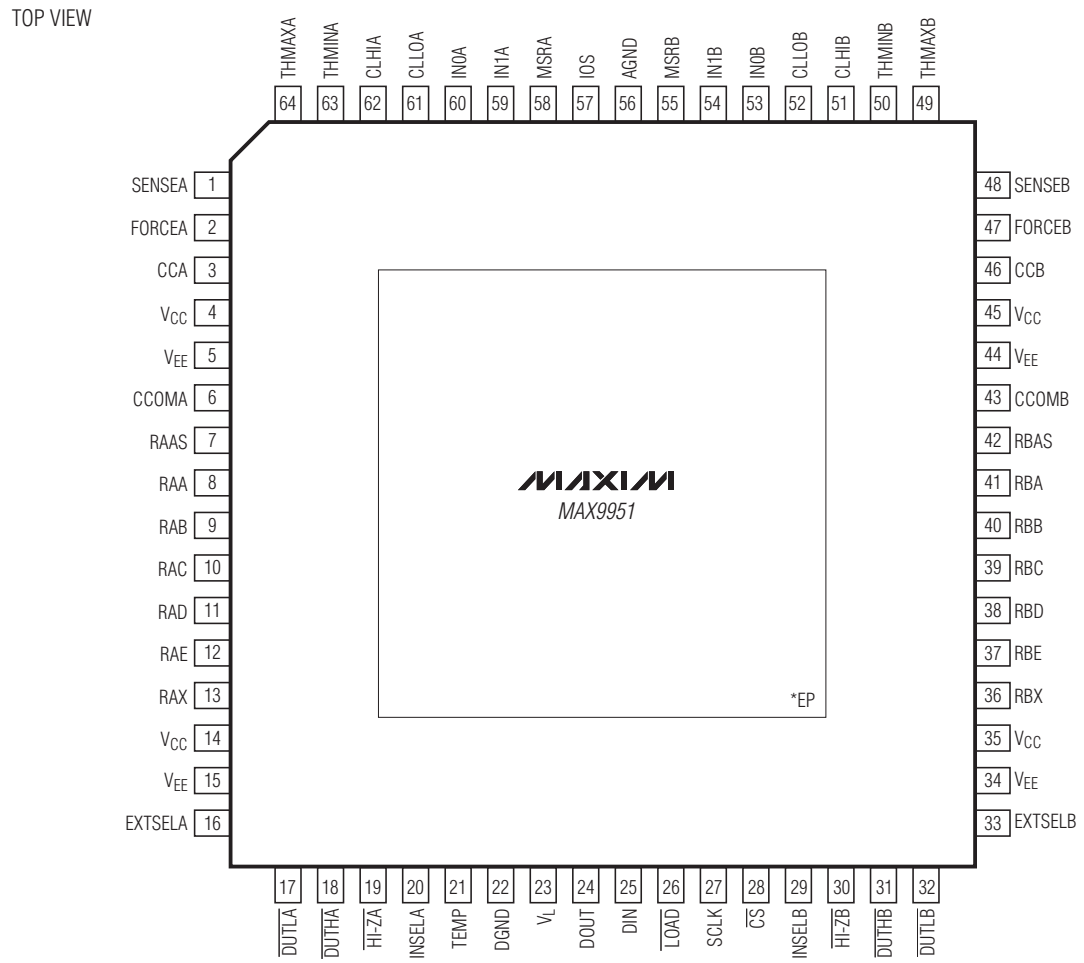
选型指南

PART	DESCRIPTION
MAX9951DCCB	Internal 10kΩ force-sense resistor
MAX9951FCCB	External force-sense resistor
MAX9952DCCB	Internal 10kΩ force-sense resistor
MAX9952FCCB	External force-sense resistor

芯片信息

PROCESS: BiCMOS

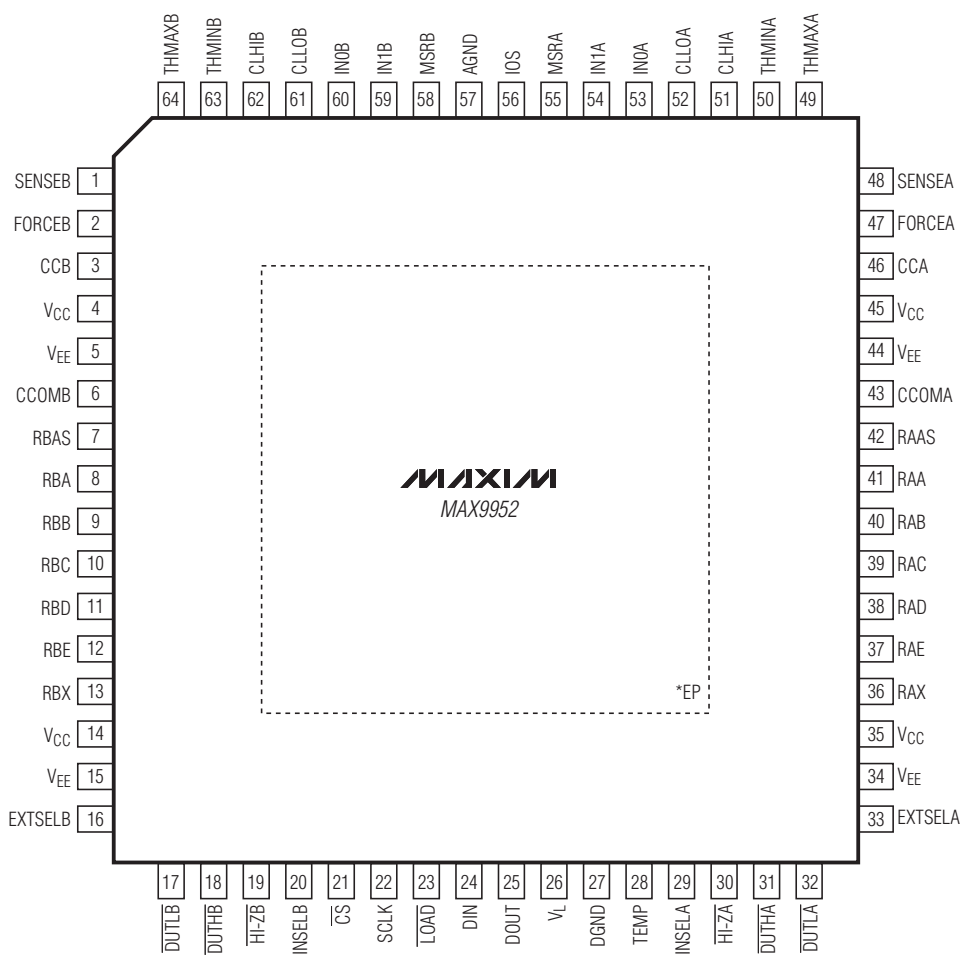
引脚配置



TQFP-EPR

*EP = EXPOSED PAD.

引脚配置(续)



TQFP-EP

*EP = EXPOSED PAD.

封装信息

如需最近的封装外形信息和焊盘布局，请查询**china.maxim-ic.com/packages**。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	文档编号
64 TQFP-EPR	C64E-6	21-0084
64 TQFP-EP	C64E-9R	21-0162

修订历史

修订号	修订日期	说明	修改页
4	11/09	更正了图1、图2和图3中的位顺序，更新了*定购信息*，增加了裸焊盘的相关信息。	1, 11, 13, 14, 21, 22, 23
5	5/10	更新了*Absolute Maximum Ratings*部分；更正了时序图和相关的说明，使工作过程更加清晰明了；采用位名称、而不是位号进行表示。	2, 9, 13, 15–19

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

© 2010 Maxim Integrated Products

Maxim是 Maxim Integrated Products, Inc. 的注册商标。