



10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

MAX6966/MAX6967

概述

MAX6966/MAX6967串口外设可为微处理器提供10个额定电压为7V的I/O端口。

每个端口可单独配置为以下方式之一：

- 20mA 恒流LED驱动器（静态或脉宽调制（PWM））。
- 10mA 恒流LED驱动器（静态或PWM）。
- 开漏逻辑输出。
- 带过压保护的施密特逻辑输入。

内置模拟LED亮度调节与开关方式LED亮度控制，由以下部分构成：

- 每路输出提供独立的8位PWM控制。
- 每路输出提供独立的1位模拟控制（半/全）。
- 适用于所有LED输出的3位全局模拟控制。

10端口输出PWM时序可选择错相方式，即相邻端口相位相差45°使PWM负载电流分布在八个时间段，有利于均化电源电流，并减小RMS电流。

MAX6966/MAX6967可配置为在关断模式下，当 $\overline{CS}$ 输入一个持续时间至少为3ms的脉冲时唤醒。这种硬件唤醒功能允许电源管理控制器或类似的ASIC以预置的LED亮度配置启动MAX6966/MAX6967。

关断过程可配置为：等待4s，在1/16s至4s时间段内吸入电流递减至零，最后完全关断。关断后的唤醒过程也可同样设为在1/16s至4s时间段内进行。

MAX6966/MAX6967支持热插拔。所有端口引脚在断电（ $V_+ = 0V$ ）后保持高阻，最大耐压为8V。

DOUT/OSC引脚可配置为串行数据输出或可选的PWM时钟输入。MAX6966上电后，缺省输出为DOUT模式，MAX6967缺省状态为OSC输入。

对于不带恒流控制的类似产品，请参考MAX7317数据资料。

应用

LCD 背光	RGB LED驱动器
袖珍键盘背光	便携式设备
LED状态指示	蜂窝电话

特性

- ◆ 高速26MHz SPI™/QSPI™/MICROWIRE™兼容串口
- ◆ 2.25V至3.6V供电
- ◆ I/O端口上电后缺省状态为高阻（LED关断）
- ◆ I/O端口输入过压保护至7V
- ◆ I/O端口为额定7V开漏输出
- ◆ I/O端口输出为10mA或20mA、恒流静态/PWM LED驱动器，或开漏逻辑输出
- ◆ I/O端口支持热插拔
- ◆ 每个LED具有独立的8位PWM亮度控制
- ◆ 每路输出可任意选择是否采用PWM控制
- ◆ 采用简单的 $\overline{CS}$ 脉冲控制退出关断模式（热启动）
- ◆ 关断电流自动缓降
- ◆ 启动电流自动缓升
- ◆ 0.8μA（典型）、2μA（最大）关断电流
- ◆ 3mm x 3mm、高度为0.8mm的薄型QFN封装
- ◆ -40°C至+125°C工作温度范围

订购信息

PART	TEMP RANGE	PIN-PACKAGE	TOP MARK	PKG CODE
MAX6966ATE	-40°C to +125°C	16 Thin QFN 3mm x 3mm x 0.8mm	ACF	T1633-4
MAX6966AEE	-40°C to +125°C	16 QSOP	—	—
MAX6967ATE	-40°C to +125°C	16 Thin QFN 3mm x 3mm x 0.8mm	ACG	T1633-4
MAX6967AEE	-40°C to +125°C	16 QSOP	—	—

SPI/QSPI是Motorola, Inc. 的商标。

MICROWIRE是National Semiconductor Corp. 的商标。



Maxim Integrated Products 1

本文是Maxim正式英文资料的译文，Maxim不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误，如需确认任何词语的准确性，请参考Maxim提供的英文版资料。

索取免费样品和最新版的数据资料，请访问Maxim的主页：www.maxim-ic.com.cn。

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

ABSOLUTE MAXIMUM RATINGS

Voltage (with respect to GND)

V+	-0.3V to +4V
SCLK, DIN, $\overline{CS}$, DOUT/OSC	-0.3V to (V+ + 0.3V)
P ₋	-0.3V to +8V
DC Current into P ₋	24mA
DC Current into DOUT/OSC	10mA
Total GND Current	280mA

Continuous Power Dissipation

16-Pin QSOP (derate 8.3mW/°C over T _A = +70°C)	...667mW
16-Pin QFN (derate 14.7mW/°C over T _A = +70°C)	...1176mW
Operating Temperature Range (T _{MIN} to T _{MAX})	..-40°C to +125°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Typical Operating Circuit, V+ = 2.25V to 3.6V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V+ = 3.3V, T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Operating Supply Voltage	V+			2.25		3.60	V
Output Load External Supply Voltage P0–P9	V _{EXT}					7	V
Standby Current (Interface Idle, CS Run Disabled, PWM Disabled, All Ports High Impedance)	I _{STBY}	$\overline{CS}$ at V+; other digital inputs at V+ or GND	T _A = +25°C		0.7	1.5	μA
			T _A = T _{MIN} to +85°C			1.7	
			T _A = T _{MIN} to T _{MAX}			1.9	
Supply-Current Interface Only (CS Run Enabled, PWM Disabled, All Ports High Impedance)	I ₊	f _{SCLK} = 26MHz, other digital inputs at V+ or GND; DOUT unloaded	T _A = +25°C		390	620	μA
			T _A = T _{MIN} to +85°C			680	
			T _A = T _{MIN} to T _{MAX}			730	
Delta Supply Current per 10mA Port (Interface Idle, Global Current Register Set to 0x07, One Port's Output Register Set to 0x02 and Its Output Current Register Bit Cleared; All Other Ports' Output Registers Set to 0x00, 0x01, or 0xFF)	ΔI ₊₁₀	Digital inputs at V+ or GND	T _A = +25°C		1.58	1.8	mA
			T _A = T _{MIN} to +85°C			1.9	
			T _A = T _{MIN} to T _{MAX}			2	
Delta Supply Current per 20mA Port (Interface Idle, Global Current Register Set to 0x07, One Port's Output Register Set to 0x02 and Its Output Current Register Bit Set; All Other Ports' Output Registers Set to 0x00, 0x01, or 0xFF)	ΔI ₊₂₀	Digital inputs at V+ or GND	T _A = +25°C		3.2	3.6	mA
			T _A = T _{MIN} to +85°C			3.8	
			T _A = T _{MIN} to T _{MAX}			4.0	

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

ELECTRICAL CHARACTERISTICS (continued)

(Typical Operating Circuit, $V_+ = 2.25V$ to $3.6V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_+ = 3.3V$, $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Input High Voltage (P0–P9, DIN, SCLK, $\overline{CS}$, OSC)	V _{IH}	P0–P9: output register set to 0x01		0.7 x V ₊			V
Input Low Voltage (P0–P9, DIN, SCLK, $\overline{CS}$, OSC)	V _{IL}	P0–P9: output register set to 0x01				0.3 x V ₊	V
Input Leakage Current (P0–P9, DIN, SCLK, $\overline{CS}$, OSC)	I _{IH} , I _{IL}			-0.2		+0.2	μA
Input Capacitance (P0–P9, DIN, SCLK, $\overline{CS}$, OSC)		(Note 2)			10		pF
Port Nominal Sink Constant Current (P0–P9) (Global Current Register Set to 0x07)	I _{OUT}	Output register set to 0x02, V ₊ = 3.3V, V _{EXT} - V _{LED} = 1V to 2.5V (Note 3)	T _A = +25°C	19.3	20	21.1	mA
				9.5	10	10.7	
			T _A = T _{MIN} to +85°C	18.8		21.8	
				9.1		11.0	
Port Logic Output Low Voltage (P0–P9)	V _{OLP_}	Output register set to 0x00, I _{SINK} = 0.5mA				0.4	V
Port Logic Output Low Short- Circuit Current (P0–P9)		Output register set to 0x00, V _{OLP_} = 5V			10.8	20	mA
Port Slew Time		From 20% current to 80% current			2		μs
Port Sink Constant-Current Matching	ΔI _{OUT}	T _A = +25°C, V ₊ = 3.3V, V _{EXT} - V _{LED} = 1.4V, I _{OUT} = 20mA			±1.5	±4	%
		T _A = +25°C, V ₊ = 3.3V, V _{EXT} - V _{LED} = 1.4V, I _{OUT} = 10mA			±2	±5	
Output High Voltage (DOUT)	V _{OHDOUT}	I _{SOURCE} = 6mA		V ₊ - 0.3V			V
Output Low Voltage (DOUT)	V _{OLDOUT}	I _{SINK} = 6mA		0.3			V

MAX6966/MAX6967

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

TIMING CHARACTERISTICS

(Typical Operating Circuit, $V_+ = 2.25V$ to $3.6V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_+ = 3.3V$, $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Internal PWM Clock Frequency	f_{INT}		27000		45000	Hz
External PWM Clock Frequency	f_{OSC}				100	kHz
SCLK Clock Period	t_{CP}		38.4			ns
SCLK Pulse Width High	t_{CH}		19			ns
SCLK Pulse Width Low	t_{CL}		19			ns
$\overline{CS}$ Fall to SCLK Rise Setup Time	t_{CSS}		9.5			ns
SCLK Rise to $\overline{CS}$ Rise Hold Time	t_{CSH}		0			ns
DIN Setup Time	t_{DS}		9.5			ns
DIN Hold Time	t_{DH}		0			ns
Output Data Propagation Delay	t_{DO}				21	ns
DOUT Output Rise and Fall Times	t_{FT}	$C_{LOAD} = 20pF$			10	ns
Minimum $\overline{CS}$ Pulse High	t_{CSW}		38.4			ns
$\overline{CS}$ Pulse Low to Not Activate CS Run	t_{CSRUN}	CS run enabled			640	μs
$\overline{CS}$ Pulse Width to Activate CS Run	t_{CSRUN}	CS run enabled	3			ms

Note 1: All parameters tested at $T_A = +25^\circ C$. Specifications over temperature are guaranteed by design.

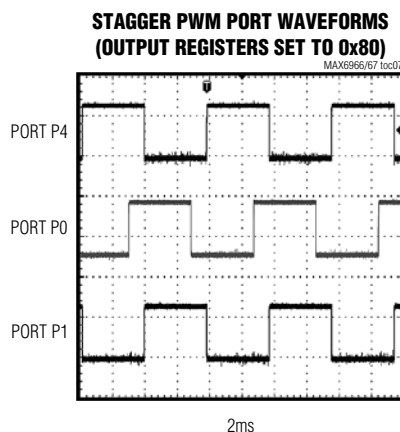
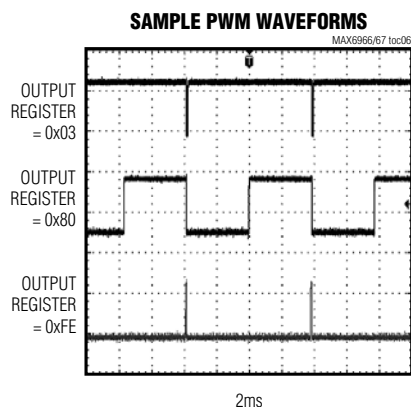
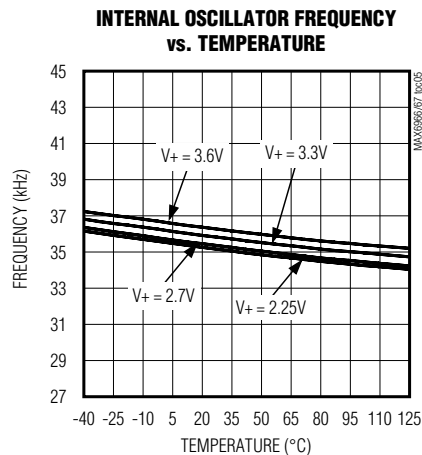
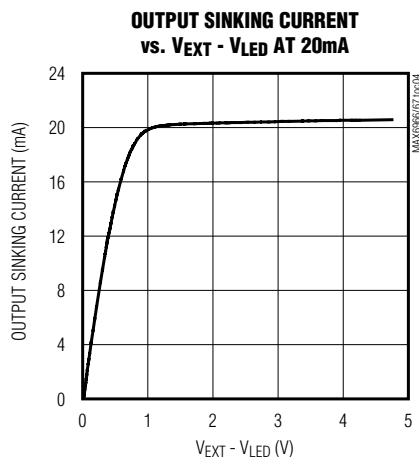
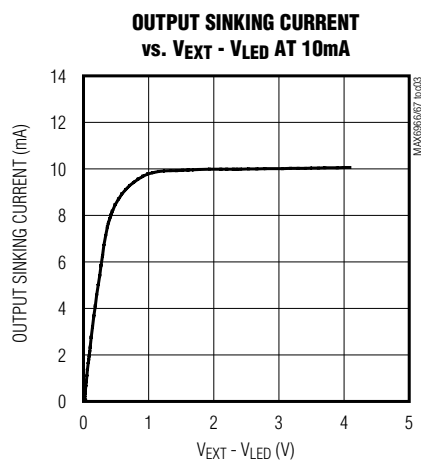
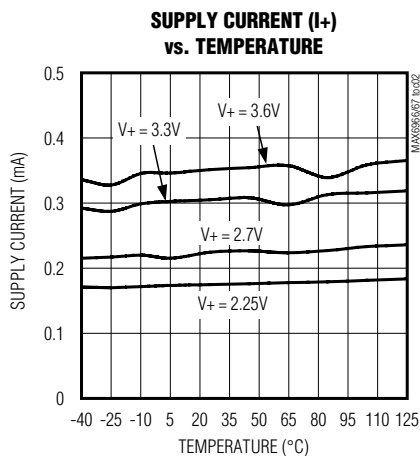
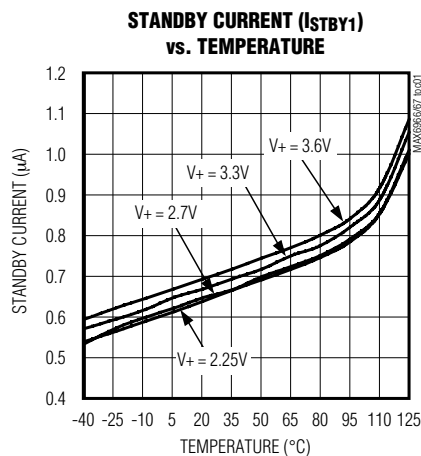
Note 2: Guaranteed by design.

Note 3: Port current is factory trimmed to meet a median sink current of 20mA and 10mA over all 10 ports. The ΔI_{OUT} specification guarantees current matching between ports.

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

典型工作特性

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

引脚说明

引脚		名称	功能
QSOP	TQFN		
1	15	SCLK	串行时钟输入。在SCLK的上升沿，数据移入内部移位寄存器。在SCLK的下降沿，数据由DOUT同步输出。SCLK仅在 $\overline{CS}$ 为低电平时有效。
2	16	$\overline{CS}$	片选输入。 $\overline{CS}$ 为低电平时，串行数据载入移位寄存器。在 $\overline{CS}$ 上升沿锁存最后16位数据。
3-7, 9-13	1-5, 7-11	P0-P9	I/O端口。P0至P9可配置为开漏、额定最大吸入电流为20mA的输出，或者作为CMOS逻辑输入，也可作为开漏逻辑输出。负载应连到不超过7V的电源。
8	6	GND	地
14	12	DOUT/OSC	串行数据输出。DIN输入数据在15.5个时钟周期后在DOUT输出。该引脚可用于以菊花链形式连接多个器件或进行数据回读，输出为推挽形式。 OSC输入。可采用最大100kHz的方波CMOS时钟作为PWM时钟源。 MAX6966上电时，缺省DOUT/OSC状态为DOUT输出。 MAX6967上电时，缺省DOUT/OSC状态为OSC输入。
15	13	DIN	串行数据输入。DIN数据在SCLK上升沿载入内部16位移位寄存器。
16	14	V+	电源电压正极。采用0.1 μ F陶瓷电容旁路V+至GND。
—	PAD	裸露焊盘	封装底面裸露焊盘。连至GND。

快速入门指南

本节讲述上电时怎样配置MAX6966或MAX6967。

软件工程师可以将本节内容作为器件初始化指南，硬件工程师可从本节快速了解器件的性能和特征。

- 1) **上电前**，P0至P9所有10个I/O端口均为高阻。可以接最大+7V的输入或者是连接到不超过+7V的独立供电的负载。SPI总线输入 (SCLK、 $\overline{CS}$ 、DIN) 没有过压保护，不能由超过V+ 的电压驱动。
- 2) **上电后**，P0至P9所有10个I/O端口保持高阻。可以接最大+7V的输入或者是与V+ (也可以是不超过+7V的独立电源) 相连的负载。尽管这些端口是高阻状态，但是并没有被配置为逻辑输入。不管I/O端口如何连接，器件处于关断模式，消耗最小的电源电流。
- 3) **决定DOUT/OSC引脚用作SPI数据输出还是PWM时钟输入**，对应选择MAX6966还是MAX6967。如果任一端口用于逻辑输入，或写后需要进行校验读，可将

DOUT/OSC配置为DOUT。注意，MAX6966和MAX6967的DOUT/OSC均可配置为DOUT输出或OSC时钟输入，差别只是上电时的缺省配置不同。

- 4) **为10个I/O端口分配不同的功能**。所有端口特性相同，因此，可根据软件需要或布板考虑进行端口功能分配。任何端口均可设置为：恒流LED驱动 (静态或PWM)、开漏逻辑输出、逻辑输入。如果用作恒流驱动的端口少于10个，请参考应用信息部分，详细了解如何调整优化PWM相位，实现最小负载电源电流调制。
- 5) **决定怎样实施LED亮度控制**。MAX6966/MAX6967可提供：
 - 每路恒流输出、独立的8位PWM控制。
 - 每路恒流输出、独立的1位模拟控制 (半/全)。
 - 全局3位模拟控制，用于所有恒流输出。

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

对LED的亮度控制要综合平衡电流控制精度、噪声抑制和软件复杂程度：

- 对于每个LED需要单独进行亮度配置的应用，采用8位PWM控制加1位模拟控制，可实现9位独立的LED亮度控制。
 - 对于相同LED亮度配置的绝对最大精度，采用8位PWM控制加1位模拟控制，再加3位全局模拟控制，可实现12位LED亮度控制。
 - 对于无法采用PWM的低噪声应用，可采用1位独立模拟控制。如果所有的LED采用相同的亮度配置，1位模拟控制加3位全局模拟控制可实现4位静态LED亮度控制。
 - 如果10mA/20mA的标准半/全恒流配置不能满足要求，可采用3位全局模拟控制来减小所有恒流输出电流。
- 6) 仔细进行PC板布板。MAX6966/MAX6967在PWM应用中为开关调制电流模式，因此MAX6966/MAX6967和负载电源需要严格的去耦电路，以降低传导噪声。由于串口速度较快，如果走线较长，需要进行简单的过冲衰减匹配。

详细说明

MAX6966/MAX6967为通用输入/输出 (GPIO) 外设，可提供P0至P9共10个I/O端口，通过高速SPI兼容串口控制。这10个I/O端口可配置为逻辑输入、开漏逻辑输出和恒流吸入的任意组合，无论作为逻辑输入、开漏逻辑输出，还是恒流吸入，端口都可承受独立于MAX6966或MAX6967电源的7V电压。

配置为恒流吸入的输出端口，可设为吸入10mA或20mA的恒流。静态端口电流可为静态，也可以是占空比为3/256至254/256的PWM波形，以减小平均电流。

端口配置为开漏逻辑输出时，其吸入电流能力相对较弱，但仍能满足正常逻辑电平输出的要求。开漏逻辑输出通常需要上拉电阻连接到适当的正电源，以提供逻辑高电平参考。弱驱动能力意味着短路电流较低，即使不慎由配置为逻辑输出的端口驱动LED，也不会对LED造成损坏。

MAX6966/MAX6967的10个端口输出可同时承载最大20mA的额定负载。端口配置选项在表1中列出。

表 1. 端口配置选项

PORT TYPE	OUTPUT REGISTER CODE	BEHAVIOR OUT OF SHUTDOWN (CONFIGURATION REGISTER BIT D0 = 1)	BEHAVIOR IN SHUTDOWN (CONFIGURATION REGISTER BIT D0 = 0)	APPLICATION NOTES
Low-logic output	0x00	Logic-low output, not constant current		Lowest supply current unaffected by shutdown
High-logic output	0x01	Logic-high output with external pullup resistor; otherwise, high impedance		
Logic input		CMOS logic input		
Constant-current static sink output	0x02	Static constant-current sink output	High impedance	Full constant-current drive with no PWM noise
Constant-current PWM output	0x03–0xFE	PWM constant-current sink output		Adjustable constant current
LED off	0xFF	Logic-high output with external pullup resistor; otherwise, high impedance		LED off

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

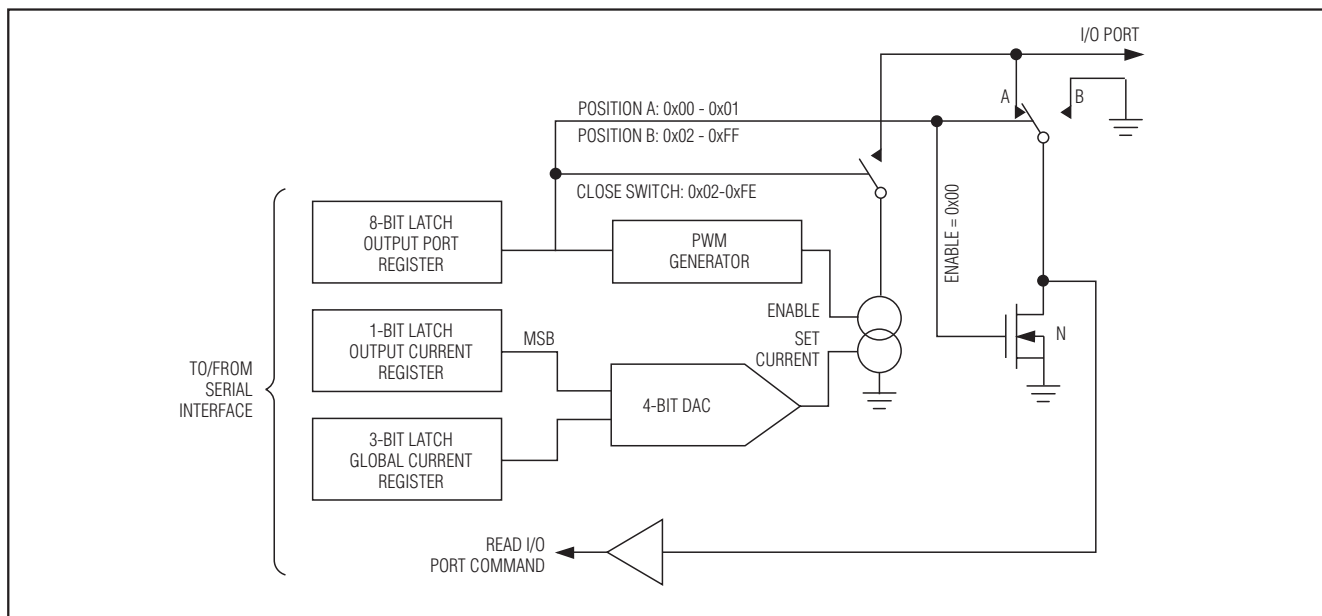


图1. I/O端口简化原理图

图1是MAX6966/MAX6967的I/O端口结构。I/O端口P0至P9上电时，缺省配置为高阻，因此LED或其它端口负载不会吸入电流，输入端口也不工作。

待机模式和工作电流

当所有的端口配置为逻辑输入输出（所有输出寄存器配置为0x00或0x01）或LED关断（输出寄存器配置为0xFF）时，MAX6966/MAX6967电源电流最低，即待机模式。

当采用PWM亮度控制时（一个或多个输出寄存器配置在0x03至0xFE之间），由于内部PWM电路运转，工作电流将会增加。

当端口配置为低电平有效的恒流输出时（输出寄存器配置在0x02至0xFE之间），即使端口未接负载，工作电流也会增加。电流增加的原因是端口内部电流镜开始工作，为输出提供准确的恒流吸入。每个输出均有一个门控电流镜，每个电流镜只在需要时工作。PWM模式下，电流镜仅在输出导通时启用。这表明工作电流会随着串口控制下恒流输出的通、断，以及PWM亮度控制而变化。

关断模式

关断模式下，所有配置为恒流输出的端口（输出寄存器值在0x02至0xFE之间）均关断，进入高阻状态，如同寄存器配置为0xFF一样。此时并不影响配置为逻辑输入或输出（输出寄存器配置为0x00或0x01）的端口（表1）。作为GPIO的任何端口在关断模式下仍旧全速运转，利用串口，可在任何时刻读取端口输入，并通过端口输出。因此MAX6966/MAX6967可用作逻辑输入、逻辑输出、PWM LED驱动器及其组合，其中只有LED驱动器在关断模式下自动关断。

MAX6966/MAX6967在配置寄存器（表4）的启动位（D0位）清零后进入关断模式。通过串口将启动位置位，或采用下面将要讨论的CS启动选项，可以使MAX6966/MAX6967退出关断模式。关断模式下，MAX6966/MAX6967可正常地由串口配置和控制。关断模式下可以访问所有寄存器，关断模式不修改任何寄存器。退出关断模式时，配置为恒流输出的端口将立即以当前PWM值对应的电流启动。

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

在关断模式下，如果一个端口由静态逻辑低 (0x00) 或者静态逻辑高 (0x01) 变为恒流值 (0x02至0xFE)，该输出将自动关断 (逻辑高电平或高阻)，与其它被关断的恒流输出表现一样。退出关断模式时，也与其它恒流输出一样，启动新的恒流输出。

在关断模式下，如果一个端口由恒流值 (0x02至0xFE) 改变为静态逻辑低 (0x00) 或者静态逻辑高 (0x01)，则输出立刻配置为该值，作为GPIO输出。当退出关断模式时，与其它GPIO输出一样，新的GPIO输出不受影响。

CS启动选项

通过配置，MAX6966/MAX6967在 $\overline{CS}$ 输入较长时间的脉冲时将退出关断状态，可替代通常由串口向配置寄存器写入数据的方法。当使能CS启动选项时，在 $\overline{CS}$ 上出现的大于最短时间的脉冲可将配置寄存器启动位置位，使驱动器退出关断状态，并激活任何预设的缓升过程。SPI接口速率必须大于最低数据速率，以确保在16位数据传输过程中，低电平有效的 $\overline{CS}$ 脉冲不会被误认为CS启动命令。

CS启动时序采用PWM时钟，即内部标称的32kHz振荡器或由用户提供的、在DOUT/OSC引脚输入的时钟 (参见PWM时钟部分，了解PWM时钟配置的详细信息)。

在 $\overline{CS}$ 端输入的能够触发CS启动、并使驱动器退出关断状态的最短脉冲长度为256至257个PWM时钟周期。对于内部振荡器，该时间是 $257 / 27000 = 9.52\text{ms}$ 。对于外部PWM时钟，该时间为 $257 / \text{OSC}$ ，当OSC配置为所允许的最大100kHz时等于2.57ms。

$\overline{CS}$ 上确保不会触发CS启动 (使能时) 的最长脉冲为255个PWM时钟周期。对于内部振荡器，该时间是 $255 / 45000 = 5.66\text{ms}$ 。由于在一次串口数据传输中 $\overline{CS}$ 要保持16个时钟周期的低电平，最低2.83kHz的SCLK频率可确保不触发CS启动。对于外部PWM时钟，该时间是 $255 / \text{OSC}$ ，当OSC配置在所允许的最大100kHz时等于2.55ms。

SPI串口电路和CS启动电路相互独立。SCLK和DIN上的操作不影响CS启动电路。MAX6966/MAX6967较慢的SPI传输在进行有效数据传输时 (读或写) 可同时触发退出关断模式。CS启动操作 (如将配置寄存器启动位置位) 发生在任何同步传输的数据被处理之前。由于CS启动动作将启动位置位后才执行数据传输中的写命令，这意味着包含将配置寄存器启动位清零写命令的低速数据传输是可行的。

在多数应用中，最低的数据速率低于SPI接口速率。即使不是这样，仍可以使用CS启动。对于MAX6966/MAX6967进入关断状态，并且CS启动使能的情况，MAX6966/MAX6967的一些端口配置为逻辑输入或输出，这些端口在关断状态下仍需进行访问。由于SPI接口速度较慢，任何数据传输都会使MAX6966/MAX6967退出关断状态。那么，在关断状态下如何实现对I/O端口的访问呢？答案是先发送写配置寄存器命令，禁止CS启动 ($D1 = 0$) 并激活关断 ($D0 = 0$)。在MAX6966/MAX6967关断状态下，对其它寄存器进行访问。最后，重新写配置寄存器，使能CS启动 ($D1 = 1$) 并激活关断 ($D0 = 0$)，恢复初始状态。

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

寄存器结构

MAX6966/MAX6967内置16个内部寄存器，地址范围为0x00至0x09和0x10至0x15的寄存器用来对外设进行配置和控制（表2）。0x0E和0x0F两个地址并不存储任何数据，仅在读操作时返回端口输入状态。0x0A至0x0D四个地址

允许将同样的数据写入多个寄存器，从而简化软件操作。空操作地址，0x20，在读写时不产生任何操作，在访问多个级联的MAX6966/MAX6967器件时，作为一个虚拟寄存器。

表2. 寄存器地址映射

REGISTER	COMMAND ADDRESS								HEX CODE
	D15	D14	D13	D12	D11	D10	D9	D8	
Port P0 output level or PWM	R/W	0	0	0	0	0	0	0	0x00
Port P1 output level or PWM	R/W	0	0	0	0	0	0	1	0x01
Port P2 output level or PWM	R/W	0	0	0	0	0	1	0	0x02
Port P3 output level or PWM	R/W	0	0	0	0	0	1	1	0x03
Port P4 output level or PWM	R/W	0	0	0	0	1	0	0	0x04
Port P5 output level or PWM	R/W	0	0	0	0	1	0	1	0x05
Port P6 output level or PWM	R/W	0	0	0	0	1	1	0	0x06
Port P7 output level or PWM	R/W	0	0	0	0	1	1	1	0x07
Port P8 output level or PWM	R/W	0	0	0	1	0	0	0	0x08
Port P9 output level or PWM	R/W	0	0	0	1	0	0	1	0x09
Write ports P0 through P9 with same output level or PWM	0	0	0	0	1	0	1	0	0x0A
Read port P0 output level or PWM	1								
Write ports P0 through P3 with same output level or PWM	0	0	0	0	1	0	1	1	0x0B
Read port P0 output level or PWM	1								
Write ports P4 through P7 with same output level or PWM	0	0	0	0	1	1	0	0	0x0C
Read port P4 output level or PWM	1								
Write ports P8 or P9 with same output level or PWM	0	0	0	0	1	1	0	1	0x0D
Read port P8 output level or PWM	1								
Read ports P7 through P0 inputs	1	0	0	0	1	1	1	0	0x0E
Read ports P9 and P8 inputs	1	0	0	0	1	1	1	1	0x0F
Configuration	R/W	0	0	1	0	0	0	0	0x10
Ramp-down	R/W	0	0	1	0	0	0	1	0x11
Ramp-up	R/W	0	0	1	0	0	1	0	0x12
Output current ISET70	R/W	0	0	1	0	0	1	1	0x13
Output current ISET98	R/W	0	0	1	0	1	0	0	0x14
Global current	R/W	0	0	1	0	1	0	1	0x15
No-op	R/W	0	1	0	0	0	0	0	0x20
Factory reserved; do not write to this register	R/W	1	1	1	1	1	0	1	0x7D

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

上电初始化

上电时所有控制寄存器复位 (表3)。上电状态将I/O端口P0至P9置为高阻，器件进入关断模式。这意味着任何LED (或其它) 负载均被关断，MAX6966/MAX6967进入最低功耗状态。

动禁止，MAX6966/MAX6967的工作电流降至最低。如果需要精确或同步的PWM频率，可采用最大100kHz的用户时钟替代内部32kHz振荡器。该时钟由双功能DOUT/OSC引脚引入，该引脚可通过配置寄存器中的OSC位 (表4)，在端口输出和时钟输入间进行切换。

PWM时钟

一个内部32kHz振荡器用来产生PWM定时。如果所有输出端口均配置为静态电平，内部振荡器和PWM逻辑将自

表3. 上电初始化寄存器状态

REGISTER	POWER-UP CONDITION	ADDRESS CODE (HEX)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
Port P0 output level or PWM	Port 0 high impedance	0x00	1	1	1	1	1	1	1	1
Port P1 output level or PWM	Port 1 high impedance	0x01	1	1	1	1	1	1	1	1
Port P2 output level or PWM	Port 2 high impedance	0x02	1	1	1	1	1	1	1	1
Port P3 output level or PWM	Port 3 high impedance	0x03	1	1	1	1	1	1	1	1
Port P4 output level or PWM	Port 4 high impedance	0x04	1	1	1	1	1	1	1	1
Port P5 output level or PWM	Port 5 high impedance	0x05	1	1	1	1	1	1	1	1
Port P6 output level or PWM	Port 6 high impedance	0x06	1	1	1	1	1	1	1	1
Port P7 output level or PWM	Port 7 high impedance	0x07	1	1	1	1	1	1	1	1
Port P8 output level or PWM	Port 8 high impedance	0x08	1	1	1	1	1	1	1	1
Port P9 output level or PWM	Port 9 high impedance	0x09	1	1	1	1	1	1	1	1
Configuration (MAX6966 only)	Shutdown mode, CS run disabled, DOUT/OSC is DOUT output	0x10	0	0	0	0	0	0	0	0
Configuration (MAX6967 only)	Shutdown mode, CS run disabled, DOUT/OSC is OSC input		1							
Ramp-down	Fade disabled	0x11	0	0	0	0	0	0	0	0
Ramp-up	—	0x12	0	0	0	0	0	0	0	0
Output current ISET70	I _{PEAK} = 10mA for ports P7–P0	0x13	0	0	0	0	0	0	0	0
Output current ISET98	I _{PEAK} = 10mA for ports P9, P8	0x14	0	0	0	0	0	0	0	0
Global current	Full current	0x15	0	0	0	0	0	1	1	1

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

PWM时序和相位调整

PWM序列由256个32kHz的PWM时钟周期组成(图2)。端口的PWM占空比可在3/256至254/256之间独立配置。

通过配置寄存器(表4)中的错相位，PWM时序可置为两种方式。错相位清零时，所有PWM输出同时采用图2中的开关时序。同样PWM配置的输出将同时吸入负载电流。如果所有输出占空比均设为128/256，则一半时间内电流

吸入为零(所有负载关断)，而另一半时间电流吸入为满幅(所有负载接通)。

错相位位置后，10个端口的PWM输出之间错相一个PWM周期的32/256(即1/8)，在PWM周期内对端口输出开关时间进行分配(图3)。该错相方式降低了电源输出开关瞬变： di/dt ，以及峰值/均值电流。

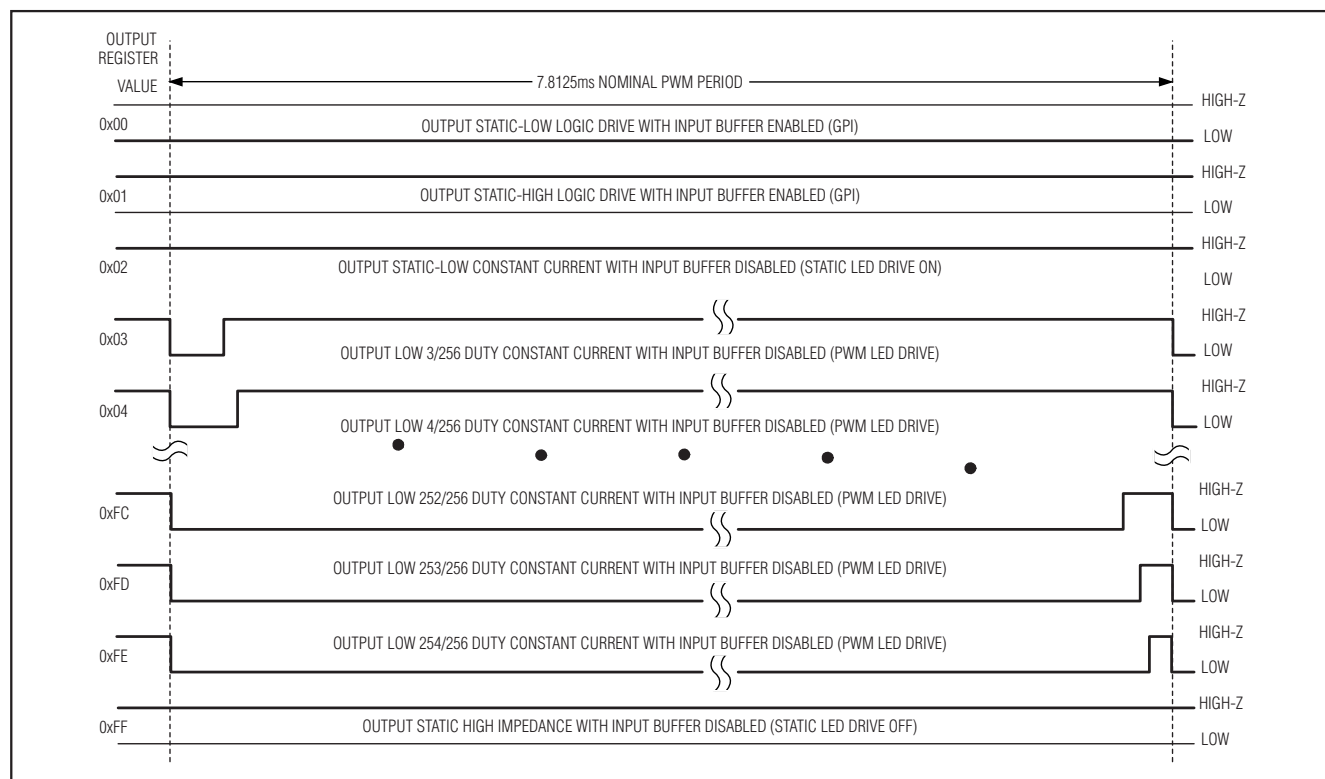


图2. 静态和PWM恒流波形

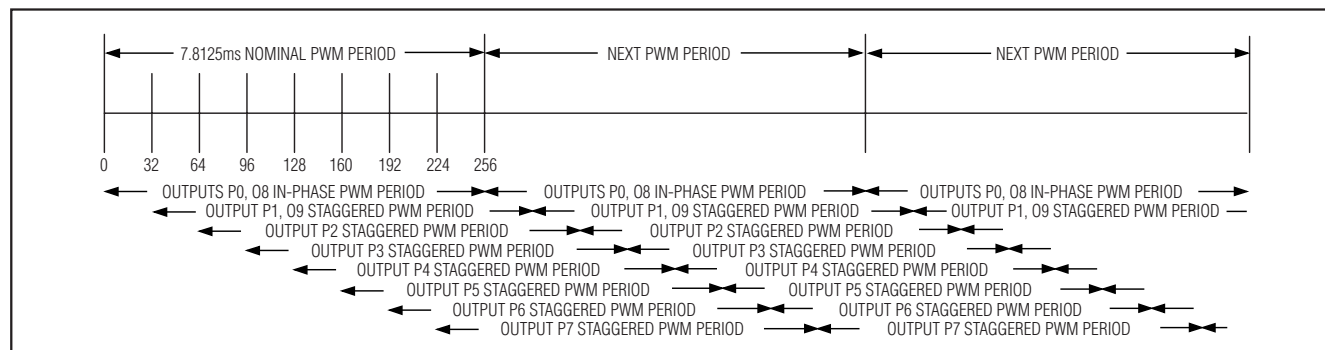


图3. 错相PWM波形

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

MAX6966/MAX6967

表4. 配置寄存器

REGISTER	R/W	ADDRESS CODE (HEX)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
CONFIGURATION		0x10	DOUT /OSC	X	PWM stagger	Hold-off status	Fade-off status	Ramp-up enable/ status	CS run	Shutdown/ run
Write device configuration	0		OSC	X	Stagger	Hold-off	Fade-off	Ramp-up enable	CS run	Run
Read-back device configuration	1							Ramp-up status		
Shutdown mode (CS run disabled) Put or keep device in shutdown, disable CS run	0		X	X	X	X	X	X	0	0
Shutdown mode (CS run enabled) Put or keep device in shutdown, enable CS run	0		X	X	X	X	X	X	1	0
Run mode (device is currently in run mode)	0		X	X	X	0 ⁺	0 ⁺	X	X	1
Run (exit shutdown) without ramp-up (device is currently in shutdown); bring device out of shutdown instantly, ignoring fade register setting	0		X	X	X	0 ⁺	0 ⁺	0	X	1
Run (exit shutdown) with ramp-up (device is currently in shutdown); bring device out of shutdown using fade register ramp-up setting	0		X	X	X	0 ⁺	0 ⁺	1	X	1
Run (abort shutdown sequence) (device is currently in hold-off/fade-off sequence to shutdown); bring device out of shutdown instantly, ignoring fade register setting	0		X	X	X	0 ⁺	1 ⁺	1	X	1
						1 ⁺	0 ⁺			
						1 ⁺	1 ⁺			
Status: shutdown mode	1		X	X	Stagger	0	0	0	CS run	0
Status: in fade-off sequence to shutdown mode	1		X	X	Stagger	0	1	0	CS run	0
Status: in hold-off sequence to shutdown mode	1		X	X	Stagger	1	0	0	CS run	0
Status: run mode	1		X	X	Stagger	0	0	0	CS run	1
Status: in ramp-up sequence to run mode	1		X	X	Stagger	0	0	1	CS run	1
PWM outputs are in phase	X		X	X	0	X	X	X	X	X
PWM outputs stagger phase	X		X	X	1	X	X	X	X	X
DOUT/OSC is DOUT output, PWM clock source is internal oscillator	X		0	X	X	X	X	X	X	X
DOUT/OSC is OSC input, PWM clock source is OSC	X		1	X	X	X	X	X	X	X

* 当前该位读取状态。

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

错相位应在MAX6966/MAX6967关断后置位或清零，否则，由于PWM基本时序改变，PWM控制的LED会出现闪烁。

配置寄存器

配置寄存器用于选择PWM输出相位、测试渐弱状态、使能关断状态下的硬件启动、关断或启动模式选择等 (表4)。

GPIO端口方向配置

P0至P9这10个I/O端口可配置为逻辑输入、逻辑输出和恒流输出的任意组合。端口设为逻辑输入时需要将该端口的输出寄存器设为0x01，输出设为高阻 (表6)。

输入端口寄存器

读输入端口寄存器时，返回配置为逻辑输入的I/O端口引脚处的逻辑电平 (表5)。向端口输出寄存器写入0x01，可将该端口配置为逻辑输入 (表5)。对于未被配置为逻辑输入的端口，输入端口寄存器在相应位返回逻辑0。

输入端口寄存器为只读寄存器。对输入寄存器的写操作将被忽略。

输出寄存器和PWM亮度控制

MAX6966/MAX6967采用一个8位寄存器对每个输出端口进行控制 (表6)。每个端口可配置为逻辑输入、开漏逻辑输出、电流和PWM占空比可调的恒流吸入。作为逻辑输入、逻辑输出和恒流吸入时，端口可承受与MAX6966或MAX6967电源电压无关的7V电压。

配置为恒流输出的端口吸入由输出电流寄存器 (表7) 和全局电流寄存器 (表8) 设置的恒定电流。该电流可以是静态电流，也可以是占空比为3/256至254/256的PWM输出，以减小平均电流。

0x00 至0x09这10个寄存器每个控制一个I/O端口 (表6)。0x0B至0x0F这5个伪寄存器允许使用一个命令向多个输出寄存器写入相同数据，将一组输出设为相同值。

可采用内部32kHz振荡器或DOUT/OSC上的外部时钟来产生LED亮度控制的PWM时序。配置寄存器D7位 (表4) 用来选择PWM时钟源。MAX6966上电缺省配置采用内部32kHz振荡器。MAX6967上电缺省配置采用外部时钟。

表5. 输入端口寄存器

REGISTER	R/W	ADDRESS CODE (HEX)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
Read input ports P7–P0	1	0x0E	Port P7	Port P6	Port P5	Port P4	Port P3	Port P2	Port P1	Port P0
Read input ports P9–P8	1	0x0F	0	0	0	0	0	0	Port P9	Port P8

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

MAX6966/MAX6967

表6. 输出寄存器格式

REGISTER	R/W	ADDRESS CODE (HEX)	REGISTER DATA							
			BINARY							
			D7	D6	D5	D4	D3	D2	D1	D0
PORT P0 LEVEL OR PWM	X	0x00	MSB	OUTPUT P0 LEVEL AND PWM						LSB
Port P0 is static-low logic-level logic port with logic input buffer enabled; reading this port returns 0. Still active in shutdown.	X		0	0	0	0	0	0	0	0
Port P0 is static-high logic-level logic port (high impedance without external pullup) or logic input with logic input buffer enabled; reading this port returns 0 or 1, depending on external conditions. Still active in shutdown.	X		0	0	0	0	0	0	0	1
Port P0 is static-low constant-current sink (PWM disabled). Logic input buffer is disabled; reading this port always returns 0. High impedance in shutdown.	X		0	0	0	0	0	0	1	0
Port P0 duty cycle is 3/256 current sink. GPI logic input buffer is disabled; reading this port always returns 0. High impedance in shutdown.	X		0	0	0	0	0	0	1	1
Port P0 duty cycle is 4/256 current sink. GPI logic input buffer is disabled; reading this port always returns 0. High impedance in shutdown.	X		0	0	0	0	0	1	0	0
—	X		—	—	—	—	—	—	—	—
Port P0 duty cycle is 253/256 current sink. GPI logic input buffer is disabled; reading this port always returns 0. High impedance in shutdown.	X		1	1	1	1	1	1	0	1
Port P0 duty cycle is 254/256 current sink. GPI logic input buffer is disabled; reading this port always returns 0. High impedance in shutdown.	X		1	1	1	1	1	1	1	0
Port P0 is static high impedance (PWM disabled). GPI logic input buffer is disabled; reading this port always returns 0. High impedance in shutdown.	X		1	1	1	1	1	1	1	1

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

表6. 输出寄存器格式 (续)

REGISTER	R/W	ADDRESS CODE (HEX)	REGISTER DATA								HEX
			BINARY								
			D7	D6	D5	D4	D3	D2	D1	D0	
			MSB	OUTPUT P0 LEVEL AND PWM						LSB	
Port P1 level or PWM	X	0x01	MSB	Port P1 level or PWM						LSB	0x00 to 0xFF
Port P2 level or PWM	X	0x02	MSB	Port P2 level or PWM						LSB	
Port P3 level or PWM	X	0x03	MSB	Port P3 level or PWM						LSB	
Port P4 level or PWM	X	0x04	MSB	Port P4 level or PWM						LSB	
Port P5 level or PWM	X	0x05	MSB	Port P5 level or PWM						LSB	
Port P6 level or PWM	X	0x06	MSB	Port P6 level or PWM						LSB	
Port P7 level or PWM	X	0x07	MSB	Port P7 level or PWM						LSB	
Port P8 level or PWM	X	0x08	MSB	Port P8 level or PWM						LSB	
Port P9 level or PWM	X	0x09	MSB	Port P9 level or PWM						LSB	
Writes ports P0 through P9 with same level or PWM	0	0x0A	MSB	Ports P0 through P9 level or PWM						LSB	
Reads port P0 level or PWM	1		MSB	Port P0 level or PWM						LSB	
Writes ports P0 through P3 with same level or PWM	0	0x0B	MSB	Ports P0 through P3 level or PWM						LSB	
Reads port P0 level or PWM	1		MSB	Port P0 level or PWM						LSB	
Writes ports P4 through P7 with same level or PWM	0	0x0C	MSB	Ports P4 through P7 level or PWM						LSB	
Reads port P4 level or PWM	1		MSB	Port P4 level or PWM						LSB	
Write ports P8 and P9 with same level or PWM	0	0x0D	MSB	Ports P8, P9 level, or PWM						LSB	
Reads port P8 level or PWM	1		MSB	Port P8 level or PWM						LSB	

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

输出电流寄存器

每个输出端口的恒流吸入可独立设置为全局电流值的一半或全部。该电流由输出电流寄存器 (表7) 配置。全局电流值由全局电流寄存器配置 (表8)。

可单独配置每端口输出电流以符合每个LED负载最大工作电流的要求，并可在运行中将每端口的有效亮度控制范围扩大一倍。当全局电流寄存器设为最大值时，每端口电流选择为 10mA (半) 或者20mA (全)。

表7. 输出电流寄存器格式

REGISTER	R/W	ADDRESS CODE (HEX)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
OUTPUT CURRENT IOUT70	X	0x13	IOUT 7	IOUT 6	IOUT 5	IOUT 4	IOUT 3	IOUT 2	IOUT 1	IOUT 0
Output P0 is set to half constant current	X		X	X	X	X	X	X	X	0
Output P0 is set to full constant current	X		X	X	X	X	X	X	X	1
Output P1 is set to half constant current	X		X	X	X	X	X	X	0	X
Output P1 is set to full constant current	X		X	X	X	X	X	X	1	X
Output P2 is set to half constant current	X		X	X	X	X	X	0	X	X
Output P2 is set to full constant current	X		X	X	X	X	X	1	X	X
Output P3 is set to half constant current	X		X	X	X	X	0	X	X	X
Output P3 is set to full constant current	X		X	X	X	X	1	X	X	X
Output P4 is set to half constant current	X		X	X	X	0	X	X	X	X
Output P4 is set to full constant current	X		X	X	X	1	X	X	X	X
Output P5 is set to half constant current	X		X	X	0	X	X	X	X	X
Output P5 is set to full constant current	X		X	X	1	X	X	X	X	X
Output P6 is set to half constant current	X		X	X	0	X	X	X	X	X
Output P6 is set to full constant current	X		X	X	1	X	X	X	X	X
Output P7 is set to half constant current	X		0	X	X	X	X	X	X	X
Output P7 is set to full constant current	X		1	X	X	X	X	X	X	X
OUTPUT CURRENT IOUT98	0	0x14	X	X	X	X	X	X	IOUT9	IOUT8
	1		0	0	0	0	0	0	IOUT9	IOUT8
Output P8 is set to half constant current	X		X	X	X	X	X	X	X	0
Output P8 is set to full constant current	X		X	X	X	X	X	X	X	1
Output P9 is set to half constant current	X		X	X	X	X	X	X	0	X
Output P9 is set to full constant current	X		X	X	X	X	X	X	1	X

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

表8. 全局电流寄存器格式

REGISTER	R/W	ADDRESS CODE (HEX)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
GLOBAL CURRENT	0	0x15	X	X	X	X	X	ISSET2	ISSET1	ISSET0
	1		0	0	0	0	0	ISSET2	ISSET1	ISSET0
Full current is 2.5mA; half current is 1.25mA	X		X	X	X	X	X	0	0	0
Full current is 5mA; half current is 2.5mA	X		X	X	X	X	X	0	0	1
Full current is 7.5mA; half current is 3.75mA	X		X	X	X	X	X	0	1	0
Full current is 10mA; half current is 5mA	X		X	X	X	X	X	0	1	1
Full current is 12.5mA; half current is 6.25mA	X		X	X	X	X	X	1	0	0
Full current is 15mA; half current is 7.5mA	X		X	X	X	X	X	1	0	1
Full current is 17.5mA; half current is 8.75mA	X		X	X	X	X	X	1	1	0
Full current is 20mA; half current is 10mA	X		X	X	X	X	X	1	1	1

全局电流寄存器

全局电流寄存器配置I/O端口吸入的最大恒流值(表8)。每个输出端口的恒流吸入值可通过输出电流寄存器独立配置为全局电流的一半或者全部(表7)。最大电流缺省值是20mA，因此缺省电流值的一半为10mA。

缓升和缓降控制

MAX6966/MAX6967的自动控制功能允许电流输出逐步降低至自动关断(缓降)，退出关断状态时电流逐步上升(缓升)，不需更多操作(图4和图5)。缓降过程包含一段可设置的延迟时间，期间电流仍保持最大值，之后在预设的渐弱时间内电流逐步降低。

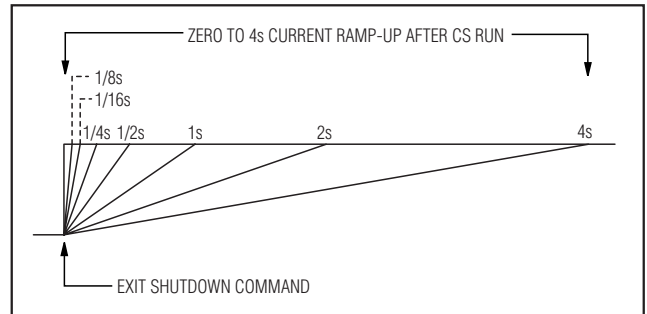


图4. 缓升状态

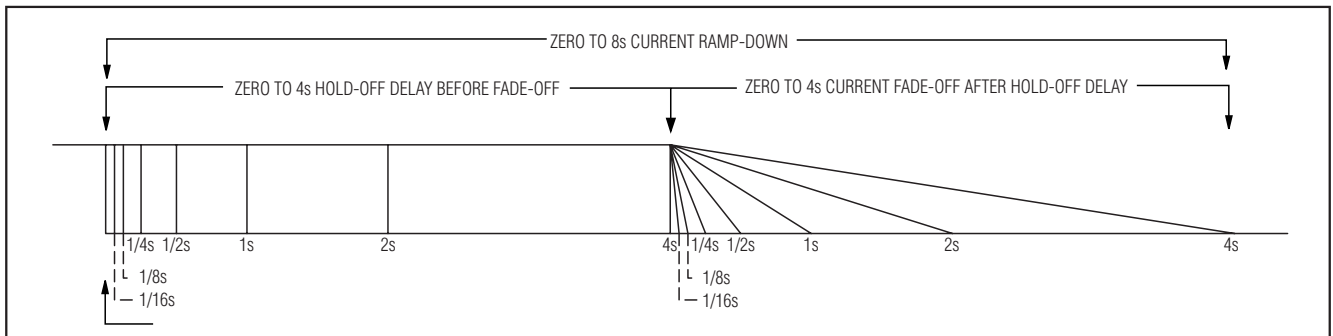


图5. 缓降、延迟和渐弱

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

MAX6966/MAX6967

缓降寄存器配置延迟和渐弱时间，如果需要 (表9)，可禁止延迟和渐弱功能 (无延时)。缓升寄存器配置缓升时间，如果需要 (表10)，可禁止缓升功能 (无延时)。配置寄存器用3个状态位来表明MAX6966/MAX6967是处于延迟、渐弱还是缓升状态 (表4)。配置寄存器也可以禁止或使能缓升

功能。写配置寄存器使 MAX6966/MAX6967进入关断状态 (使用渐弱寄存器中的延迟和渐弱配置)，并决定重启时是否开启CS启动功能，以及是否采用缓升方式。

表9. 缓降寄存器格式

REGISTER	R/W	ADDRESS CODE (HEX)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
Write ramp-down	0	0x11	X	X	Hold-off			Fade-off		
Read ramp-down	1		0	0						
Fade-off time (f_{PWM} = 32768Hz)										
Instant going into shutdown after hold-off delay	X		X	X	X	X	X	0	0	0
1/16s ramp-down from full current before shutdown after hold-off delay	X		X	X	X	X	X	0	0	1
1/8s ramp-down from full current before shutdown after hold-off delay	X		X	X	X	X	X	0	1	0
1/4s ramp-down from full current before shutdown after hold-off delay	X		X	X	X	X	X	0	1	1
1/2s ramp-down from full current before shutdown after hold-off delay	X		X	X	X	X	X	1	0	0
1s ramp-down from full current before shutdown after hold-off delay	X		X	X	X	X	X	1	0	1
2s ramp-down from full current before shutdown after hold-off delay	X		X	X	X	X	X	1	1	0
4s ramp-down from full current before shutdown after hold-off delay	X		X	X	X	X	X	1	1	1
Hold-off time (f_{PWM} = 32768Hz)										
Zero hold-off delay before fade-off going into shutdown	X		X	X	0	0	0	X	X	X
1/16s hold-off delay before fade-off going into shutdown	X		X	X	0	0	1	X	X	X
1/8s hold-off delay before fade-off going into shutdown	X		X	X	0	1	0	X	X	X
1/4s hold-off delay before fade-off going into shutdown	X		X	X	0	1	1	X	X	X
1/2s hold-off delay before fade-off going into shutdown	X		X	X	1	0	0	X	X	X
1s hold-off delay before fade-off going into shutdown	X		X	X	1	0	1	X	X	X
2s hold-off delay before fade-off going into shutdown	X		X	X	1	1	0	X	X	X
4s hold-off delay before fade-off going into shutdown	X		X	X	1	1	1	X	X	X

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

表 10. 缓升寄存器格式

REGISTER	R/W	ADDRESS CODE (HEX)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
Write ramp-up	0	0x12	X	X	X	X	X	Ramp-up		
Read ramp-up	1		0	0	0	0	0			
Ramp-up time (f _{PWM} = 32768Hz)										
Instant full current coming out from shutdown	X		X	X	X	X	X	0	0	0
1/16s ramp-up to full current coming out from shutdown	X		X	X	X	X	X	0	0	1
1/8s ramp-up to full current coming out from shutdown	X		X	X	X	X	X	0	1	0
1/4s ramp-up to full current coming out from shutdown	X		X	X	X	X	X	0	1	1
1/2s ramp-up to full current coming out from shutdown	X		X	X	X	X	X	1	0	0
1s ramp-up to full current coming out from shutdown	X		X	X	X	X	X	1	0	1
2s ramp-up to full current coming out from shutdown	X		X	X	X	X	X	1	1	0
4s ramp-up to full current coming out from shutdown	X		X	X	X	X	X	1	1	1

缓升和缓降均采用PWM时钟做控制时序。如果选用外部振荡器，则序列结束前应一直提供该时钟。如果选择内部振荡器，在整个渐弱过程中，即使没有端口使用PWM，时钟都应工作。

缓升和缓降电路使用一个3位DAC。该DAC调整用于配置恒流输出的内部电流基准，工作方式类似全局电流寄存器

(表8)。由于主电流基准按比例调整，因此所有恒流和PWM输出均以相同比例调整。这意味着，即使LED的亮度设置完全不同，渐弱的速率也相同。图6为输出渐弱调节DAC。全局电流寄存器设置的最大端口输出电流 (表8) 同时也决定了电流缓降过程的起始点和电流缓升过程的停止点。图7是全局电流寄存器不同设置下的渐变波形。

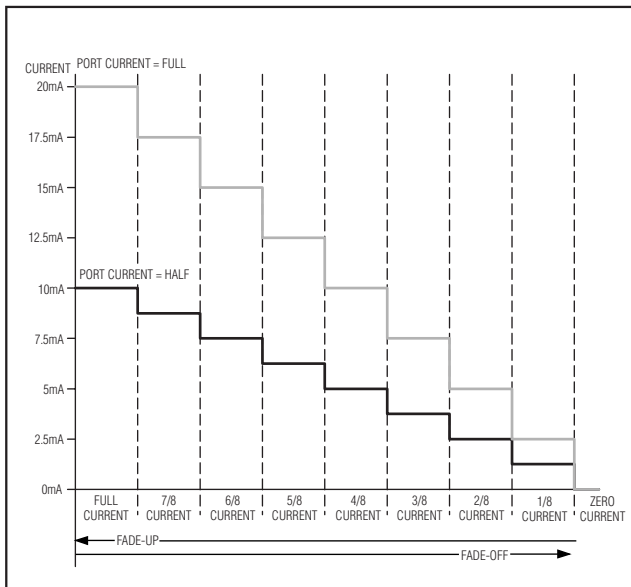


图6. 输出渐弱调节DAC (全局电流 = 0x07)

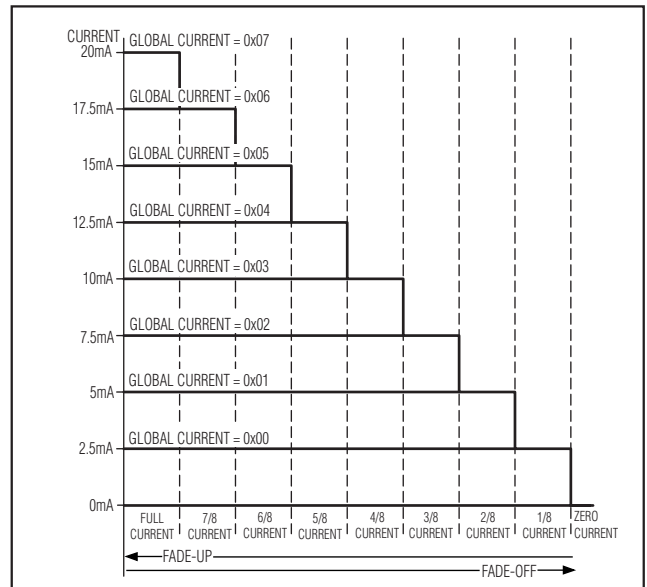


图7. 全局电流改变了渐弱过程

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

串口

通过一个SPI兼容的4线串口与MAX6966/MAX6967进行通信。该接口有三个输入：时钟 (SCLK)、片选 ($\overline{CS}$)、数据输入 (DIN) 和数据输出 (DOUT)。 $\overline{CS}$ 为低电平时数据才能同步输入或输出，数据在SCLK上升沿采样时DIN必须保持稳定。DOUT在SCLK的上升沿保持稳定。

注意，在SPI协议中，不访问MAX6966/MAX6967时，DOUT应为高阻。但是MAX6966/MAX6967的DOUT不会出现高阻状态。如果需要进行转换，请参考应用笔记 www.maxim-ic.com.cn/an1879，了解将MAX6966/MAX6967转为三态的方法。

SCLK和DIN可用于向其它外设传送数据。 $\overline{CS}$ 为高电平时，MAX6966/MAX6967将忽略SCLK和DIN上的所有操作。

通过4线接口进行控制 and 操作

对MAX6966/MAX6967进行控制需要发送一个16位字。第一个字节，D15至D8为命令，第二个字节，D7至D0为数据 (表11)。

在4线总线上连接 多个MAX6966/MAX6967

并联DIN、SCLK，并对每个MAX6966/MAX6967器件提供单独的 $\overline{CS}$ (图8)，可将多个MAX6966/MAX6967器件连接在同一SPI总线上。这种连接方式与DOUT/OSC配置无关，但是不能对MAX6966/MAX6967进行读操作。

表 11. 串行数据格式

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
R/W	MSB	ADDRESS						LSB	MSB	DATA					LSB

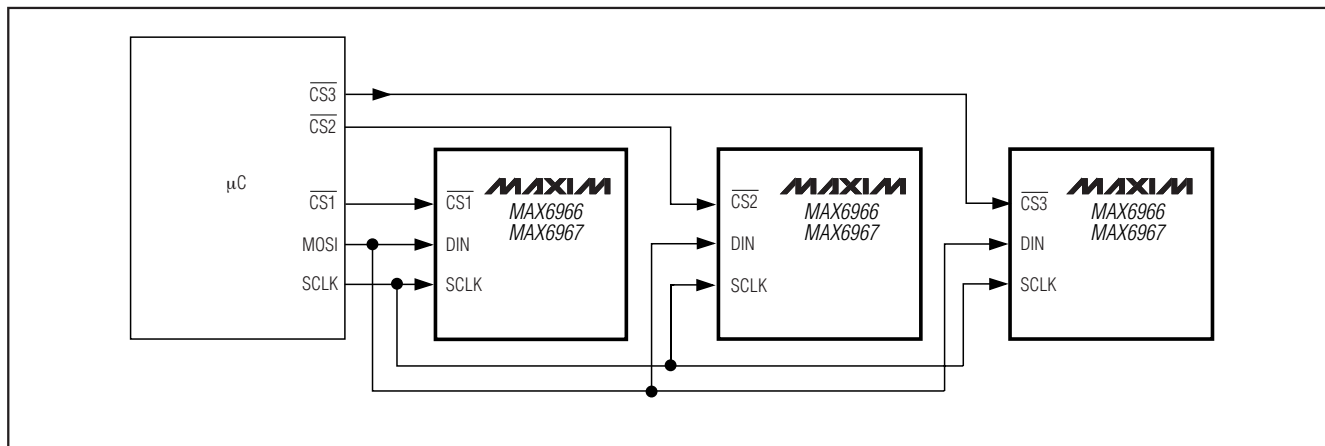


图8. MAX6966/MAX6967的多 $\overline{CS}$ 连接

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

另一种连接方式是将一个器件的DOUT连到下一个器件的DIN，并并联SCLK和CS，实现多个MAX6966/MAX6967的菊花链连接 (图9)。这种连接方式下，可以对MAX6966/MAX6967进行读操作。DIN上的数据沿内部移位寄存器传输，15.5个时钟周期后，出现在DOUT上，在SCLK的下降沿同步输出。对菊花链连接的MAX6966/MAX6967发送命令时，所有器件可同时接收命令。一次访问需要 $(16 \times n)$ 个时钟周期，其中n是MAX6966/MAX6967的数量。为保

证菊花链正常工作，必须将配置寄存器D7位清零，将DOUT/OSC配置为DOUT输出 (表4)。注意，MAX6966上电时DOUT/OSC缺省状态为DOUT输出，而MAX6967上电时，DOUT/OSC缺省状态为OSC输入。当多个器件连接为菊花链时，由于存在DOUT传输延时和DIN建立时间，串口速率 (最大SCLK) 被限制在17.5MHz，图10为时序图。

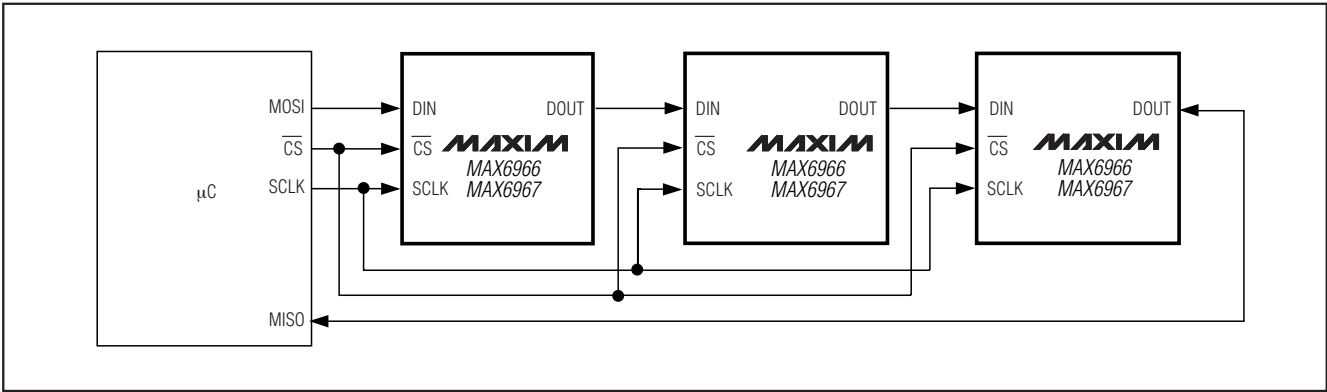


图9. MAX6966/MAX6967的菊花链连接

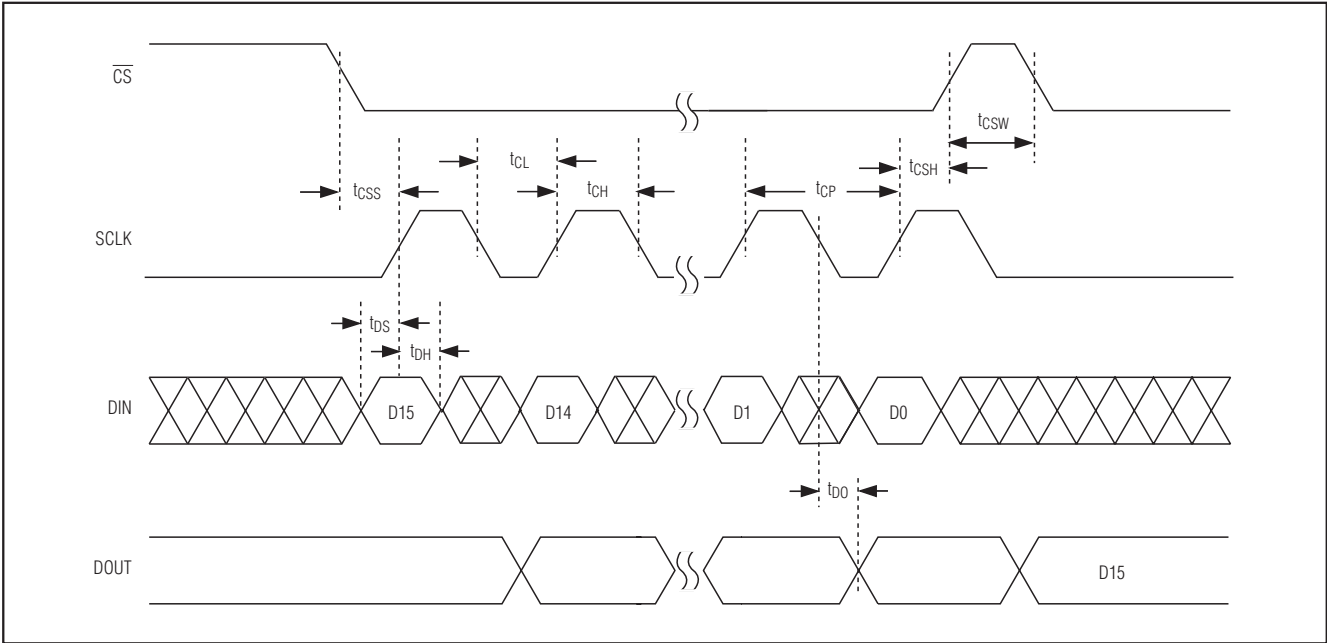


图10. 时序图

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

对 MAX6966/MAX6967 的写操作采用以下步骤 (图 11):

- 1) SCLK 置低。
- 2) $\overline{CS}$ 置低。使能内部16位移位寄存器。
- 3) 向 DIN 同步送入 16 位数据 (D15 在前, D0 在后), 注意建立和保持时间。D15 为低代表写操作。
- 4) $\overline{CS}$ 置高 (在最后一个数据位同步送入后, SCLK 仍为高电平时, 或 SCLK 置低后)。
- 5) SCLK 置低 (如果还没有置低)。

如果在 $\overline{CS}$ 置为低电平与 $\overline{CS}$ 置为高电平之间, 同步进入 MAX6966/MAX6967 的数据少于或多于 16 位, MAX6966/MAX6967 将存储接收到的最后 16 位数据, 这时, 可能包括以前传送的数据。通常当 n 位数据 ($n > 16$) 传入 MAX6966/MAX6967 时, 最后 $\{n-15\}$ 至 $\{n\}$ 位数据被保留, 并将其作为 D15 至 D0 装入 16 位锁存器 (图 12)。

读取器件寄存器

通过向 D15 位送一个逻辑高电平来读取 MAX6966/MAX6967 内的任何寄存器的数据。顺序如下:

- 1) SCLK 置低。
- 2) $\overline{CS}$ 置低。使能内部16位移位寄存器。
- 3) 向 DIN 同步送入 16 位数据 (D15 在前, D0 最后)。D15 为高电平代表读命令, D14 至 D8 位含有将要读取的寄存器地址。D7 至 D0 为虚拟数据, 可忽略。
- 4) $\overline{CS}$ 置高 (最后一个数据位同步送入后, SCLK 仍为高电平时, 或 SCLK 置低后)。移位寄存器中的 D7 至 D0 装入由 D15 至 D8 指明地址的寄存器数据。
- 5) SCLK 置低 (如果还没有置低)。
- 6) 进行下一次读或写命令, 检查 DOUT 上的比特流。第二个 8 位数据为步骤 3 中 D14 至 D8 指定地址的寄存器数据。

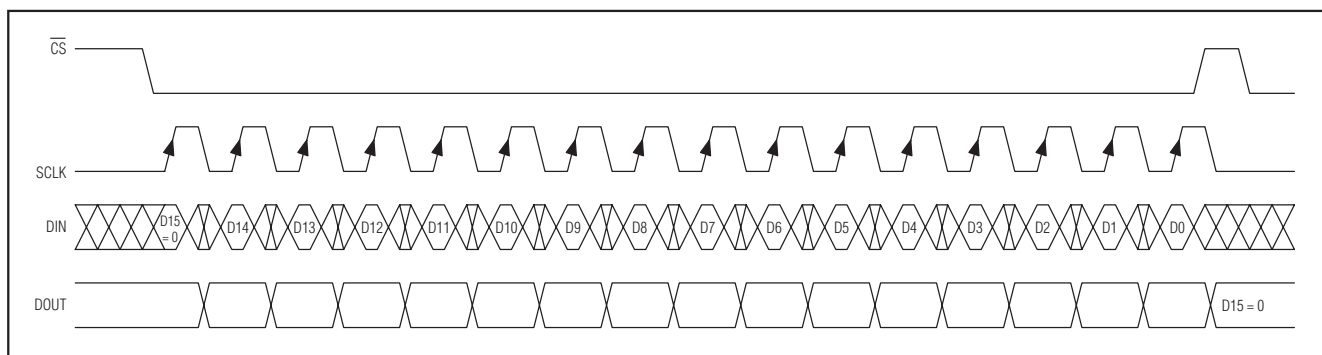


图 11. 向 MAX6966/MAX6967 写入 16 位数据

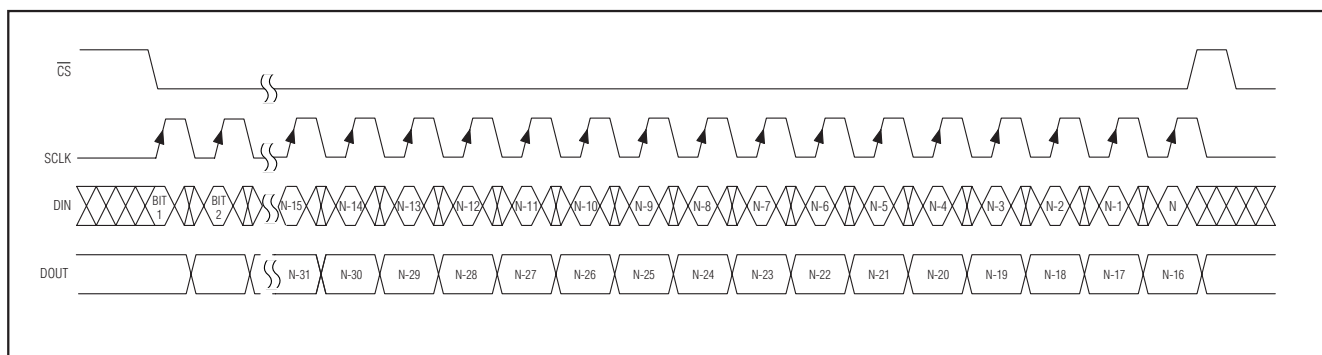


图 12. 向 MAX6966/MAX6967 写入多于 16 位的数据

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

应用信息

热插拔

当 MAX6966/MAX6967 断电后 ($V_+ = 0V$)，I/O 端口 P0 至 P9 保持高阻，最大耐压为 8V。因此，MAX6966/MAX6967 可用于热插拔系统。

SPI 布线注意事项

MAX6966/MAX6967 的 SPI 接口在采用 2.5V 供电时可确保 26Mbps 的典型速率，采用 3.3V 供电时可确保 35Mbps 典型速率。因此当接口连线长度超过 100mm，特别是采用较高电压供电时，应考虑传输线问题。相互靠近的长距离 SCLK、DIN 和 $\overline{CS}$ 引线之间应插入 GND 布线。否则，信号会出现交叉耦合，产生错误的时钟或片选信号。通常由 SCLK 输入间歇振铃引起的时钟倍频，会导致通信错误。对于相对较长的连线，可在 DIN、SCLK 和 $\overline{CS}$ 输入端并联一个 $1k\Omega$ 到 $10k\Omega$ 的终端电阻至 GND 或 V_+ 。电路板之间进行连接时，可采用与传输线阻抗匹配的端接电路。

MAX6966 和 MAX6967 的区别

MAX6966 上电时 DOUT/OSC 缺省配置为 DOUT 输出。MAX6967 上电时 DOUT/OSC 缺省配置为 OSC 输入。二者均可通过配置寄存器改变 DOUT/OSC 引脚功能 (表 4)。如果任何一个端口被用作逻辑输入，可将 DOUT/OSC 配置为 DOUT，以允许对 MAX6966/MAX6967 进行读操作。

在多数应用中，可通过软件根据需要在启动前对 DOUT/OSC 进行配置，这样，MAX6966 或者 MAX6967 均可使用。如果 DOUT/OSC 被用作 OSC，需在 PWM 时钟源和 DOUT/OSC 引脚之间串接一个电阻。推荐使用最小 $2.2k\Omega$ 电阻，可根据不同的串口速率和时钟源驱动能力，选择其它适当阻值。当采用 MAX6966 时，由于 DOUT/OSC 初始化为输出，限制了上电时装载 PWM 时钟源。如果 DOUT/OSC 用作 DOUT，注意 MAX6967 上电后，在 DOUT/OSC 由 OSC 配置为 DOUT 之前，不能对其进行读操作。

驱动 LED 进入电源失效状态

即使输出端口有较小的压降，MAX6966 和 MAX6967 也可精确调整恒流输出。端口输出电压为负载 (通常为 LED) 电源和负载压降 (LED 正向导通电压) 之差。如果 LED 电源电压下降，无法维持最小端口输出电压，驱动器的输出级将进入电源失效状态，负载电流随之下降。对于 10mA 吸入电流，最小端口电压约为 0.5V，对于 20mA 吸入电流，最小端口电压约为 1V。

在电池供电应用中，LED 应直接由电池供电。例如，LED 采用一节可充电 Li+ 电池供电时，电池电压在充满时最大为 4.2V，使用中为 3.4V 至 3.7V，放电后降至 3V。电池供电不足时，LED 电源电压明显低于导致电源失效状态的电压。

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

图 13所示为LITEON LIST-C170TBKT 3.0V 蓝光LED当电源电压在2.5V至7V之间变化时的典型吸入电流。输出端口设置为10mA和20mA恒流，电源电压在2.5V至7V连续变化。可以看到，LED正向导通电压随着电流降低而降低，使LED电流缓慢地、而不是直接降至电源失效状态。在实际应用中，电源电压降至3V时LED电流降至6mA至7mA，这在电池耗尽情况下对于多数背光应用是可以接受的。

输出电平转换

开漏输出结构使端口可将输出转换为比MAX6966/MAX6967电源低或高的电平。可在任何端口连接一个外部上拉电阻，将高阻的逻辑高转换为正电平。该电阻可连接任何不高于7V的电压。当恒流输出接上拉电阻时，选择合适阻值，在逻辑低时吸入电流不超过几百个 μA 。确保电流吸入输出饱和，接近GND。与CMOS输入接口时，较合适的上拉电阻起始阻值为220k Ω 。对于功耗要求不高的应用，或者对给定容性负载需要快速上升时间的应用，可采用较小的电阻来提高噪声抑制能力。

合理配置错相端口

错相选项作用于所有配置为恒流输出的端口。10个端口的PWM起始位置依次相差一个PWM周期的八分之一（图3）。如果少于10个端口被用作恒流输出，可根据适当起始位置分配端口来优化相位调整。如需要8个恒流输出时，可选择P0至P7，这是因为它们的PWM起始位置都不同。如果需要4个恒流输出，可选择P0、P2、P4、P6或者P1、P3、P5、P7，因为它们的PWM起始位置等间隔。一般情况下，选择使PWM起始位置尽可能等间隔的端口分配方式。这种优化措施可降低对端口负载电源电流的要求。

产生关断/运行输出

MAX6966/MAX6967的一个I/O端口可用来自动产生一个关断/运行输出。MAX6966/MAX6967处于运行模式、延迟、渐弱、缓升状态时，关断/运行输出为低电平，当MAX6966/MAX6967最终由渐弱进入关断状态时，关断/运行输出自动变为高电平。通过将端口输出寄存器设为0x00，将输出置为静态恒流模式（表6）。将端口输出电流寄存器设为半值电流（表7），可减小工作电流。此时该端口可接一个220k Ω 上拉电阻。

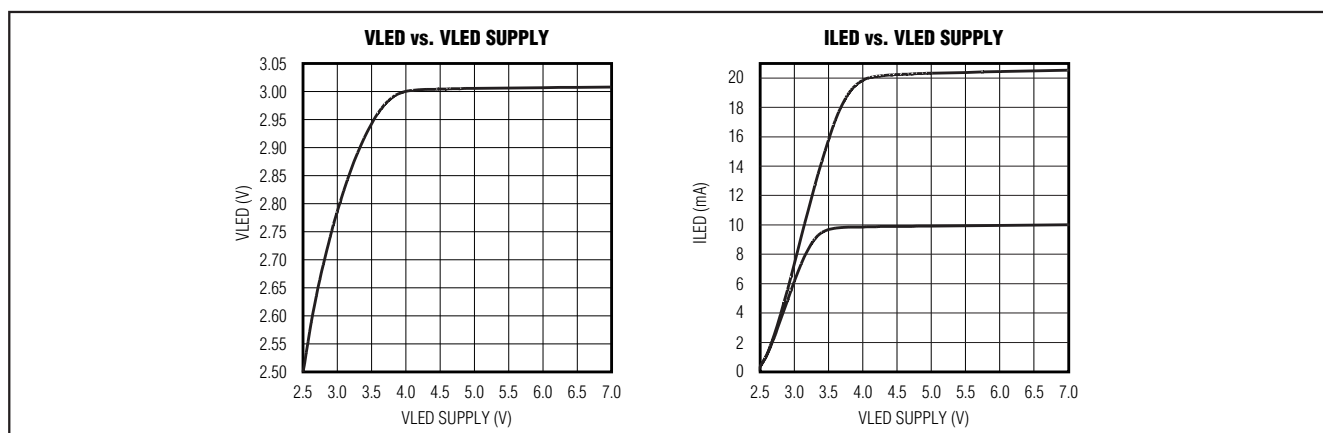


图13. LED低电压模式

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

运行状态时，端口在静态恒流模式的饱和吸入电流比220k Ω 上拉电阻所能提供的电流更大，输出为低电平，接近0V。

关断时，该输出与任何其它恒流输出一样进入高阻状态。由于流过220k Ω 上拉电阻的电流比输出恒流小得多，甚至低于最低的渐弱电流，因此该输出在缓升和缓降过程中仍保持低电平。

驱动大于20mA的负载

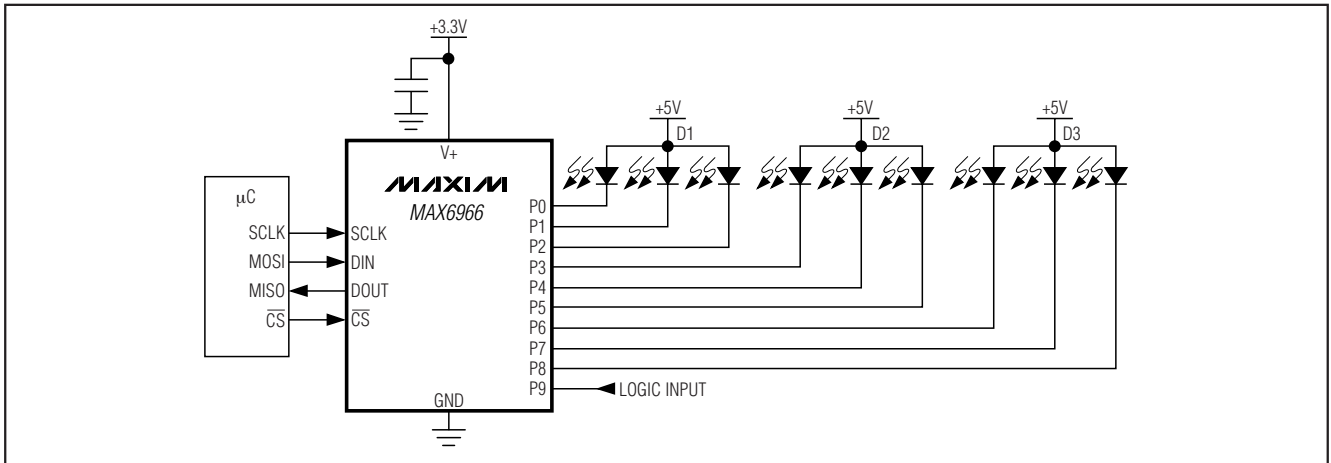
MAX6966/MAX6967可用于驱动超过20mA的负载，通过并联输出可驱动大电流白光LED。考虑一个需要70mA驱动电流的白光LED，该LED可采用并联（短接）P0、P1、P2

和P3的方式驱动。其中三个端口要配置为全电流（20mA），最后一个端口配置为半电流（10mA），以满足70mA的要求。通过写寄存器 0x0B（表6），可同时控制四个端口。注意，由于输出端口有限流功能，不必同时开关来保证安全的电流分配。

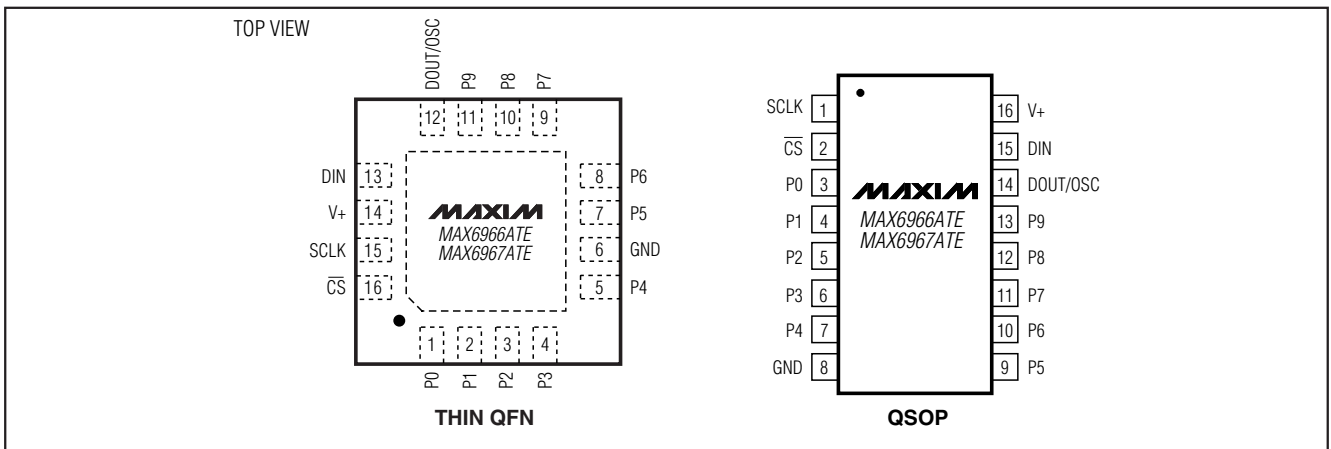
电源注意事项

MAX6966/MAX6967工作在2.25V至3.6V电源电压下。采用一个0.1 μ F陶瓷电容将电源旁路至地，该电容要与器件尽可能的靠近。对于TQFN封装的器件，将底面裸露焊盘连至GND。

典型应用电路

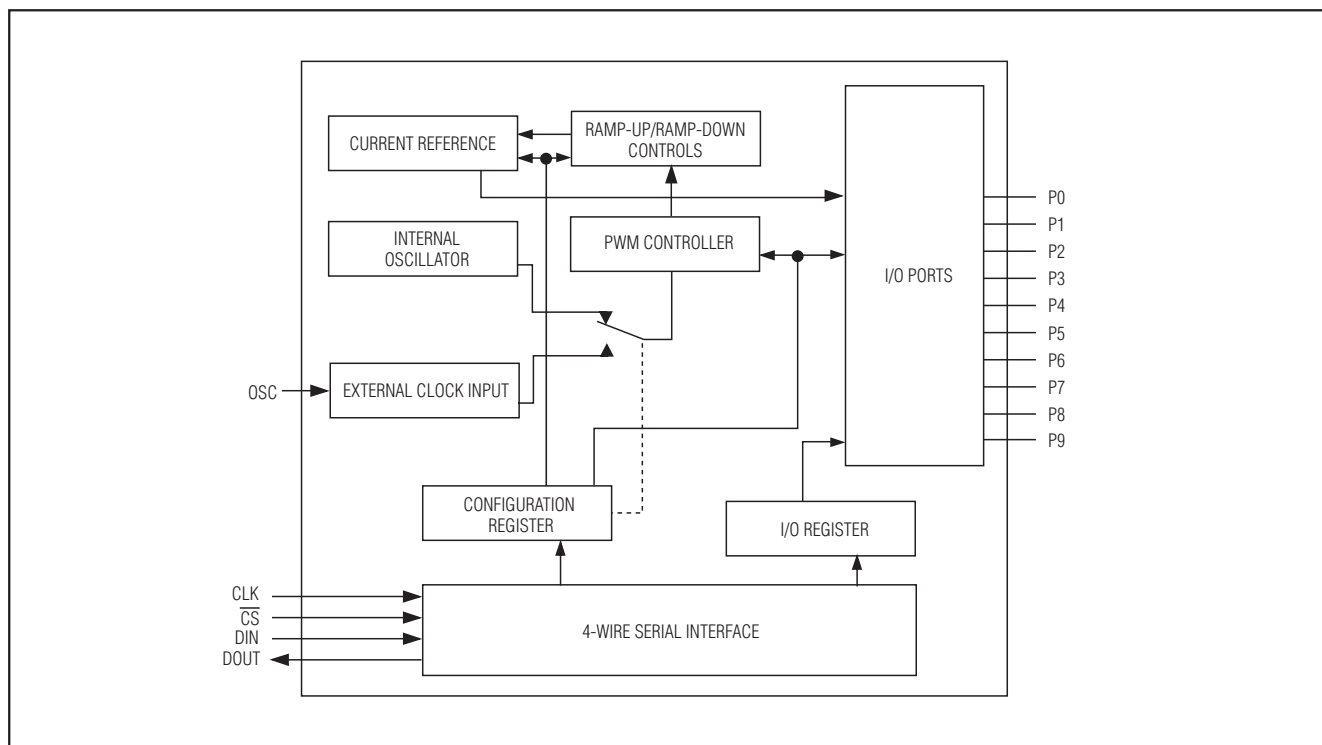


引脚配置



10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

结构框图



MAX6966/MAX6967

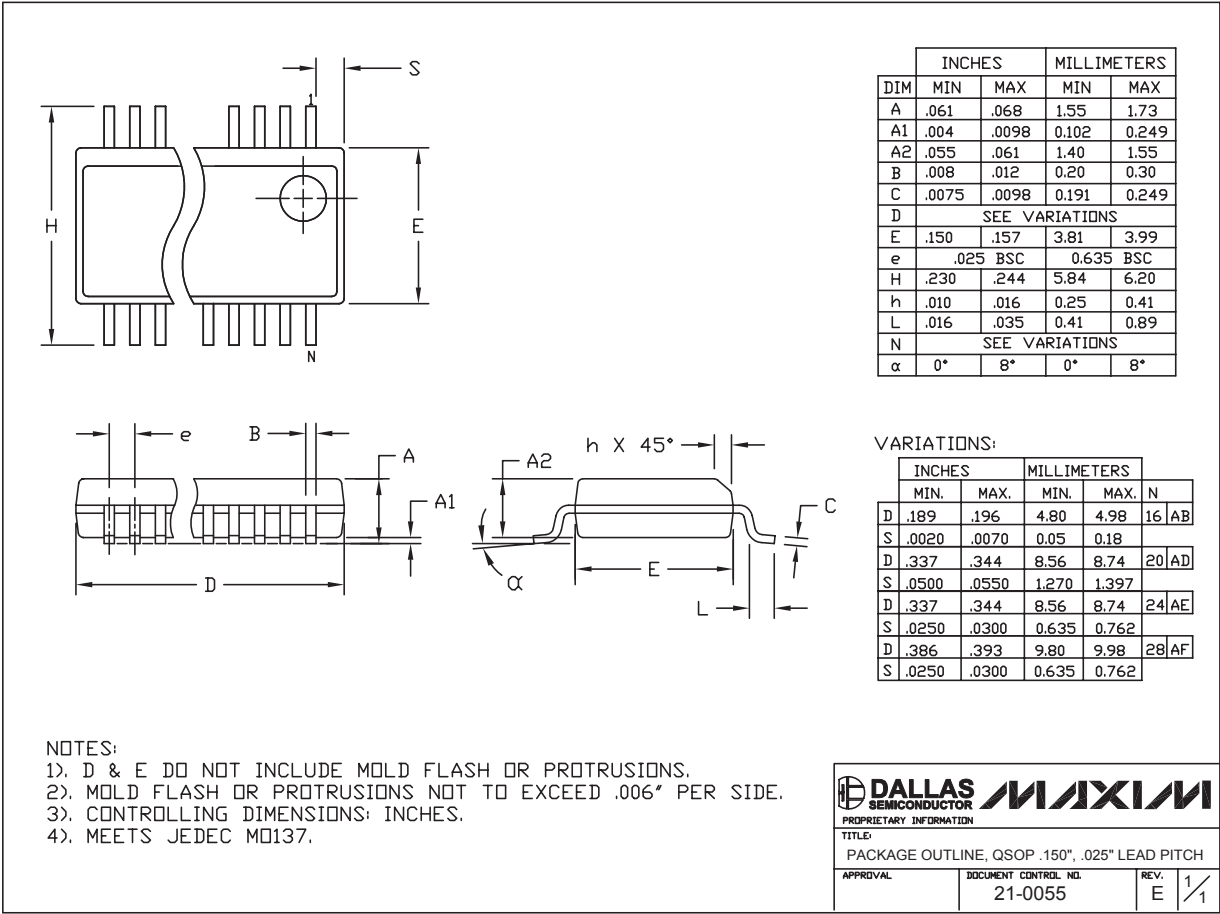
芯片信息

TRANSISTOR COUNT: 14,865
PROCESS: BiCMOS

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-ic.com.cn/packages.)



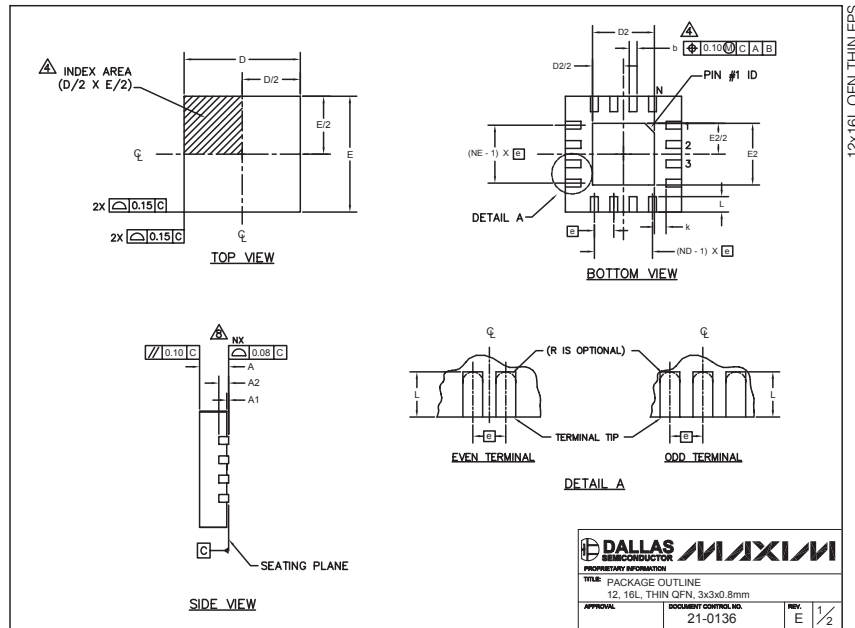
QSOP EPSS

10端口恒流LED驱动器、I/O扩展器， 带有PWM亮度控制

封装信息 (续)

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-integrated.com/packages。)

MAX6966/MAX6967



PKG							EXPOSED PAD VARIATIONS						
12L 3x3							D2						
REF.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	JEDEC
A	0.70	0.75	0.80	0.70	0.75	0.80	0.95	1.10	1.25	0.95	1.10	1.25	WEED-1
b	0.20	0.25	0.30	0.20	0.25	0.30	0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
D	2.90	3.00	3.10	2.90	3.00	3.10	0.95	1.10	1.25	0.95	1.10	1.25	WEED-1
E	2.90	3.00	3.10	2.90	3.00	3.10	0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
e	0.50 BSC.			0.50 BSC.			0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
L	0.45	0.55	0.65	0.30	0.40	0.50	0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
N	12			16			0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
ND	3			4			0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
NE	3			4			0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
A1	0	0.02	0.05	0	0.02	0.05	0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
A2	0.20 REF			0.20 REF			0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
k	0.25	-	-	0.25	-	-	0.95	1.10	1.25	0.95	1.10	1.25	WEED-2

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.20 mm AND 0.25 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220 REVISION C.

PKG							EXPOSED PAD VARIATIONS						
12L 3x3							D2						
REF.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	JEDEC
A	0.70	0.75	0.80	0.70	0.75	0.80	0.95	1.10	1.25	0.95	1.10	1.25	WEED-1
b	0.20	0.25	0.30	0.20	0.25	0.30	0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
D	2.90	3.00	3.10	2.90	3.00	3.10	0.95	1.10	1.25	0.95	1.10	1.25	WEED-1
E	2.90	3.00	3.10	2.90	3.00	3.10	0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
e	0.50 BSC.			0.50 BSC.			0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
L	0.45	0.55	0.65	0.30	0.40	0.50	0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
N	12			16			0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
ND	3			4			0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
NE	3			4			0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
A1	0	0.02	0.05	0	0.02	0.05	0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
A2	0.20 REF			0.20 REF			0.95	1.10	1.25	0.95	1.10	1.25	WEED-2
k	0.25	-	-	0.25	-	-	0.95	1.10	1.25	0.95	1.10	1.25	WEED-2

Maxim 不对 Maxim 产品以外的任何电路使用负责，也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 29