



IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

MAX5982A/MAX5982B/MAX5982C

概述

MAX5982A/MAX5982B/MAX5982C为用电设备(PD)提供完整的接口电路，符合以太网供电(PoE)系统IEEE® 802.3af/at标准。MAX5982A/MAX5982B/MAX5982C为PD提供侦测信号、分级信号以及带有浪涌电流控制的集成隔离功率开关。发生浪涌期间，MAX5982A/MAX5982B/MAX5982C将浪涌电流限制在182mA以内，直到隔离功率MOSFET完全开启后切换到较高的限流值(1700mA至2100mA)。器件具有输入UVLO，带有滞回和长周期干扰脉冲屏蔽，以补偿双绞线电缆的阻性衰减，确保上电/掉电期间无干扰传输。MAX5982A/MAX5982B/MAX5982C输入能够承受高达100V的电压。

MAX5982A/MAX5982B/MAX5982C支持IEEE 802.3at标准规定的2级事件分级方法，并提供一路信号用于指示2类供电设备(PSE)的侦测情况。器件检测墙上适配器电源的连接状态，允许从PoE电源平滑切换到墙上适配器电源。

MAX5982A/MAX5982B/MAX5982C还提供电源就绪(PG)信号、2级电流限制和折返式保护、过热保护、di/dt限制。MAX5982A/MAX5982B的休眠模式提供低功耗工作模式，支持电源信号保持(MPS)功能。MAX5982A/MAX5982B的超低功耗休眠模式进一步降低了系统功耗，仍支持MPS。MAX5982A/MAX5982B带有LED驱动器，休眠模式下可自动激活。

MAX5982A/MAX5982B/MAX5982C采用16引脚、5mm x 5mm、TQFN封装，工作在-40°C至+85°C扩展级温度范围。

特性

- ◆ 休眠模式和超低功耗休眠模式(MAX5982A/MAX5982B)
- ◆ 兼容于IEEE 802.3af/at
- ◆ 2级事件分级或墙上适配器指示输出
- ◆ 简易的墙上适配器接口
- ◆ 0-5级PoE分级
- ◆ 100V绝对最大额定输入
- ◆ 182mA最大浪涌电流限制
- ◆ 正常工作期间电流限制在1700mA至2100mA
- ◆ 电流限制和折返式保护
- ◆ 传统的36V UVLO
- ◆ LED电流可编程的LED驱动(MAX5982A/MAX5982B)
- ◆ 过热保护
- ◆ 增强散热的5mm x 5mm、16引脚TQFN封装

应用

IEEE 802.3af/at用电设备
IP电话、无线接点、IP安全摄像机
WiMAX™基站

[订购信息](#)在数据资料的最后给出。

WiMAX是WiMAX论坛的商标。

IEEE是美国电气和电子工程师学会的注册服务标志。



Maxim Integrated Products 1

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。

有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maxim-ic.com。

IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

ABSOLUTE MAXIMUM RATINGS

VDD to VSS -0.3V to +100V
 DET, RTN, WAD, PG, $\overline{2EC}$ to VSS -0.3V to +100V
 CLS, $\overline{SL}$, $\overline{WK}$, $\overline{ULP}$, LED to VSS -0.3V to +6V
 Maximum Current on CLS (100ms maximum) 100mA
 Continuous Power Dissipation (TA = +70°C) (Note 1)
 TQFN (derate 28.6mW/°C above +70°C)
 Multilayer Board 2285.7mW

Operating Temperature Range -40°C to +85°C
 Maximum Junction Temperature +150°C
 Storage Temperature Range -65°C to +150°C
 Lead Temperature (soldering, 10s) +300°C
 Soldering Temperature (reflow) +260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Note 1: Maximum power dissipation is obtained using JEDEC JESD51-5 and JESD51-7 specifications.

PACKAGE THERMAL CHARACTERISTICS(Note 2)

TQFN

Junction-to-Ambient Thermal Resistance (θ_{JA}) 35°C/W
 Junction-to-Case Thermal Resistance (θ_{JC}) 2.7°C/W

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maxim-ic.com/thermal-tutorial.

ELECTRICAL CHARACTERISTICS

(VIN = (VDD - VSS) = 48V, RDET = 24.9k Ω , RCLS = 615 Ω , and $R\overline{SL}$ = 60.4k Ω . RTN, WAD, PG, $\overline{2EC}$, $\overline{WK}$, and $\overline{ULP}$ unconnected, all voltages are referenced to VSS, unless otherwise noted. TA = TJ = -40°C to +85°C, unless otherwise noted. Typical values are at TA = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
DETECTION MODE							
Input Offset Current	I _{OFFSET}	V _{IN} = 1.4V to 10.1V (Note 4)		10			μA
Effective Differential Input Resistance	dR	V _{IN} = 1.4V up to 10.1V with 1V step, V _{DD} = R _{TN} = W _{AD} = P _G = $\overline{2EC}$ (Note 5)		23.95	25.00	25.50	kΩ
CLASSIFICATION MODE							
Classification Disable Threshold	V _{TH,CLS}	V _{IN} rising (Note 6)		22.0	22.8	23.6	V
Classification Stability Time				0.2			ms
Classification Current	I _{CLASS}	V _{IN} = 12.5V to 20.5V, V _{DD} = R _{TN} = W _{AD} = P _G = $\overline{2EC}$	Class 0, R _{CLS} = 615Ω	0	3.96		mA
			Class 1, R _{CLS} = 117Ω	9.12	11.88		
			Class 2, R _{CLS} = 66.5Ω	17.2	19.8		
			Class 3, R _{CLS} = 43.7Ω	26.3	29.7		
			Class 4, R _{CLS} = 30.9Ω	36.4	43.6		
			Class 5, R _{CLS} = 21.3Ω	52.7	63.3		
TYPE 2 (802.3at) CLASSIFICATION MODE							
Mark Event Threshold	V _{THM}	V _{IN} falling		10.1	10.7	11.6	V
Hysteresis on Mark Event Threshold				0.82			V
Mark Event Current	I _{MARK}	V _{IN} falling to enter mark event, 5.2V ≤ V _{IN} ≤ 10.1V		0.25	0.85		mA
Reset Event Threshold	V _{THR}	V _{IN} falling		2.8	3.8	5.2	V

IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

MAX5982A/MAX5982B/MAX5982C

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = (V_{DD} - V_{SS}) = 48V$, $R_{DET} = 24.9k\Omega$, $R_{CLS} = 615\Omega$, and $R_{SL} = 60.4k\Omega$. RTN, WAD, PG, $\overline{2EC}$, $\overline{WK}$, and $\overline{ULP}$ unconnected, all voltages are referenced to V_{SS} , unless otherwise noted. $T_A = T_J = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER MODE						
V_{IN} Supply Voltage Range					60	V
V_{IN} Supply Current	I_Q	Current through internal MOSFET = 0		0.25	0.55	mA
V_{IN} Turn-On Voltage	V_{ON}	V_{IN} rising	34.3	35.4	36.6	V
V_{IN} Turn-Off Voltage	V_{OFF}	V_{IN} falling	30			V
V_{IN} Turn-On/-Off Hysteresis	V_{HYST_UVLO}	(Note 7)	4.2			V
V_{IN} Deglitch Time	t_{OFF_DLY}	V_{IN} falling from 40V to 20V (Note 8)	30	120		μs
Inrush to Operating Mode Delay	t_{DELAY}	t_{DELAY} = minimum PG current pulse width after entering into power mode	90	96	102	ms
Isolation Power MOSFET On-Resistance	R_{ON_ISO}	$I_{RTN} = 950mA$, $T_J = +25^\circ C$		0.1	0.2	Ω
		$T_J = +85^\circ C$		0.15	0.25	
		$T_J = +125^\circ C$		0.2		
RTN Leakage Current	I_{RTN_LKG}	$V_{RTN} = 12.5V$ to 30V			10	μA
CURRENT LIMIT						
Inrush Current Limit	I_{INRUSH}	During initial turn-on period, $V_{RTN} = 1.5V$	90	135	182	mA
Current Limit During Normal Operation	I_{LIM}	After inrush completed, $V_{RTN} = 1V$ (Note 9)	1700	1900	2100	mA
Current Limit in Foldback Condition	I_{LIM_FLDBK}	Both during inrush and after inrush completed $V_{RTN} = 7.5V$		53		mA
Foldback Threshold		V_{RTN} (Note 10)	6.5	7.0	7.5	V
LOGIC						
WAD Detection Threshold	V_{WAD_REF}	V_{WAD} rising, $V_{IN} = 14V$ to 48V (referenced to RTN)	8	9	10	V
WAD Detection Threshold Hysteresis		V_{WAD} falling, $V_{RTN} = 0V$, V_{SS} unconnected		0.35		V
WAD Input Current	I_{WAD_LKG}	$V_{WAD} = 10V$ (referenced to RTN)			3.5	μA
$\overline{2EC}$ Sink Current		$V_{\overline{2EC}} = 3.5V$ (referenced to RTN), V_{SS} disconnected	1	1.5	2.25	mA
$\overline{2EC}$ Off-Leakage Current		$V_{\overline{2EC}} = 48V$			1	μA
PG Sink Current		$V_{RTN} = 1.5V$, $V_{PG} = 0.8V$, during inrush period	125	230	375	μA
PG Off-Leakage Current		$V_{PG} = 60V$			1	μA
SLEEP MODE (MAX5982A/MAX5982B)						
$\overline{WK}$ and $\overline{ULP}$ Logic Threshold	V_{TH}	$V_{\overline{WK}}$ falling and $V_{\overline{ULP}}$ rising and falling	1.5		3	V
$\overline{SL}$ Logic Threshold		Falling	0.75	0.8	0.85	V
$\overline{SL}$ Current		$R_{SL} = 0\Omega$		140		μA
LED Current Amplitude	I_{LED}	$R_{SL} = 60.4k\Omega$, $V_{LED} = 3.5V$	10	10.5	11.5	mA
		$R_{SL} = 30.2k\Omega$, $V_{LED} = 3.75V$	19.5	20.9	22.5	
		$R_{SL} = 30.2k\Omega$, $V_{LED} = 4V$	19			

IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = (V_{DD} - V_{SS}) = 48V$, $R_{DET} = 24.9k\Omega$, $R_{CLS} = 615\Omega$, and $R_{SL} = 60.4k\Omega$. RTN, WAD, PG, $\overline{2EC}$, $\overline{WK}$, and $\overline{ULP}$ unconnected, all voltages are referenced to V_{SS} , unless otherwise noted. $T_A = T_J = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LED Current Programmable Range			10		20	mA
LED Current with Grounded $\overline{SL}$		$V_{\overline{SL}} = 0V$	20.5	24.5	28.5	mA
LED Current Frequency	f_{ILED}	Normal and ultra-low-power sleep modes		250		Hz
LED Current Duty Cycle	D_{ILED}	Normal and ultra-low-power sleep modes		25		%
V_{DD} Current Amplitude	I_{VDD}	Normal sleep mode, $V_{LED} = 3.5V$	10	11	12.2	mA
Internal Current Duty Cycle	D_{IVDD}	Normal and ultra-low-power sleep modes		75		%
Internal Current Enable Time	t_{MPS}	Ultra-low-power sleep mode	80	84	88	ms
Internal Current Disable Time	t_{MPDO}	Ultra-low-power sleep mode	220	228	236	ms
$\overline{SL}$ Delay Time	$t_{\overline{SL}}$	Time $V_{\overline{SL}}$ must remain below the $\overline{SL}$ logic threshold to enter sleep and ultra-low-power modes (MAX5982A)	5.4	6.0	6.6	s
THERMAL SHUTDOWN						
Thermal-Shutdown Threshold	T_{SD}	T_J rising		+150		$^\circ C$
Thermal-Shutdown Hysteresis		T_J falling		30		$^\circ C$

Note 3: All devices are 100% production tested at $T_A = +25^\circ C$. Limits over temperature are guaranteed by design.

Note 4: The input offset current is illustrated in Figure 1.

Note 5: Effective differential input resistance is defined as the differential resistance between V_{DD} and V_{SS} . See Figure 1.

Note 6: Classification current is turned off whenever the device is in power mode.

Note 7: UVLO hysteresis is guaranteed by design, not production tested.

Note 8: A 20V glitch on input voltage, which takes V_{DD} below V_{ON} shorter than or equal to t_{OFF_DLY} does not cause the MAX5982A/MAX5982B/MAX5982C to exit power-on mode.

Note 9: Maximum current limit during normal operation is guaranteed by design; not production tested.

Note 10: In power mode, current-limit foldback is used to reduce the power dissipation in the isolation MOSFET during an overload condition across V_{DD} and RTN.

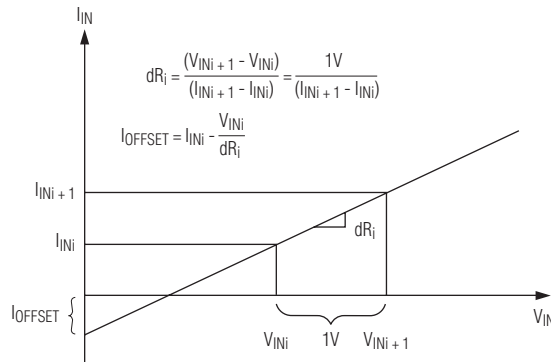
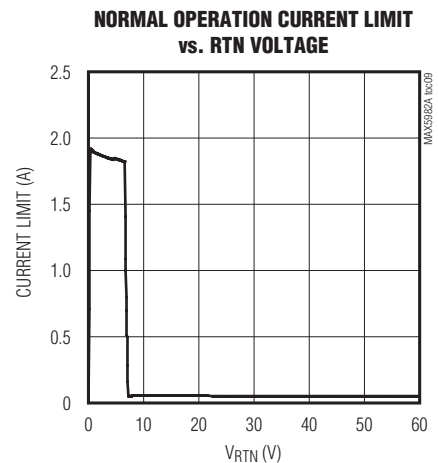
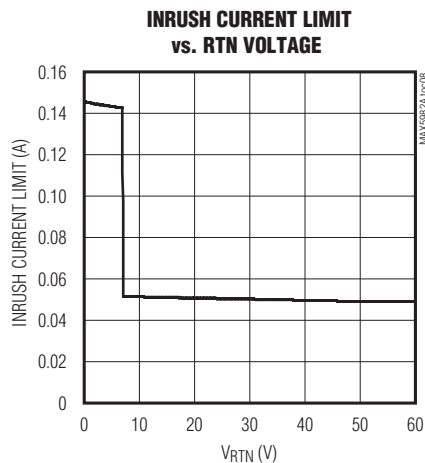
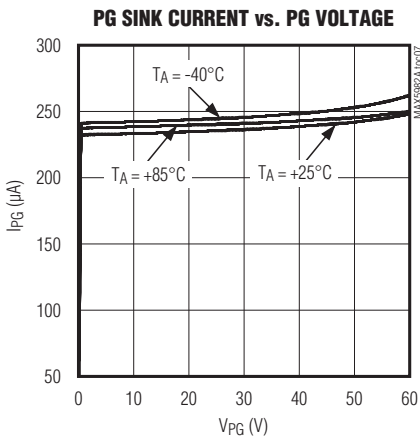
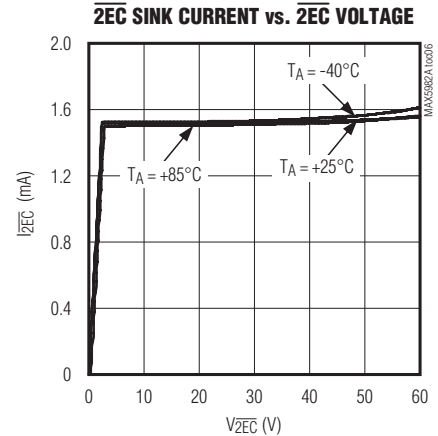
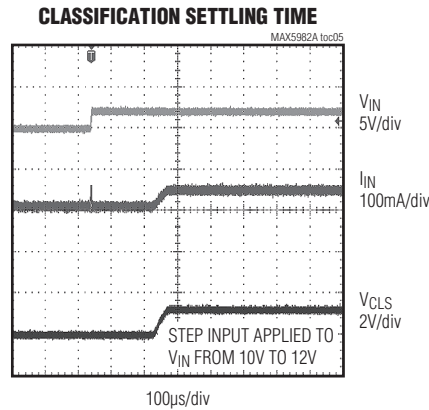
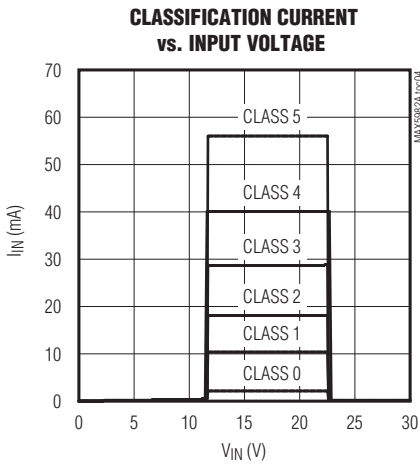
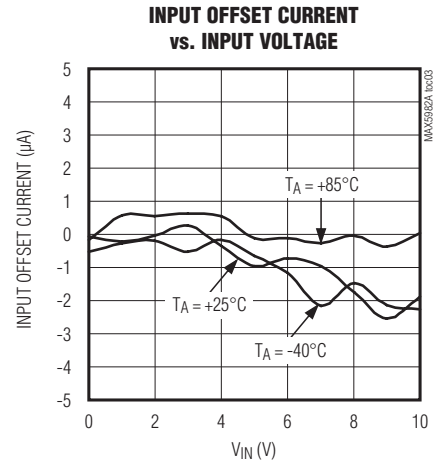
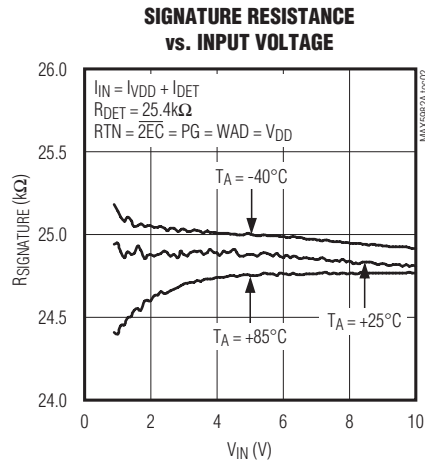
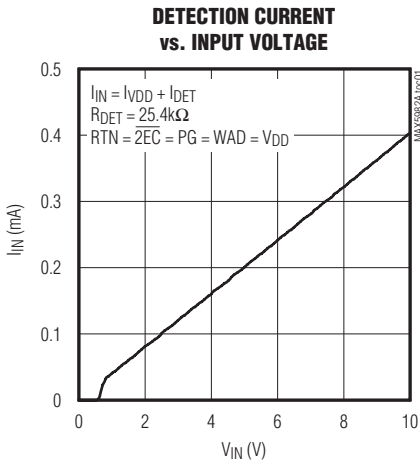


图1. 有效差分输入电阻/偏移电流

IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

典型工作特性

($V_{IN} = (V_{DD} - V_{SS}) = 54V$, $R_{DET} = 24.9k\Omega$, $R_{CLS} = 615\Omega$, and $R_{S\overline{L}} = 60.4k\Omega$. RTN , WAD , PG , $\overline{2EC}$, $\overline{WK}$, and $\overline{ULP}$ unconnected; all voltages are referenced to V_{SS} .)

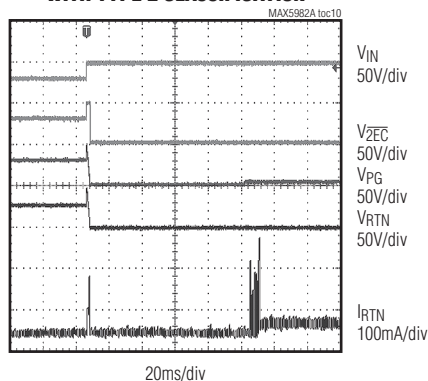


IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

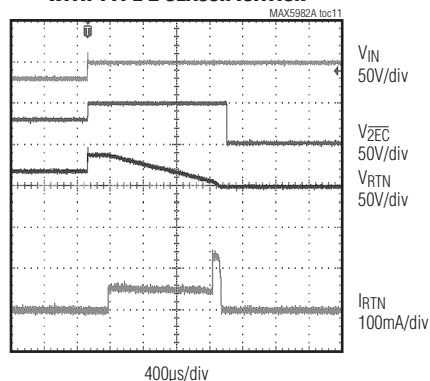
典型工作特性(续)

($V_{IN} = (V_{DD} - V_{SS}) = 54V$, $R_{DET} = 24.9k\Omega$, $R_{CLS} = 615\Omega$, and $R_{SL} = 60.4k\Omega$. RTN , WAD , PG , $\overline{2EC}$, $\overline{WK}$, and $\overline{ULP}$ unconnected; all voltages are referenced to V_{SS} .)

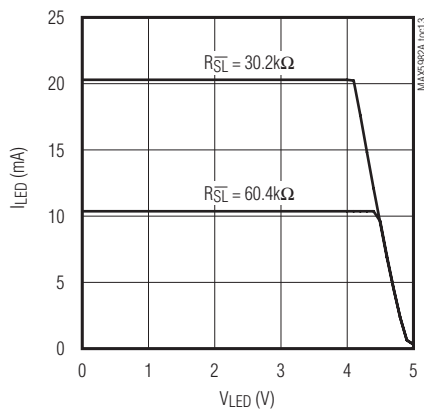
**INRUSH CONTROL WAVEFORM
WITH TYPE 2 CLASSIFICATION**



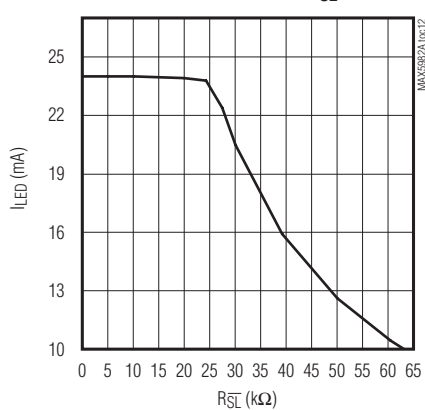
**INRUSH CONTROL WAVEFORM
WITH TYPE 2 CLASSIFICATION**



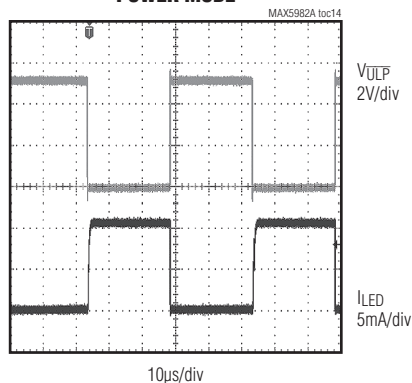
LED CURRENT vs. LED VOLTAGE



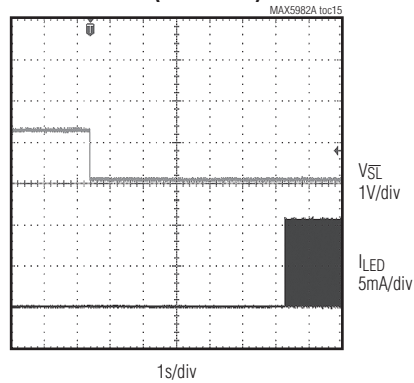
LED CURRENT vs. R_{SL}



**DRIVING LED WITH $\overline{ULP}$ IN
POWER MODE**

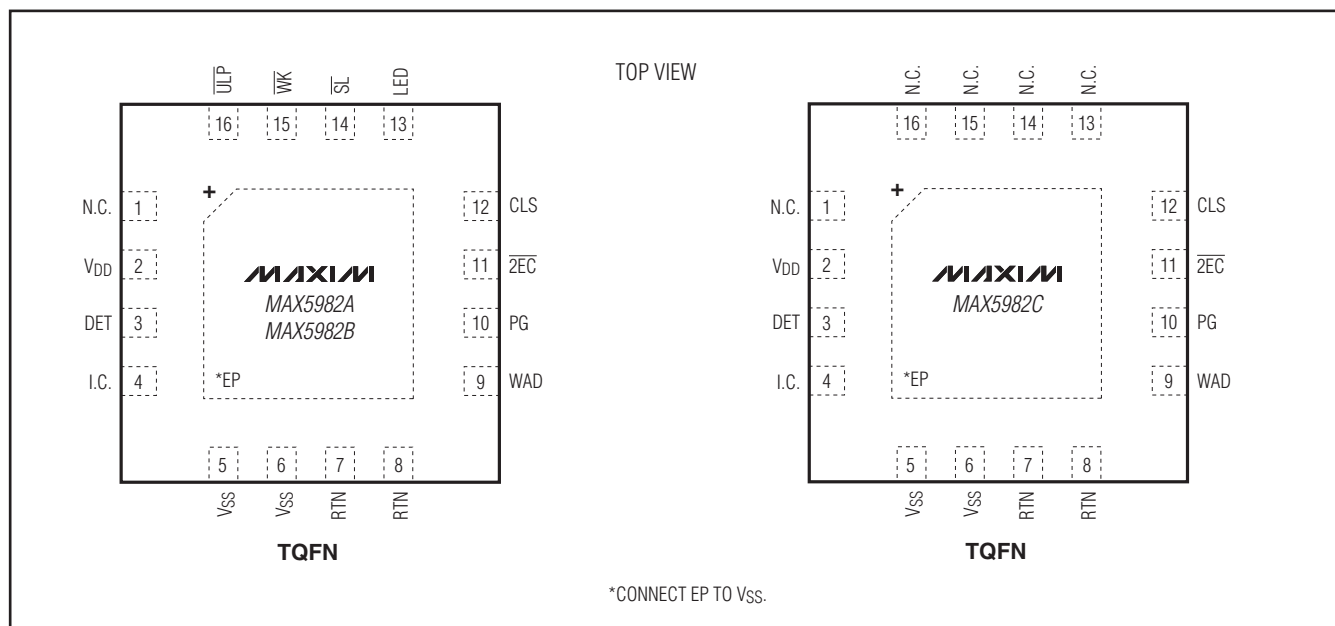


**SLEEP/ULTRA-LOW-POWER MODE
DELAY (MAX5982A)**



IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

引脚配置



引脚说明

引脚		名称	功能
MAX5982A/ MAX5982B	MAX5982C		
1	1, 13-16	N.C.	没有连接，无内部连接。
2	2	VDD	正电源输入，在VDD和VSS之间接68nF (最小值)旁路电容。
3	3	DET	检测电阻输入，在DET和VDD之间连接信号侦测电阻(RDET = 24.9kΩ)。
4	4	I.C.	内部连接，浮空。
5, 6	5, 6	VSS	负电源输入，VSS连接到集成的隔离n沟道功率MOSFET的源极。
7, 8	7, 8	RTN	隔离MOSFET的漏极。RTN连接到集成的隔离n沟道功率MOSFET的漏极。将RTN连接至后续DC-DC转换器的地，如典型应用电路所示。
9	9	WAD	墙上适配器检测输入。VDD - VSS超过标记事件门限时，使能墙上适配器检测。WAD至RTN的电压高于9V时进行检测。连接墙上适配器后，隔离n沟道功率MOSFET关断，2EC电流源打开。不使用墙上适配器或其它辅助电源时，将WAD直接连接到RTN。
10	10	PG	漏极开路、电源就绪指示输出。PG吸入230μA电流，禁用后续DC-DC转换器，同时打开热插拔MOSFET开关。检测、分级及稳态供电模式下，禁止PG电流源。器件处于休眠模式时，PG电流源开启，禁用后续的DC-DC转换器。

IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

引脚说明(续)

引脚		名称	功能
MAX5982A/ MAX5982B	MAX5982C		
11	11	$\overline{2EC}$	2事件分级检测或墙上适配器检测指示。检测到2类PSE或墙上适配器时,使能 $\overline{2EC}$ 处的1.5mA电流源。由2类PSE供电时,隔离MOSFET完全导通,随后使能 $\overline{2EC}$ 电流源,直到 V_{IN} 下降至UVLO门限以下。由2类PSE供电时,锁定 $\overline{2EC}$ 状态,直到 V_{IN} 下降到复位门限以下才会释放。墙上适配器电源(通常大于9V)作用到WAD和RTN之间时, $\overline{2EC}$ 也会有效。WAD触发 $\overline{2EC}$ 时,不会锁定 $\overline{2EC}$ 。器件处于休眠模式时, $\overline{2EC}$ 电流源关闭。
12	12	CLS	分级电阻输入。CLS至 V_{SS} 之间连接电阻(R_{CLS}),设置所要求的分级电流。关于PD分级的实际电阻值,请参考 <i>Electrical Characteristics</i> 表的分级电流指标。
13	—	LED	LED驱动器输出。休眠模式下,LED周期性源出电流(I_{LED}),频率为250Hz,占空比为25%。 I_{LED} 幅值由 R_{SL} 按照公式设置: $I_{LED} (A) = 645.75/(R_{SL} + 1200)$ 。
14	—	$\overline{SL}$	休眠模式使能输入。MAX5982B中, $\overline{SL}$ 下降沿将器件置于休眠模式(V_{SL} 必须下降至0.75V以下);MAX5982A中, V_{SL} 必须在下降沿之后保持门限(0.75V)以下状态至少6s,将器件置于休眠模式。 $\overline{SL}$ 和 V_{SS} 之间连接的外部电阻(R_{SL})设置LED电流(I_{LED})。
15	—	$\overline{WK}$	唤醒模式使能输入。 $\overline{WK}$ 在内部通过2.5k Ω 电阻上拉至5V偏压。 $\overline{WK}$ 的下降沿使器件退出休眠模式,进入正常工作模式(唤醒模式)。
16	—	$\overline{ULP}$	超低功耗休眠模式使能输入(休眠模式)。 $\overline{ULP}$ 在内部通过50k Ω 电阻上拉至5V偏压。MAX5982B中, $\overline{ULP}$ 触发至低电平时,在 $\overline{SL}$ 下降沿(在MAX5982A中, $\overline{SL}$ 低于门限达6s后)进入超低功耗休眠模式。使能超低功耗休眠模式时,器件功耗降至标准休眠模式的功耗以下,以满足超低功耗应用的要求,同时仍然支持MPS。
—	—	EP	裸焊盘,请勿将EP作为 V_{SS} 的电气连接。EP通过电阻通路内部连接至 V_{SS} ,在外部必须将其连接至 V_{SS} 。为改善散热,可将裸焊盘焊接到较大的覆铜电源层。

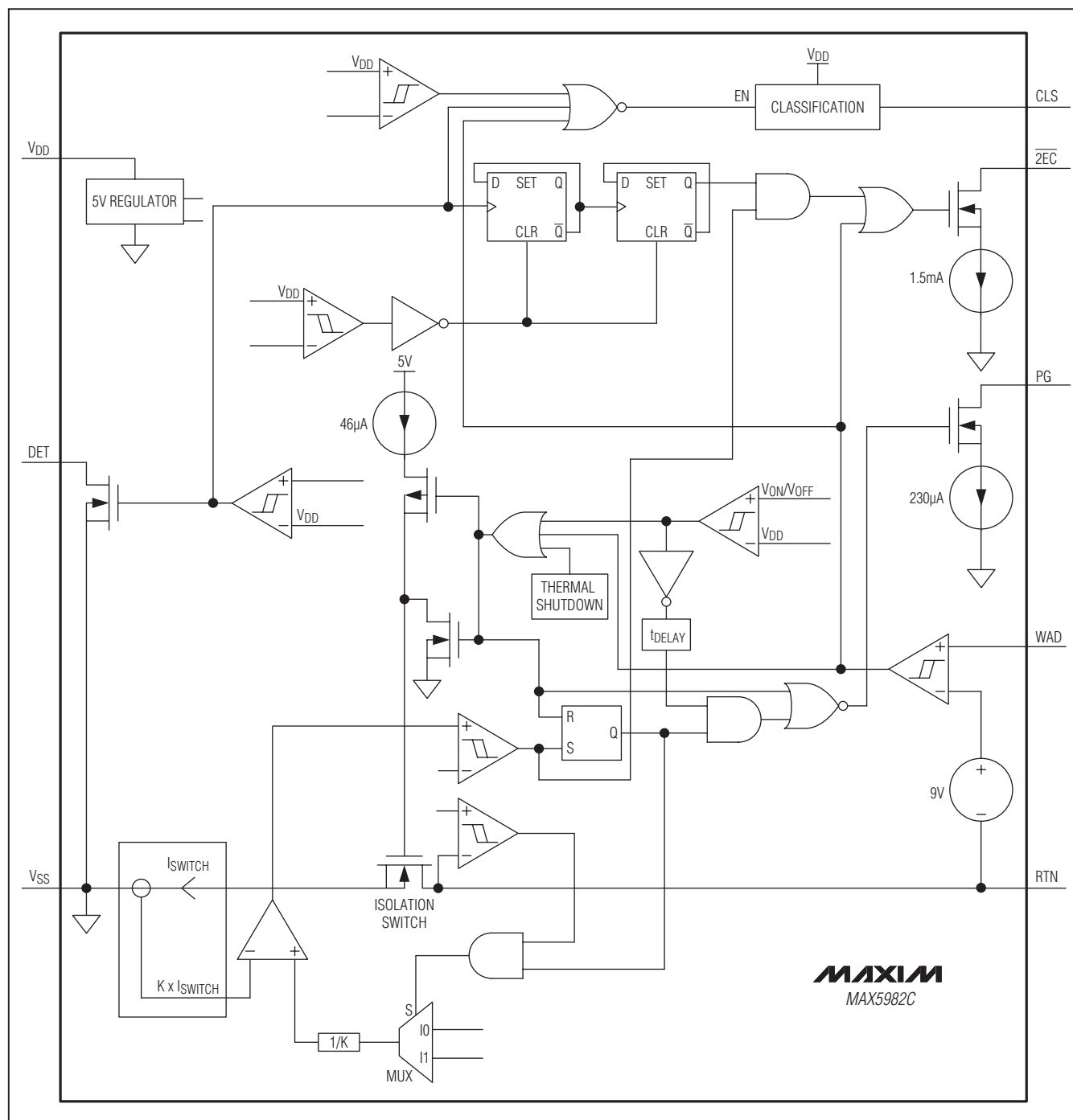
MAX5982A/MAX5982B/MAX5982C

MAX5982A/MAX5982B/MAX5982C



IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

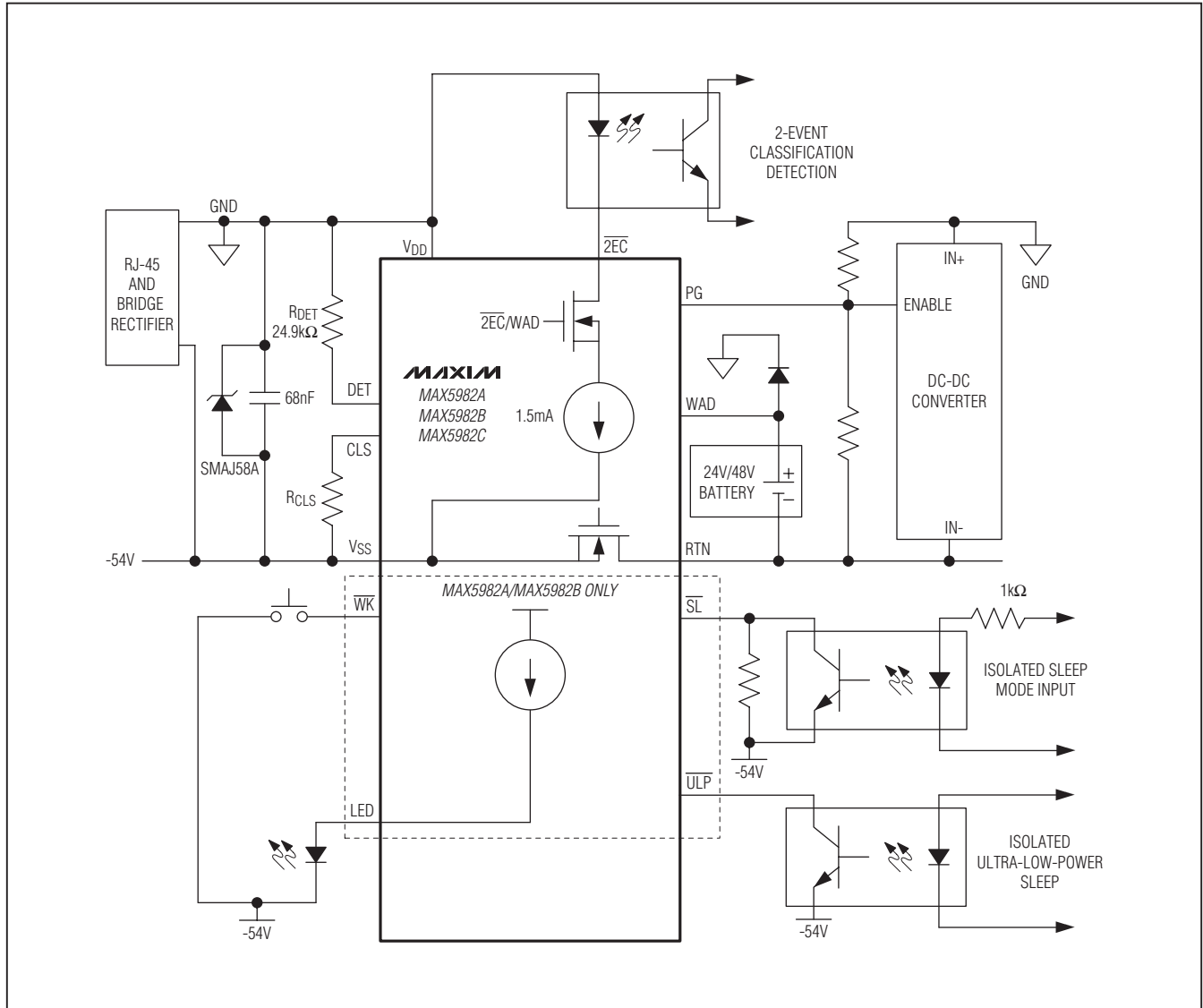
MAX5982C简化框图



IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

典型工作电路

MAX5982A/MAX5982B/MAX5982C



IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

详细说明

工作模式

MAX5982A/MAX5982B/MAX5982C可以工作在四种不同模式：PD侦测、PD分级、标记事件和PD供电，具体取决于输入电压($V_{IN} = V_{DD} - V_{SS}$)。输入电压在1.4V和10.1V之间时，器件进入PD侦测；输入电压在12.6V和20V之间时，器件进入PD分级模式；一旦电压超过 V_{ON} ，器件进入PD供电模式。

侦测模式($1.4V \leq V_{IN} \leq 10.1V$)

侦测模式下，供电设备(PSE)向 V_{IN} 施加1.4V至10.1V范围(最小步长为1V)的两个电压，然后记录这两点的电流测量值。PSE计算 $\Delta V/\Delta I$ ，以确保连接了24.9k Ω 特征电阻。在 V_{DD} 和DET之间连接特征电阻(R_{DET})，以确保正确的特征信号检测。侦测模式下，MAX5982A/MAX5982B/MAX5982C将DET拉低。输入电压超过12.5V时，DET变为高阻。侦测模式下，MAX5982A/MAX5982B/MAX5982C关断大多数内部电路，失调电流小于10 μ A。

如果PD电压反向，输入端安装保护二极管可以防止MAX5982A/MAX5982B/MAX5982C内部损坏(见典型应用电路)。由于PSE利用斜率($\Delta V/\Delta I$)计算特征电阻，可以不考虑保护二极管造成的直流偏置，不会影响侦测过程。

分级模式($12.6V \leq V_{IN} \leq 20V$)

分级模式下，PSE根据PD需要的功耗对PD进行分级，使PSE能够有效管理功率分配。0至5级的定义如表1所示(IEEE 802.3af/at标准仅定义了0至4级，第5级用于特殊要求)。CLS和 V_{SS} 之间连接的外部电阻(R_{CLS})用于设置分级电流。

PSE通过向PD输入施加电压并测量PSE的输出电流确定PD的级别。PSE施加的电压在12.6V和20V之间时，MAX5982A/MAX5982B/MAX5982C呈现的电流特征值如表1所示。PSE使用电流分级信息对PD功率进行分级。分级电流包括 R_{CLS} 消耗的电流和MAX5982A/MAX5982B/MAX5982C的电源电流，所以PD消耗电流在IEEE 802.3af/at标准的指标范围之内。器件处于供电模式时，则关闭电流分级。

2事件分级和检测

2事件分级期间，2类PSE侦测PD，进行两次分级。第一次分级事件中，PSE产生12.6V至20.5V的输入电压，MAX5982A/MAX5982B/MAX5982C提供所设置的负载 I_{CLASS} 。PSE随后将侦测电压降至10.1V标记事件门限以下，MAX5982A/MAX5982B/MAX5982C将提供标记电流(I_{MARK})。重复这一过程。

MAX5982A/MAX5982B/MAX5982C由2类PSE供电时，内部隔离n沟道MOSFET完全导通后，2事件分级输出触发2EC为低电平。除非 V_{DD} 低于 V_{THR} 复位2类PSE侦测标识的锁定输出， V_{DD} 低于UVLO门限(V_{OFF})时，将关闭2EC电流源； V_{DD} 高于UVLO门限(V_{ON})时则开启2EC电流源。

表1. 设置分级电流

CLASS	MAXIMUM POWER USED BY PD (W)	R_{CLS} (Ω)	V_{IN}^* (V)	CLASS CURRENT SEEN AT V_{IN} (mA)		IEEE 802.3at PD CLASSIFICATION CURRENT SPECIFICATION (mA)	
				MIN	MAX	MIN	MAX
0	0.44 to 12.95	615	12.6 to 20	0	4	0	5
1	0.44 to 3.94	117	12.6 to 20	9	12	8	13
2	3.84 to 6.49	66.5	12.6 to 20	17	20	16	21
3	6.49 to 12.95	43.7	12.6 to 20	26	30	25	31
4	12.95 to 25.5	30.9	12.6 to 20	36	44	35	45
5	> 25.5	21.3	12.6 to 20	54	64	51	68

* V_{IN} 为MAX5982A/MAX5982B/MAX5982C输入 V_{DD} 与 V_{SS} 之间的电压。

IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

此外，MAX5982A/MAX5982B/MAX5982C由外部墙上适配器供电时，2EC输出也可作为墙上适配器检测输出，更多信息请参见墙上适配器检测和工作部分。

供电模式(唤醒模式)

V_{IN} 上升至欠压锁定门限(V_{ON})以上时，MAX5982A/MAX5982B/MAX5982C进入供电模式。 V_{IN} 上升到 V_{ON} 以上时，MAX5982A/MAX5982B/MAX5982C导通内部n沟道隔离MOSFET，将 V_{SS} 连接RTN，内部将浪涌电流限制在53mA ($V_{RTN} - V_{SS} > 7V$ 时)和135mA ($V_{RTN} - V_{SS} < 7V$ 时)。RTN处的电压接近 V_{SS} 时，隔离MOSFET完全导通，浪涌电流降至浪涌门限以下。一旦隔离MOSFET完全打开，MAX5982A/MAX5982B/MAX5982C将电流门限更改为1900mA (典型值)。电源就绪开漏输出(PG)维持在低电平，持续时间至少为 t_{DELAY} ，直到MOSFET完全打开，以在浪涌期间禁用后续的DC-DC转换器。

欠压锁定

MAX5982A/MAX5982B/MAX5982C能够工作在高达60V的电源，导通UVLO门限(V_{ON})为35.4V，关闭UVLO门限(V_{OFF})为31V。输入电压高于 V_{ON} 时，MAX5982A/MAX5982B/MAX5982C进入供电模式，内部MOSFET导通；输入电压低于 V_{OFF} 的时间超过 t_{OFF_DLY} 时，MOSFET关断。

休眠和超低功耗休眠模式(MAX5982A/MAX5982B)

MAX5982A/MAX5982B具有休眠模式，将PG拉低并且保持内部n沟道隔离MOSFET导通。PG输出禁止后续DC-DC转换器工作，降低总体PD系统在休眠模式下的功耗。休眠模式下，LED驱动器(LED)周期性源出脉冲电流。LED电流(I_{LED})由外部电阻(R_{SL})设置，更多信息请参考应用信息部分。在 $\overline{SL}$ 作用一个下降沿(MAX5982B)，或在下降沿后保持 $\overline{SL}$ 为低电平至少6s，即可进入休眠模式。

超低功耗休眠模式允许MAX5982A/MAX5982B进一步降低功耗，同时维持标准的电源特征信号。超低功耗休眠模式的使能输入ULP在内部通过50k Ω 电阻上拉至MAX5982A/MAX5982B的5V偏压。为进入超低功耗模式，将ULP置为逻辑低电平，在 $\overline{SL}$ 作用一个下降沿(MAX5982B)，或保持至少持续6s的 $\overline{SL}$ 低电平状态(MAX5982A)。在唤醒模式的使能输入($\overline{WK}$)端施加一个下降沿，则禁止休眠模式或超低功耗休眠模式，恢复正常工作。

LED驱动器(MAX5982A/MAX5982B)

MAX5982A/MAX5982B驱动输出LED和 V_{SS} 之间连接的LED。休眠模式/超低功耗休眠模式期间，LED由脉冲电流驱动，幅值由 $\overline{SL}$ 与 V_{SS} 之间连接的电阻设置。LED驱动器电流幅值可利用 R_{SL} 设置在10mA至20mA之间，公式如下：

$$I_{LED} = \frac{645.75}{R_{SL} + 1200} \quad (\text{单位为安培})$$

电源就绪输出

利用开漏输出(PG)可以在n沟道隔离MOSFET完全导通之前禁用后续的DC-DC转换器。内部隔离MOSFET完全导通之前，将PG拉低至 V_{SS} ，保持时间为 t_{DELAY} 。休眠模式及退出热关断保护时，PG也被拉低。

热关断保护

MAX5982A/MAX5982B/MAX5982C具有热关断保护，避免过热。如果结温超过+150 $^{\circ}\text{C}$ 热关断门限，MAX5982A/MAX5982B/MAX5982C关断内部功率MOSFET、LED驱动器及2EC电流源。结温下降至+120 $^{\circ}\text{C}$ 以下时，器件进入浪涌模式，然后恢复供电模式。浪涌模式确保内部功率MOSFET导通之前关闭后续的DC-DC转换器。

墙上适配器检测和工作

对于使用辅助电源(例如墙上电源适配器)向PD供电的应用，MAX5982A/MAX5982B/MAX5982C提供墙上电源适配器检测功能。检测到WAD时，MAX5982A/MAX5982B/MAX5982C优先使用WAD，并将电源平滑切换到WAD。一旦输入电压($V_{DD} - V_{SS}$)超过标记事件门限，MAX5982A/MAX5982B/MAX5982C使能墙上适配器检测功能。墙上适配器连接在WAD和RTN之间，WAD至RTN电压大于9V时，MAX5982A/MAX5982B/MAX5982C检测墙上电源适配器。检测到墙上电源适配器时，内部n沟道隔离MOSFET关断，开启2EC电流源，如果 V_{IN} 处于分级范围内，则禁止分级电流。

IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

应用信息

采用12V适配器工作

布局步骤

严谨的PCB布局是实现高效率和低EMI的关键。遵守以下布局原则有助于获得最佳性能：

- 1) 将输入电容、分级电阻和瞬态电压保护器尽量靠近MAX5982A/MAX5982B/MAX5982C放置。

- 2) 对于需要耗散功率的器件，例如MAX5982A/MAX5982B/MAX5982C，使用大尺寸SMT元件焊盘。
- 3) 功率通路使用短而宽的走线。
- 4) 在MAX5982A/MAX5982B/MAX5982C的EP焊盘位置放置足够多的过孔，以通过PCB覆铜有效释放器件内部产生的热量。建议过孔间距为1mm至1.2mm，采用镀铜(1oz铜)、内径较小(0.3mm至0.33mm)的散热过孔。

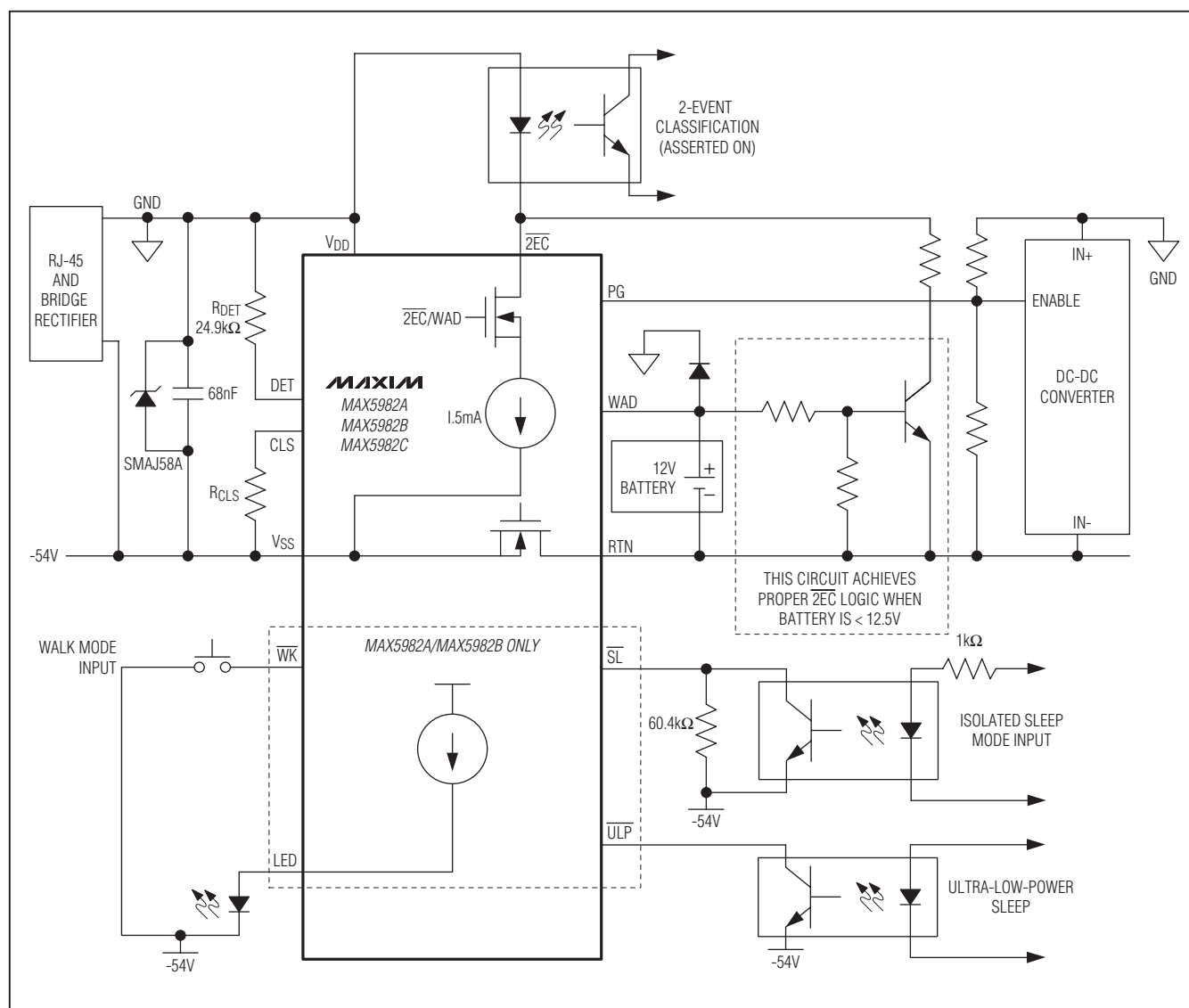
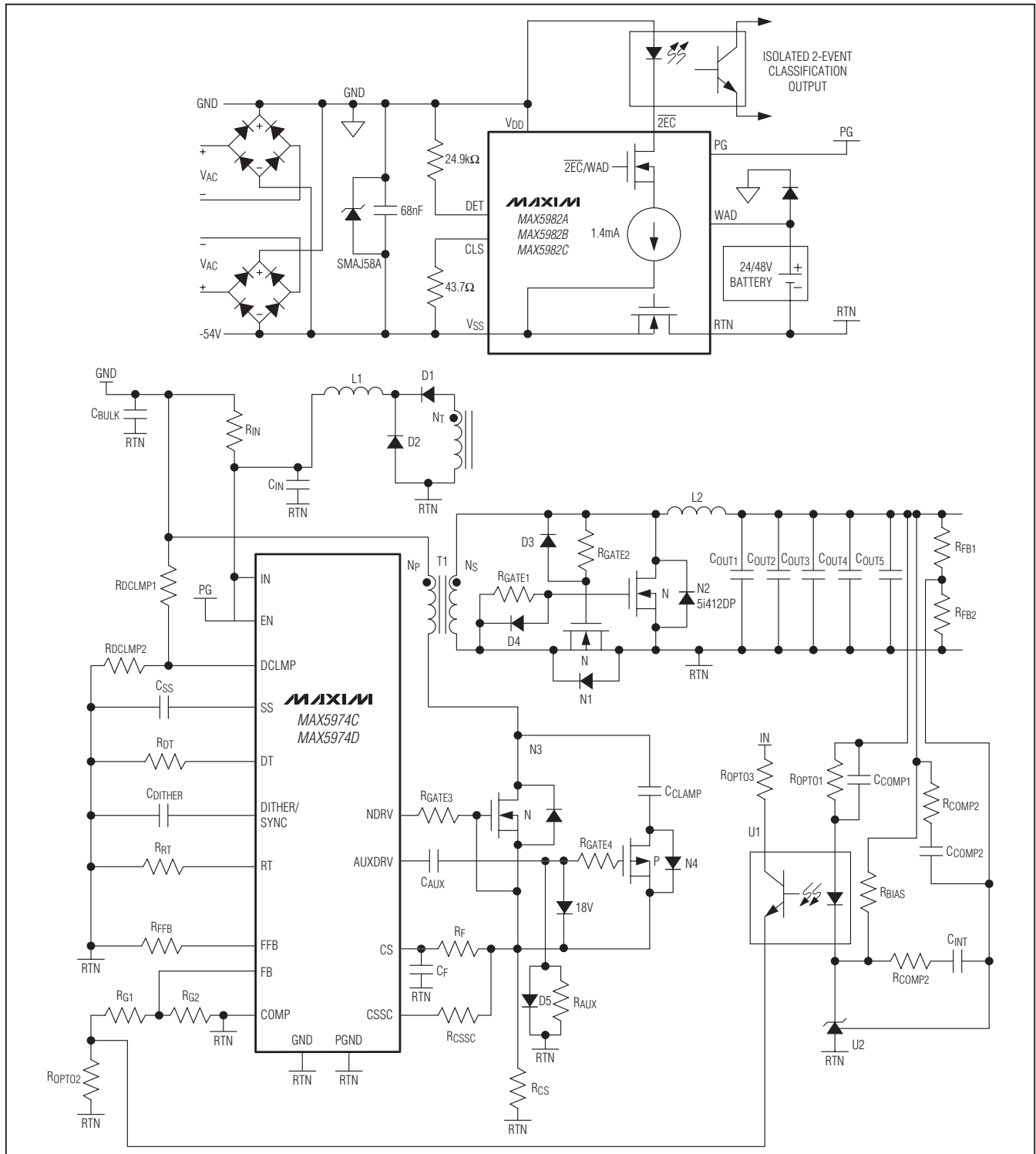


图2. 使用12V墙上电源适配器的典型配置

IEEE 802.3af/at兼容用电设备接口控制器， 集成70W大功率MOSFET

典型应用电路

MAX5982A/MAX5982B/MAX5982C



IEEE 802.3af/at兼容用电设备接口控制器，
集成70W大功率MOSFET

订购信息

PART	TEMP RANGE	PIN-PACKAGE	SLEEP/ULTRA-LOW-POWER MODE	6s FILTER DELAY ON $\overline{\text{SL}}$
MAX5982AETE+	-40°C to +85°C	16 TQFN-EP*	Yes	Yes
MAX5982BETE+	-40°C to +85°C	16 TQFN-EP*	Yes	No
MAX5982CETE+	-40°C to +85°C	16 TQFN-EP*	No	—

+表示无铅(Pb)/符合RoHS标准的封装。
*EP = 裸焊盘。

芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局(占位面积)，请查询china.maxim-ic.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
16 TQFN-EP	T1655+4	21-0140	90-0121

IEEE 802.3af/at兼容用电设备接口控制器，
集成70W大功率MOSFET

修订历史

修订号	修订日期	说明	修改页
0	6/11	最初版本。	—

MAX5982A/MAX5982B/MAX5982C

Maxim北京办事处

北京8328信箱 邮政编码100083
免费电话：800 810 0310
电话：010-6211 5199
传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 17