

MAX31180

扩频晶振倍频器

概述

MAX31180是低抖动、基于晶体的时钟发生器，内部集成锁相环(PLL)，产生16MHz至134MHz的扩频时钟输出。器件通过引脚设置时钟的倍率和抖动幅度。MAX31180提供扩频禁止模式和关断模式，以节省功耗。

应用

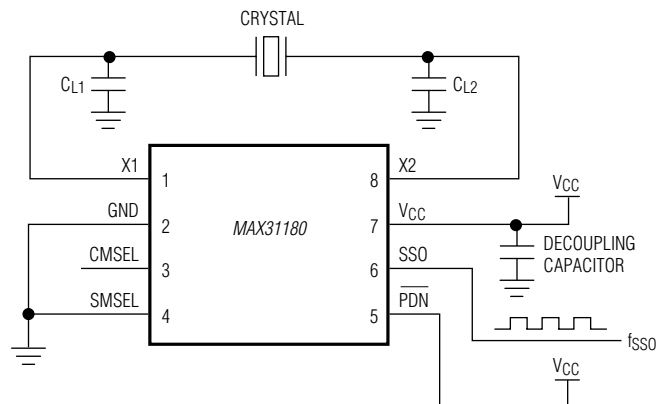
汽车
电缆调制解调器
蜂窝电话
计算机外设
复印机
信息娱乐系统
PC
打印机

特性

- ◆ 产生16MHz至134MHz扩频时钟
- ◆ 可选择1倍、2倍和4倍时钟倍率
- ◆ 中心扩频抖动
- ◆ 可选扩频调制幅度：±0.5%、±1.0%和±1.5%
- ◆ 扩频禁用模式
- ◆ 极低的逐周期抖动
- ◆ 输出为高阻的关断模式，
- ◆ 低功耗
- ◆ 3.0V至3.6V单电源供电
- ◆ -40°C至+125°C工作温度范围
- ◆ 小尺寸8引脚μSOP封装

订购信息在数据资料的最后给出。

典型工作电路



NOTE: IN THE ABOVE CONFIGURATION WITH $\overline{\text{PDN}}$ CONNECTED TO V_{CC} , SMSEL CONNECTED TO GND AND CMSEL OPEN, THE DEVICE IS IN NORMAL OPERATION WITH 2x CLOCK MULTIPLICATION, AND SPREAD-SPECTRUM MAGNITUDE OF $\pm 0.5\%$.

相关型号以及配合该器件使用的推荐产品，请参见：china.maximintegrated.com/MAX31180.related。

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。
有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maximintegrated.com。

MAX31180

扩频晶振倍频器

ABSOLUTE MAXIMUM RATINGS

(Voltages relative to GND.)

Voltage Range on V_{CC}-0.3V to +4.3V

Voltage Range on Any Pin-0.3V to ($V_{CC} + 0.3V$),
not to exceed +4.3V

Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)

μSOP (derate 4.5mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$).....362mW

Operating Temperature Range..... -40°C to $+125^\circ\text{C}$

Storage Temperature Range..... -55°C to $+125^\circ\text{C}$

Lead Temperature (soldering, 10s) $+300^\circ\text{C}$

Soldering Temperature (reflow) $+260^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

RECOMMENDED OPERATING CONDITIONS

($T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V_{CC}	(Note 1)	3.0		3.6	V
Input Logic 1	V_{IH}		$0.8 \times V_{CC}$		$V_{CC} + 0.3$	V
Input Logic 0	V_{IL}		$V_{GND} - 0.3$		$0.2 \times V_{CC}$	V
Input Logic Open	I_{IF}	$0V < V_{IN} < V_{CC}$ (Note 2)			± 1	μA
Input Leakage	I_{IL}	$0V < V_{IN} < V_{CC}$ (Note 3)			± 80	μA
SSO Load	C_{SSO}	$f_{SSO} < 67\text{MHz}$			15	pF
		$67\text{MHz} \leq f_{SSO} < 101\text{MHz}$			10	
		$101\text{MHz} \leq f_{SSO} < 134\text{MHz}$			7	
Crystal or Clock Input Frequency	f_{IN}		16.0		33.4	MHz
Crystal ESR	X_{ESR}				90	Ω
Clock Input Duty Cycle	F_{INDC}		40		60	%
Crystal Parallel Load Capacitance	C_L	(Note 4)			18	pF

MAX31180

扩频晶振倍频器

DC ELECTRICAL CHARACTERISTICS

($V_{CC} = +3.0V$ to $+3.6V$, $T_A = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	I_{CC1}	$C_{SSO} = 15pF$, $f_{SSO} = 16MHz$			15	mA
Power-Down Current	I_{CCQ}	$\overline{PDN} = GND$, all input pins open			200	μA
Output Leakage (SSO)	I_{OZ}	$\overline{PDN} = GND$	-1		+1	μA
Low-Level Output Voltage (SSO)	V_{OL}	$I_{OL} = 4mA$			0.4	V
High-Level Output Voltage (SSO)	V_{OH}	$I_{OH} = -4mA$	2.4			V
Input Capacitance (X1/X2)	C_{IN}	(Note 5)		5		pF

AC ELECTRICAL CHARACTERISTICS

($V_{CC} = +3.0$ to $+3.6V$, $T_A = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SSO Duty Cycle	SSODC	Measured at $V_{CC}/2$, CMSEL = 0 or open	40		60	%
		Measured at $V_{CC}/2$, CMSEL = 1	30		70	
Rise Time	t_R	(Note 6)		1.6		ns
Fall Time	t_F	(Note 6)		1.6		ns
Peak Cycle-to-Cycle Jitter	t_J	$f_{SSO} = 16MHz$, $T_A = -40$ to $+85^{\circ}C$, 10,000 cycles (Note 5)		75		ps
Power-Up Time	t_{POR}	$\overline{PDN}$ pin (Note 7)			11	ms
Power-Down Time	t_{PDN}	$\overline{PDN}$ pin (Note 8)			100	ns
Dither Rate	f_{DITHER}	(Note 9)		$f_{IN}/992$		

Note 1: All voltages referenced to ground.

Note 2: Maximum source/sink current applied to input to be considered an open. Typical voltage range between $0.4 \times V_{CC}$ and $0.55 \times V_{CC}$.

Note 3: Applicable to pins CMSEL, SMSEL, and $\overline{PDN}$.

Note 4: See information about C_{L1} and C_{L2} in the [Applications Information](#) section at the end of the data sheet.

Note 5: Not production tested.

Note 6: For 7pF load.

Note 7: Time between $\overline{PDN}$ deasserted to output active.

Note 8: Time between $\overline{PDN}$ asserted to output high impedance.

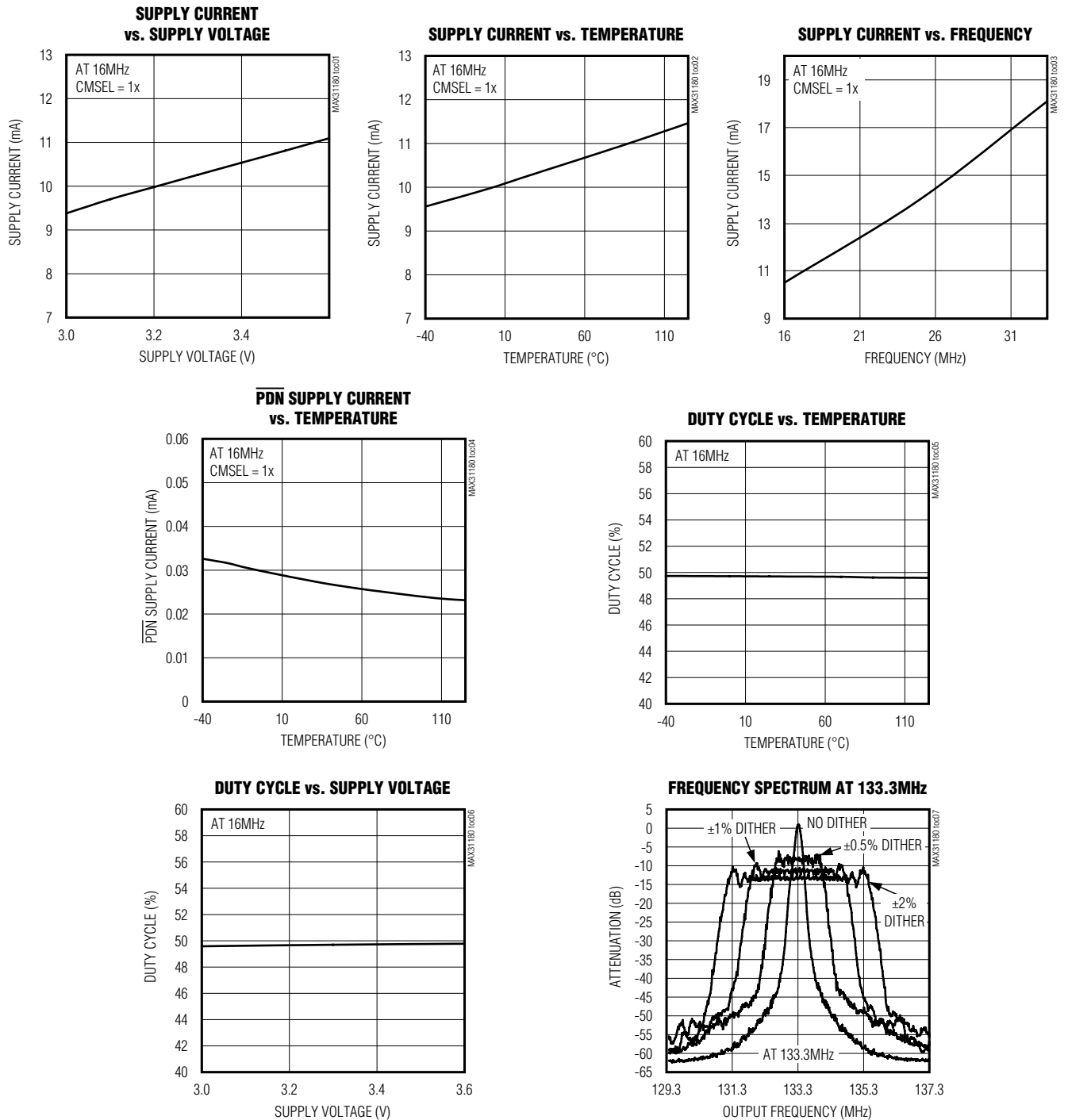
Note 9: Guaranteed by design.

MAX31180

扩频晶振倍频器

典型工作特性

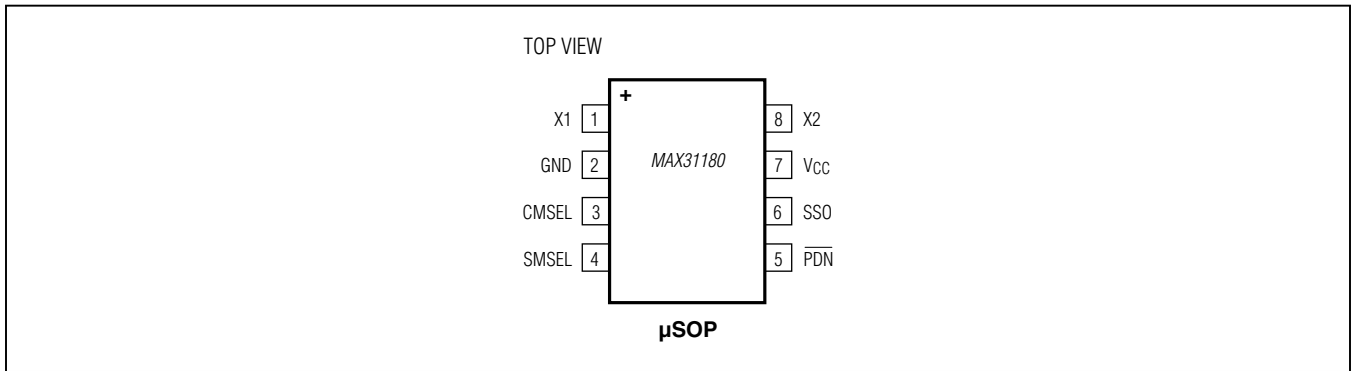
($V_{CC} = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



MAX31180

扩频晶振倍频器

引脚配置



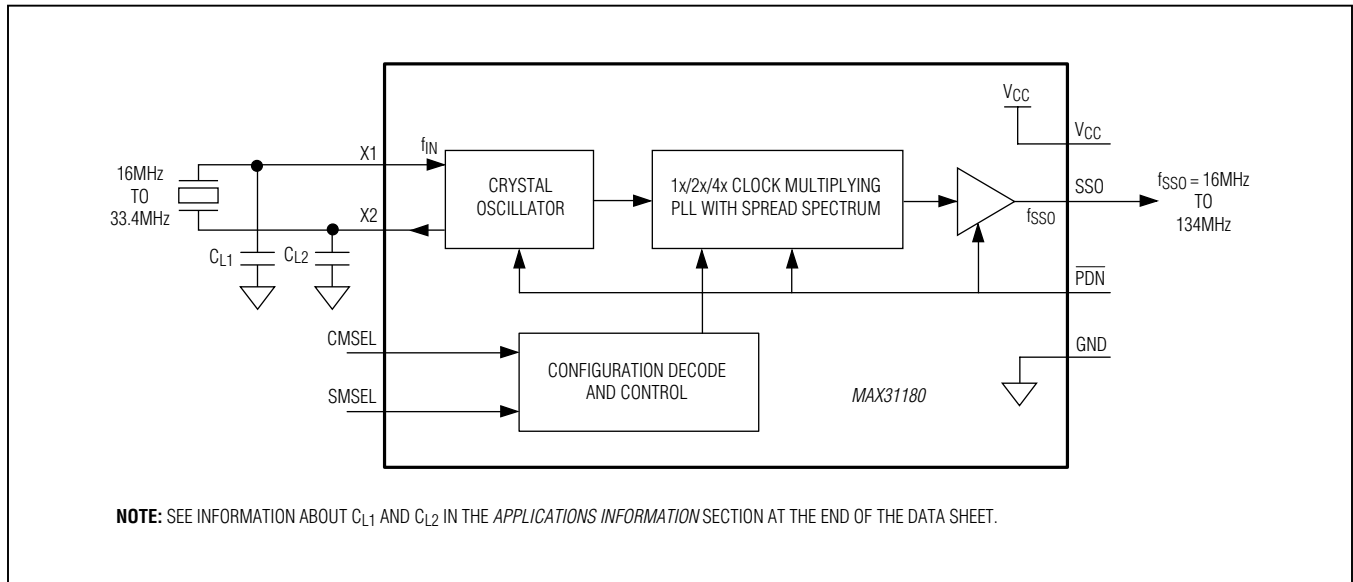
引脚说明

引脚	名称	功能
1	X1	晶体驱动/时钟输入。在X1和X2之间连接具有正确负载电容的晶体；也可以不使用晶体，时钟信号直接作用到X1输入端。
2	GND	信号地。
3	CMSEL	时钟倍率选择，三级数字输入： 0 = 1倍 开路 = 2倍 1 = 4倍
4	SMSEL	扩频幅度选择，三级数字输入： 0 = $\pm 0.5\%$ 开路 = $\pm 1.0\%$ 1 = $\pm 1.5\%$
5	$\overline{\text{PDN}}$	低电平有效关断/扩频禁止，三级数字输入： 0 = 关断/SSO三态 开路 = 上电/扩频禁止 1 = 上电/扩频使能
6	SSO	扩频时钟倍频输出。扩频输出为X1/X2引脚晶振或时钟信号频率的1倍、2倍或4倍。
7	V _{CC}	供电电压。
8	X2	晶振驱动输出，在X1和X2之间连接具有正确负载电容的晶体。 如果时钟连接至X1，则应使X2保持开路。

MAX31180

扩频晶振倍频器

方框图



详细说明

MAX31180是一款晶振倍频器，具有中心频率扩频功能。在X1和X2引脚之间连接16MHz至33.4MHz晶体，也可以将16MHz至33.4MHz时钟信号直接连接到X1而取代晶体，此时，X2应保持开路。使用CMSEL输入，用户可选择对接入的晶振或输入时钟进行1倍频、2倍频或4倍频。MAX31180能够产生16MHz至134MHz扩频输出时钟。

PLL可以对输出时钟加入抖动，以中心频率为中心抖动，抖动幅度由用户选择。用户通过SMSEL输入选择抖动幅度。通过PDN输入可以将器件置于低功耗待机模式，此时SSO输出为三态；如果PDN引脚开路，则使能SSO输出，但禁止扩频抖动；扩频抖动率固定为 $f_{IN}/992$ ，以保证抖动率高

于音频范围。上电时，输出时钟(SSO)在PLL达到稳定频率(f_{SSO})和抖动(f_{DITHER})之前保持为三态。

应用信息

晶振选择

MAX31180需要一个工作在基频模式、ESR小于90Ω的并联谐振晶体。晶振应紧靠器件安装，以将寄生电容引入的附加负载降至最小。

振荡器输入

利用外部振荡器时钟驱动MAX31180时，可将输入(X1)视为高阻。

扩频晶振倍频器

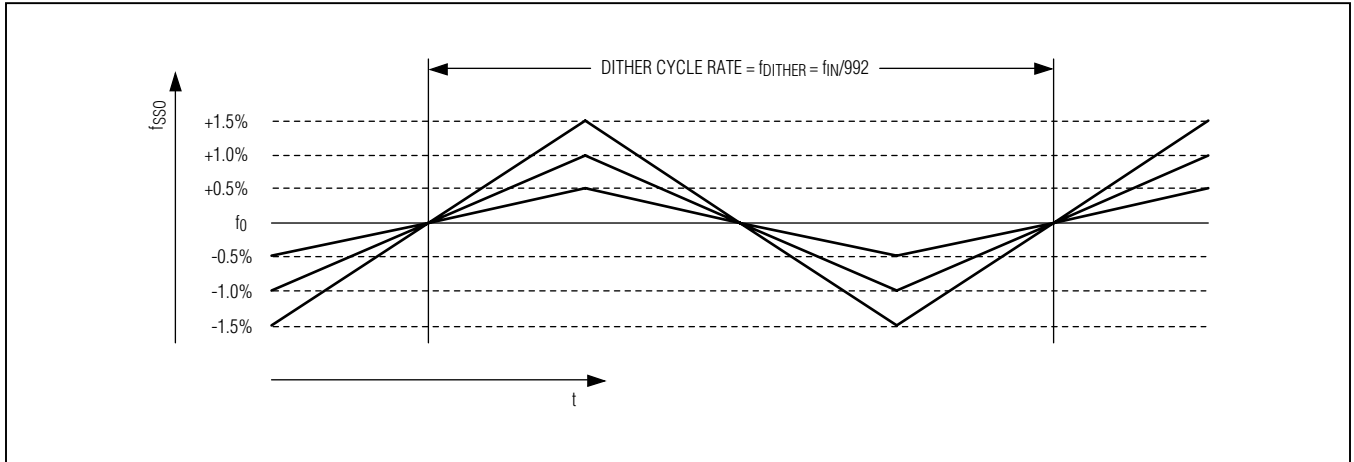


图1. 扩频调制

晶体电容选择

按照晶体指标(参考所用晶体的数据手册)选择负载电容 C_{L1} 和 C_{L2} , 晶体并联负载电容计算如下:

$$C_L = \frac{C_{L1} \times C_{L2}}{C_{L1} + C_{L2}} + C_{IN} \quad \text{式1}$$

对于MAX31180, 使用 $C_{L1} = C_{L2} = C_{LX}$ 。

此时, 公式简化为:

$$C_L = \frac{C_{LX}}{2} + C_{IN} \quad \text{式2}$$

其中, $C_{L1} = C_{L2} = C_{LX}$ 。

利用式2, 根据[Recommended Operating Conditions](#)和[DC Electrical Characteristics](#)部分给出的 C_L 和 C_{IN} 计算 C_{L1} 和 C_{L2} 。

电源去耦

为达到最佳效果, 建议在IC的电源引脚安装去耦电容, 去耦电容的典型值为0.001 μ F和0.1 μ F。采用高质量、陶瓷表贴电容, 并尽可能靠近IC的 V_{CC} 和GND引脚放置, 以最大程度地降低引线电感。

布局考虑

如上所述, 晶振应紧靠器件放置, 将寄生电容引入的附加负载降至最小, 还应注意将可能处于开路状态的设置引脚(SMSEL和CMSEL)的负载降至最小。时钟输入耦合应降至最小。

MAX31180

扩频晶振倍频器

订购信息

器件	温度范围	引脚-封装
MAX31180AUA+	-40°C至+125°C	8 μ SOP
MAX31180AUA+T	-40°C至+125°C	8 μ SOP
MAX31180AUA/V+	-40°C至+125°C	8 μ SOP
MAX31180AUA/V+T	-40°C至+125°C	8 μ SOP

+表示无铅(Pb)/符合RoHS标准的封装。

T = 卷带包装。

/V 表示汽车级器件。

封装信息

如需最近的封装外形信息和焊盘布局(占位面积), 请查询china.maximintegrated.com/packages。请注意, 封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符, 但封装图只与封装有关, 与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
8 μ SOP	U8+1	21-0036	90-0092

MAX31180

扩频晶振倍频器

修订历史

修订号	修订日期	说明	修改页
0	12/12	最初版本。	—
1	3/13	在订购信息中增加了汽车级器件。	8

Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299



Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-10 00

9

© 2013 Maxim Integrated

Maxim标志和Maxim Integrated是Maxim Integrated Products, Inc.的商标。