

可提供评估板



# 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

MAX1220/MAX1257/MAX1258

## 概述

MAX1220/MAX1257/MAX1258在单片IC上集成了12位、多通道模数转换器(ADC)和12位8路数模转换器(DAC)。这些器件上还包含温度传感器、可配置的通用I/O (GPIO)，以及25MHz SPI™/QSPI™/MICROWIRE™兼容串行接口。ADC提供8/16路输入通道的版本。8路DAC输出在2.0μs内建立，ADC的转换速率为225ksps。

所有器件都包含为ADC和DAC提供的内部基准(2.5V或4.096V)。可编程基准模式，允许使用内部基准、外部基准或二者的组合。其他特性还有内置精度为±1°C的精密温度传感器、FIFO、扫描模式、可编程内部或外部时钟模式、数据平均以及AutoShutdown™，这些特性使用户可以减小功耗、降低对处理器的要求。集成8路DAC的低干扰能量(4nV•s)和数字馈通(0.5nV•s)，使这些器件可理想用于快速响应闭环系统的数字控制。

这些器件确保工作在+2.7V至+3.6V (MAX1257)或+4.75V至+5.25V (MAX1220/MAX1258)，在225ksps吞吐率时消耗2.5mA，在1ksps吞吐率时仅消耗22μA，而在关断模式下小于0.2μA。MAX1257/MAX1258具有12个GPIO，MAX1220提供4个GPIO，这些GPIO可以被配置成输入或输出。

MAX1220采用36引脚、薄型QFN封装，MAX1257/MAX1258采用48引脚、薄型QFN封装。所有器件的工作温度范围为-40°C至+85°C。

## 应用

光元件控制  
基站控制回路  
系统监视与控制  
数据采集系统

## 特性

- ◆ 12位、225ksps ADC
  - 模拟多路复用器，带有真差分采样/保持(T/H)器
  - 16路单端或8路差分输入(单极性或双极性) (MAX1257/MAX1258)
  - 8路单端或4路差分输入(单极性或双极性) (MAX1220)
  - 高精度：±0.5 LSB INL，±0.5 LSB DNL
- ◆ 12位、8路、建立时间为2μs的DAC
  - 超低干扰能量(4nV•s)
  - 可选择零值或满量程上电状态
  - 高精度：±0.5 LSB INL
- ◆ 内部基准或外部单端/差分基准
  - 内部基准电压2.5V或4.096V
- ◆ 内置精度为±1°C的温度传感器
- ◆ 片上FIFO，能够存储16个ADC转换结果和一个温度测量结果
- ◆ 片上通道扫描模式与内部数据平均功能
- ◆ 工作在模拟单电源
  - +2.7V至+3.6V或+4.75V至+5.25V
- ◆ 数字电源：+2.7V至AV<sub>DD</sub>
- ◆ 25MHz、SPI/QSPI/MICROWIRE 串行接口
- ◆ 转换之间自动关断
- ◆ 低功耗ADC
  - 225ksps时2.5mA
  - 1ksps时22μA
  - 关断时0.2μA
- ◆ 低功耗DAC：1.5mA
- ◆ 提供评估板(请订购MAX1258EVKIT)

SPI与QSPI是Motorola, Inc.的商标。

MICROWIRE是National Semiconductor Corp.的商标。

AutoShutdown是Maxim Integrated Products, Inc.的商标。

## 订购信息/选型指南

PART	PIN-PACKAGE	REF VOLTAGE (V)	ANALOG SUPPLY VOLTAGE (V)	RESOLUTION BITS**	ADC CHANNELS	DAC CHANNELS	GPIOs
MAX1220BETX+	36 Thin QFN-EP*	4.096	4.75 to 5.25	12	8	8	4
MAX1257BETM+	48 Thin QFN-EP*	2.5	2.7 to 3.6	12	16	8	12
MAX1258BETM+	48 Thin QFN-EP*	4.096	4.75 to 5.25	12	16	8	12

注：所有器件工作在-40°C至+85°C温度范围。

+表示无铅(Pb)/符合RoHS标准的封装。

\*EP = 裸焊盘。

\*\*表示DAC和ADC的分辨率。

引脚配置在数据资料的最后给出。



Maxim Integrated Products 1

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。

有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maxim-ic.com。

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

## ABSOLUTE MAXIMUM RATINGS

AV <sub>DD</sub> to AGND .....	-0.3V to +6V	Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
DGND to AGND.....	-0.3V to +0.3V	36-Pin Thin QFN (6mm x 6mm)	
DV <sub>DD</sub> to AV <sub>DD</sub> .....	-3.0V to +0.3V	(derate 26.3mW/°C above +70°C).....	2105.3mW
Digital Inputs to DGND.....	-0.3V to +6V	48-Pin Thin QFN (7mm x 7mm)	
Digital Outputs to DGND .....	-0.3V to (DV <sub>DD</sub> + 0.3V)	(derate 26.3mW/°C above +70°C).....	2105.3mW
Analog Inputs, Analog Outputs and REF_ <sub>-</sub>		Operating Temperature Range .....	-40°C to +85°C
to AGND.....	-0.3V to (AV <sub>DD</sub> + 0.3V)	Storage Temperature Range .....	-60°C to +150°C
Maximum Current into Any Pin (except AGND, DGND, AV <sub>DD</sub> ,		Junction Temperature.....	+150°C
DV <sub>DD</sub> , and OUT_) .....	50mA	Lead Temperature (soldering, 10s).....	+300°C
Maximum Current into OUT_.....	100mA		

**Note:** If the package power dissipation is not exceeded, one output at a time may be shorted to AV<sub>DD</sub>, DV<sub>DD</sub>, AGND, or DGND indefinitely.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(AV<sub>DD</sub> = DV<sub>DD</sub> = 2.7V to 3.6V (MAX1257), external reference V<sub>REF</sub> = 2.5V (MAX1257), AV<sub>DD</sub> = 4.75V to 5.25V, DV<sub>DD</sub> = 2.7V to AV<sub>DD</sub> (MAX1220/MAX1258), external reference V<sub>REF</sub> = 4.096V (MAX1220/MAX1258), f<sub>CLK</sub> = 3.6MHz (50% duty cycle), T<sub>A</sub> = -40°C to +85°C, unless otherwise noted. Typical values are at AV<sub>DD</sub> = DV<sub>DD</sub> = 3V (MAX1257), AV<sub>DD</sub> = DV<sub>DD</sub> = 5V (MAX1220/MAX1258), T<sub>A</sub> = +25°C. Outputs are unloaded, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>ADC</b>						
<b>DC ACCURACY (Note 1)</b>						
Resolution			12			Bits
Integral Nonlinearity	INL			±0.5	±1.0	LSB
Differential Nonlinearity	DNL			±0.5	±1.0	LSB
Offset Error				±1	±4.0	LSB
Gain Error		(Note 2)		±0.1	±4.0	LSB
Gain Temperature Coefficient				±0.8		ppm/°C
Channel-to-Channel Offset				±0.1		LSB
<b>DYNAMIC SPECIFICATIONS (10kHz sine-wave input, V<sub>IN</sub> = 2.5V<sub>p-p</sub> (MAX1257), V<sub>IN</sub> = 4.096V<sub>p-p</sub> (MAX1220/MAX1258), 225ksps, f<sub>CLK</sub> = 3.6MHz)</b>						
Signal-to-Noise Plus Distortion	SINAD			70		dB
Total Harmonic Distortion (Up to the Fifth Harmonic)	THD			-76		dBc
Spurious-Free Dynamic Range	SFDR			72		dBc
Intermodulation Distortion	IMD	f <sub>IN1</sub> = 9.9kHz, f <sub>IN2</sub> = 10.2kHz		76		dBc
Full-Linear Bandwidth		SINAD > 70dB		100		kHz
Full-Power Bandwidth		-3dB point		1		MHz
<b>CONVERSION RATE (Note 3)</b>						
Power-Up Time	t <sub>PU</sub>	External reference		0.8		μs
		Internal reference (Note 4)		218		Conversion clock cycles

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

MAX1220/MAX1257/MAX1258

## ELECTRICAL CHARACTERISTICS (continued)

(AVDD = DVDD = 2.7V to 3.6V (MAX1257), external reference VREF = 2.5V (MAX1257), AVDD = 4.75V to 5.25V, DVDD = 2.7V to AVDD (MAX1220/MAX1258), external reference VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), TA = -40°C to +85°C, unless otherwise noted. Typical values are at AVDD = DVDD = 3V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), TA = +25°C. Outputs are unloaded, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Acquisition Time	tACQ	(Note 5)	0.6			μs
Conversion Time	tCONV	Internally clocked		5.5		μs
		Externally clocked	3.6			
External Clock Frequency	fCLK	Externally clocked conversion (Note 5)	0.1		3.6	MHz
Duty Cycle			40		60	%
Aperture Delay				30		ns
Aperture Jitter				< 50		ps
<b>ANALOG INPUTS</b>						
Input Voltage Range (Note 6)		Unipolar	0		VREF	V
		Bipolar	-VREF / 2		+VREF / 2	
Input Leakage Current				±0.01	±1	μA
Input Capacitance				24		pF
<b>INTERNAL TEMPERATURE SENSOR</b>						
Measurement Error (Notes 5, 7)		TA = +25°C		±0.7		°C
		TA = TMIN to TMAX		±1.0	±3.0	
Temperature Resolution				1/8		°C/LSB
<b>INTERNAL REFERENCE</b>						
REF1 Output Voltage (Note 8)		MAX1257	2.482	2.50	2.518	V
		MAX1220/MAX1258	4.066	4.096	4.126	
REF1 Voltage Temperature Coefficient	TREF			±30		ppm/°C
REF1 Output Impedance				6.5		kΩ
REF1 Short-Circuit Current		VREF = 2.5V		0.39		mA
		VREF = 4.096V		0.63		
<b>EXTERNAL REFERENCE</b>						
REF1 Input Voltage Range	VREF1	REF mode 11 (Note 4)	1		AVDD + 0.05	V
REF2 Input Voltage Range (Note 4)	VREF2	REF mode 01	1		AVDD + 0.05	V
		REF mode 11	0		1	

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

## ELECTRICAL CHARACTERISTICS (continued)

(AVDD = DVDD = 2.7V to 3.6V (MAX1257), external reference VREF = 2.5V (MAX1257), AVDD = 4.75V to 5.25V, DVDD = 2.7V to AVDD (MAX1220/MAX1258), external reference VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), TA = -40°C to +85°C, unless otherwise noted. Typical values are at AVDD = DVDD = 3V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), TA = +25°C. Outputs are unloaded, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REF1 Input Current (Note 9)	IREF1	VREF = 2.5V (MAX1257), fSAMPLE = 225ksps		25	80	μA
		VREF = 4.096V (MAX1220/MAX1258), fSAMPLE = 225ksps		40	80	
		Acquisition between conversions		±0.01	±1	
REF2 Input Current	IREF2	VREF = 2.5V (MAX1257), fSAMPLE = 225ksps		25	80	μA
		VREF = 4.096V (MAX1220/MAX1258), fSAMPLE = 225ksps		40	80	
		Acquisition between conversions		±0.01	±1	
<b>DAC</b>						
<b>DC ACCURACY (Note 10)</b>						
Resolution			12			Bits
Integral Nonlinearity	INL			±0.5	±4	LSB
Differential Nonlinearity	DNL	Guaranteed monotonic			±1.0	LSB
Offset Error	VOS	(Note 8)		±3	±10	mV
Offset-Error Drift				±10		ppm of FS/°C
Gain Error	GE	(Note 8)		±5	±10	LSB
Gain Temperature Coefficient				±8		ppm of FS/°C
<b>DAC OUTPUT</b>						
Output-Voltage Range		No load	0.02		AVDD - 0.02	V
		10kΩ load to either rail	0.1		AVDD - 0.1	
DC Output Impedance				0.5		Ω
Capacitive Load		(Note 11)			1	nF
Resistive Load to AGND	RL	AVDD = 2.7V, VREF = 2.5V (MAX1257), gain error < 1%	2000			Ω
		AVDD = 4.75V, VREF = 4.096V (MAX1220/MAX1258), gain error < 2%	500			
Wake-Up Time (Note 12)		From power-down mode, AVDD = 5V		25		μs
		From power-down mode, AVDD = 2.7V		21		
1kΩ Output Termination		Programmed in from power-down mode		1		kΩ
100kΩ Output Termination		At wake-up or programmed in power-down mode		100		kΩ

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

MAX1220/MAX1257/MAX1258

## ELECTRICAL CHARACTERISTICS (continued)

(AVDD = DVDD = 2.7V to 3.6V (MAX1257), external reference VREF = 2.5V (MAX1257), AVDD = 4.75V to 5.25V, DVDD = 2.7V to AVDD (MAX1220/MAX1258), external reference VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), TA = -40°C to +85°C, unless otherwise noted. Typical values are at AVDD = DVDD = 3V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), TA = +25°C. Outputs are unloaded, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>DYNAMIC PERFORMANCE (Notes 5, 13)</b>						
Output-Voltage Slew Rate	SR	Positive and negative	3			V/μs
Output-Voltage Settling Time	tS	To 1 LSB, 400 - C00 hex (Note 7)		2	5	μs
Digital Feedthrough		Code 0, all digital inputs from 0 to DVDD		0.5		nV•s
Major Code Transition Glitch Impulse		Between codes 2047 and 2048		4		nV•s
Output Noise (0.1Hz to 50MHz)		From VREF		660		μVP-P
		Using internal reference		720		
Output Noise (0.1Hz to 500kHz)		From VREF		260		μVP-P
		Using internal reference		320		
DAC-to-DAC Transition Crosstalk				0.5		nV•s
<b>INTERNAL REFERENCE</b>						
REF1 Output Voltage (Note 8)		MAX1257	2.482	2.5	2.518	V
		MAX1220/MAX1258	4.066	4.096	4.126	
REF1 Temperature Coefficient	TCREF			±30		ppm/°C
REF1 Short-Circuit Current		VREF = 2.5V		0.39		mA
		VREF = 4.096V		0.63		
<b>EXTERNAL-REFERENCE INPUT</b>						
REF1 Input Voltage Range	VREF1	REF modes 01, 10, and 11 (Note 4)	0.7		AVDD	V
REF1 Input Impedance	RREF1		70	100	130	kΩ
<b>DIGITAL INTERFACE</b>						
<b>DIGITAL INPUTS (SCLK, DIN, CS, CNVST, LDAC)</b>						
Input-Voltage High	VIH	DVDD = 2.7V to 5.25V	2.4			V
Input-Voltage Low	VIL	DVDD = 3.6V to 5.25V			0.8	V
		DVDD = 2.7V to 3.6V			0.6	
Input Leakage Current	IL			±0.01	±10	μA
Input Capacitance	CIN			15		pF
<b>DIGITAL OUTPUT (DOUT) (Note 14)</b>						
Output-Voltage Low	VOL	ISINK = 2mA			0.4	V
Output-Voltage High	VOH	ISOURCE = 2mA	DVDD - 0.5			V
Three-State Leakage Current					±10	μA
Three-State Output Capacitance	COUT			15		pF

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

## ELECTRICAL CHARACTERISTICS (continued)

(AVDD = DVDD = 2.7V to 3.6V (MAX1257), external reference VREF = 2.5V (MAX1257), AVDD = 4.75V to 5.25V, DVDD = 2.7V to AVDD (MAX1220/MAX1258), external reference VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), TA = -40°C to +85°C, unless otherwise noted. Typical values are at AVDD = DVDD = 3V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), TA = +25°C. Outputs are unloaded, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>DIGITAL OUTPUT (EOC) (Note 14)</b>							
Output-Voltage Low	VOL	ISINK = 2mA			0.4	V	
Output-Voltage High	VOH	ISOURCE = 2mA	DVDD - 0.5			V	
Three-State Leakage Current					±10	µA	
Three-State Output Capacitance	COUT			15		pF	
<b>DIGITAL OUTPUTS (GPIO_) (Note 14)</b>							
GPIOB_, GPIOC_ Output-Voltage Low		ISINK = 2mA			0.4	V	
		ISINK = 4mA			0.8		
GPIOB_, GPIOC_ Output-Voltage High		ISOURCE = 2mA	DVDD - 0.5			V	
GPIOA_ Output-Voltage Low		ISINK = 15mA			0.8	V	
GPIOA_ Output-Voltage High		ISOURCE = 15mA	DVDD - 0.8			V	
Three-State Leakage Current					±10	µA	
Three-State Output Capacitance	COUT			15		pF	
<b>POWER REQUIREMENTS (Note 15)</b>							
Digital Positive-Supply Voltage	DVDD		2.7		AVDD	V	
Digital Positive-Supply Current	DIDD	Idle, all blocks shut down		0.2	4	µA	
		Only ADC on, external reference		1		mA	
Analog Positive-Supply Voltage	AVDD	MAX1257	2.7		3.6	V	
		MAX1220/MAX1258	4.75		5.25		
Analog Positive-Supply Current	AIDD	Idle, all blocks shut down		0.2	2	µA	
		Only ADC on, external reference	fSAMPLE = 225ksps		2.8	4.2	mA
			fSAMPLE = 100ksps		2.6		
		All DACs on, no load, internal reference		1.5	4		
REF1 Positive-Supply Rejection	PSRR	MAX1257, AVDD = 2.7V		-77		dB	
		MAX1220/MAX1258, AVDD = 4.75V		-80			
DAC Positive-Supply Rejection	PSRD	Output code = FFFhex	MAX1257, AVDD = 2.7V to 3.6V		±0.1	±0.5	mV
			MAX1220/MAX1258, AVDD = 4.75V to 5.25V		±0.1	±0.5	
ADC Positive-Supply Rejection	PSRA	Full-scale input	MAX1257, AVDD = 2.7V to 3.6V		±0.06	±0.5	mV
			MAX1220/MAX1258, AVDD = 4.75V to 5.25V		±0.06	±0.5	

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

MAX1220/MAX1257/MAX1258

## ELECTRICAL CHARACTERISTICS (continued)

(AVDD = DVDD = 2.7V to 3.6V (MAX1257), external reference VREF = 2.5V (MAX1257), AVDD = 4.75V to 5.25V, DVDD = 2.7V to AVDD (MAX1220/MAX1258), external reference VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), TA = -40°C to +85°C, unless otherwise noted. Typical values are at AVDD = DVDD = 3V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), TA = +25°C. Outputs are unloaded, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>TIMING CHARACTERISTICS (Figures 6–13)</b>						
SCLK Clock Period	tCP		40			ns
SCLK Pulse-Width High	tCH	40/60 duty cycle	16			ns
SCLK Pulse-Width Low	tCL	60/40 duty cycle	16			ns
GPIO Output Rise/Fall After CS Rise	tGOD	CLOAD = 20pF			100	ns
GPIO Input Setup Before CS Fall	tGSU		0			ns
LDAC Pulse Width	tLDACPWL		20			ns
SCLK Fall to DOUT Transition (Note 16)	tDOT	CLOAD = 20pF, SLOW = 0	1.8		12.0	ns
		CLOAD = 20pF, SLOW = 1	10		40	
SCLK Rise to DOUT Transition (Notes 16, 17)	tDOT	CLOAD = 20pF, SLOW = 0	1.8		12.0	ns
		CLOAD = 20pF, SLOW = 1	10		40	
CS Fall to SCLK Fall Setup Time	tCSS		10			ns
SCLK Fall to CS Rise Setup Time	tCSH		0		2000	ns
DIN to SCLK Fall Setup Time	tDS		10			ns
DIN to SCLK Fall Hold Time	tDH		0			ns
CS Pulse-Width High	tCSPWH		50			ns
CS Rise to DOUT Disable	tDOD	CLOAD = 20pF			25	ns
CS Fall to DOUT Enable	tDOE	CLOAD = 20pF	1.5		25.0	ns
EOC Fall to CS Fall	tRDS		30			ns
CS or CNVST Rise to EOC Fall—Internally Clocked Conversion Time	tDOV	CKSEL = 01 (temp sense) or CKSEL = 10 (temp sense), internal reference on (Note 18)			65	μs
		CKSEL = 01 (temp sense) or CKSEL = 10 (temp sense), internal reference initially off			140	
		CKSEL = 01 (voltage conversion)			9	
		CKSEL = 10 (voltage conversion), internal reference on (Note 18)			9	
		CKSEL = 10 (voltage conversion), internal reference initially off			80	
CNVST Pulse Width	tCSW	CKSEL = 00, CKSEL = 01 (temp sense)	40			ns
		CKSEL = 01 (voltage conversion)	1.4			μs

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

MAX1220/MAX1257/MAX1258

## ELECTRICAL CHARACTERISTICS (continued)

(AV<sub>DD</sub> = DV<sub>DD</sub> = 2.7V to 3.6V (MAX1257), external reference V<sub>REF</sub> = 2.5V (MAX1257), AV<sub>DD</sub> = 4.75V to 5.25V, DV<sub>DD</sub> = 2.7V to AV<sub>DD</sub> (MAX1220/MAX1258), external reference V<sub>REF</sub> = 4.096V (MAX1220/MAX1258), f<sub>CLK</sub> = 3.6MHz (50% duty cycle), T<sub>A</sub> = -40°C to +85°C, unless otherwise noted. Typical values are at AV<sub>DD</sub> = DV<sub>DD</sub> = 3V (MAX1257), AV<sub>DD</sub> = DV<sub>DD</sub> = 5V (MAX1220/MAX1258), T<sub>A</sub> = +25°C. Outputs are unloaded, unless otherwise noted.)

**Note 1:** Tested at DV<sub>DD</sub> = AV<sub>DD</sub> = +2.7V (MAX1257), DV<sub>DD</sub> = +2.7V, AV<sub>DD</sub> = +5.25V (MAX1220/MAX1258).

**Note 2:** Offset nulled.

**Note 3:** No bus activity during conversion. Conversion time is defined as the number of conversion clock cycles multiplied by the clock period.

**Note 4:** See Table 5 for reference-mode details.

**Note 5:** Not production tested. Guaranteed by design.

**Note 6:** See the *ADC/DAC References* section.

**Note 7:** Fast automated test, excludes self-heating effects.

**Note 8:** Specified over the -40°C to +85°C temperature range.

**Note 9:** REFSEL[1:0] = 00 or when DACs are not powered up.

**Note 10:** DAC linearity, gain, and offset measurements are made between codes 115 and 3981.

**Note 11:** The DAC buffers are guaranteed by design to be stable with a 1nF load.

**Note 12:** Time required by the DAC output to power up and settle within 1 LSB in the external reference mode.

**Note 13:** All DAC dynamic specifications are valid for a load of 100pF and 10kΩ.

**Note 14:** Only one digital output (either DOUT,  $\overline{EOC}$ , or the GPIOs) can be indefinitely shorted to either supply at one time.

**Note 15:** All digital inputs at either DV<sub>DD</sub> or DGND. DV<sub>DD</sub> should not exceed AV<sub>DD</sub>.

**Note 16:** See the *Reset Register* section and Table 9 for details on programming the SLOW bit.

**Note 17:** Clock mode 11 only.

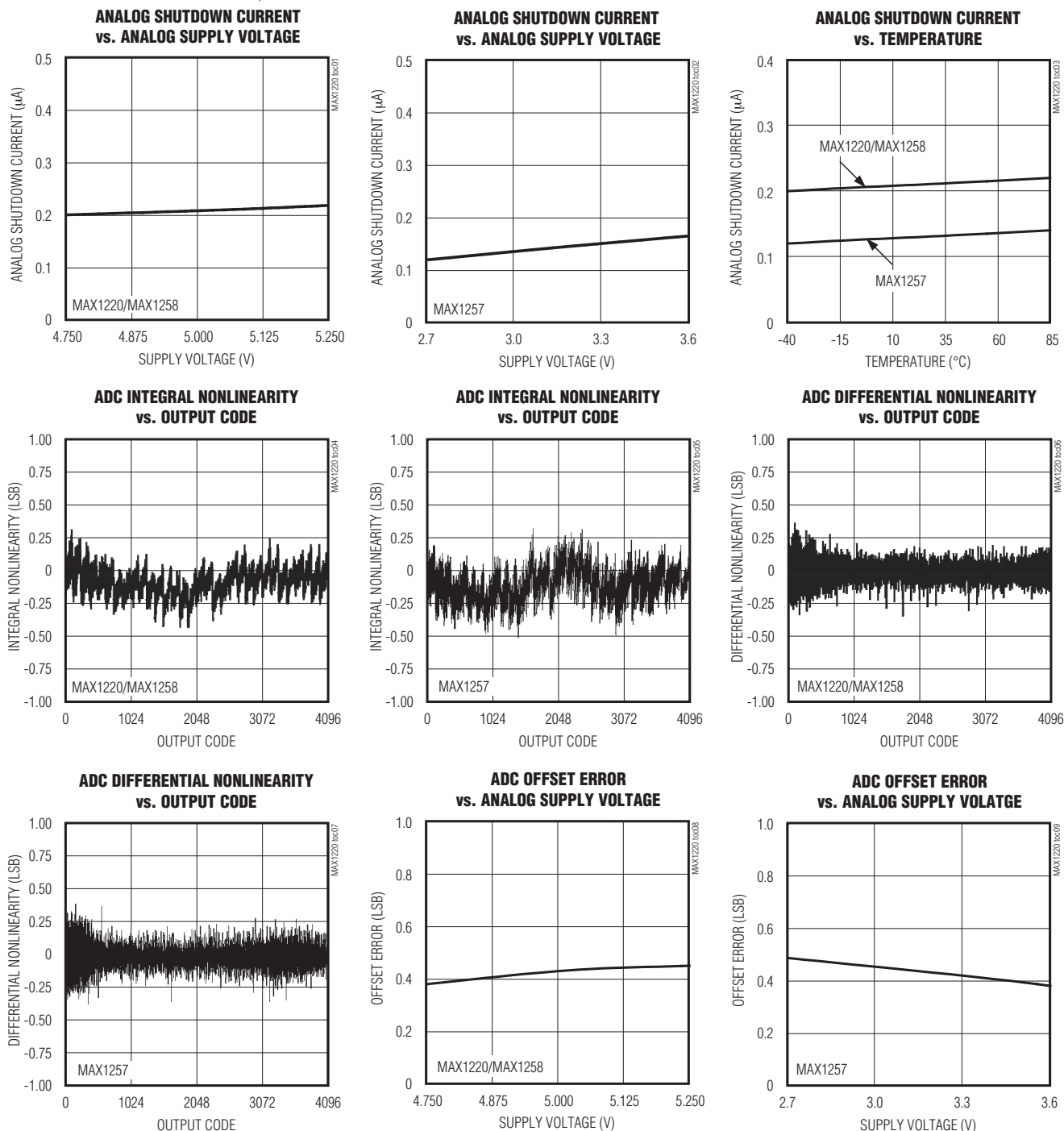
**Note 18:** First conversion after reference power-up is always timed as if the internal reference was initially off to ensure the internal reference has settled. Subsequent conversions are timed as shown.



# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

典型工作特性

(AVDD = DVDD = 3V (MAX1257), external VREF = 2.5V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), external VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), fSAMPLE = 225ksps, CLOAD = 50pF, 0.1μF capacitor at REF, TA = +25°C, unless otherwise noted.)

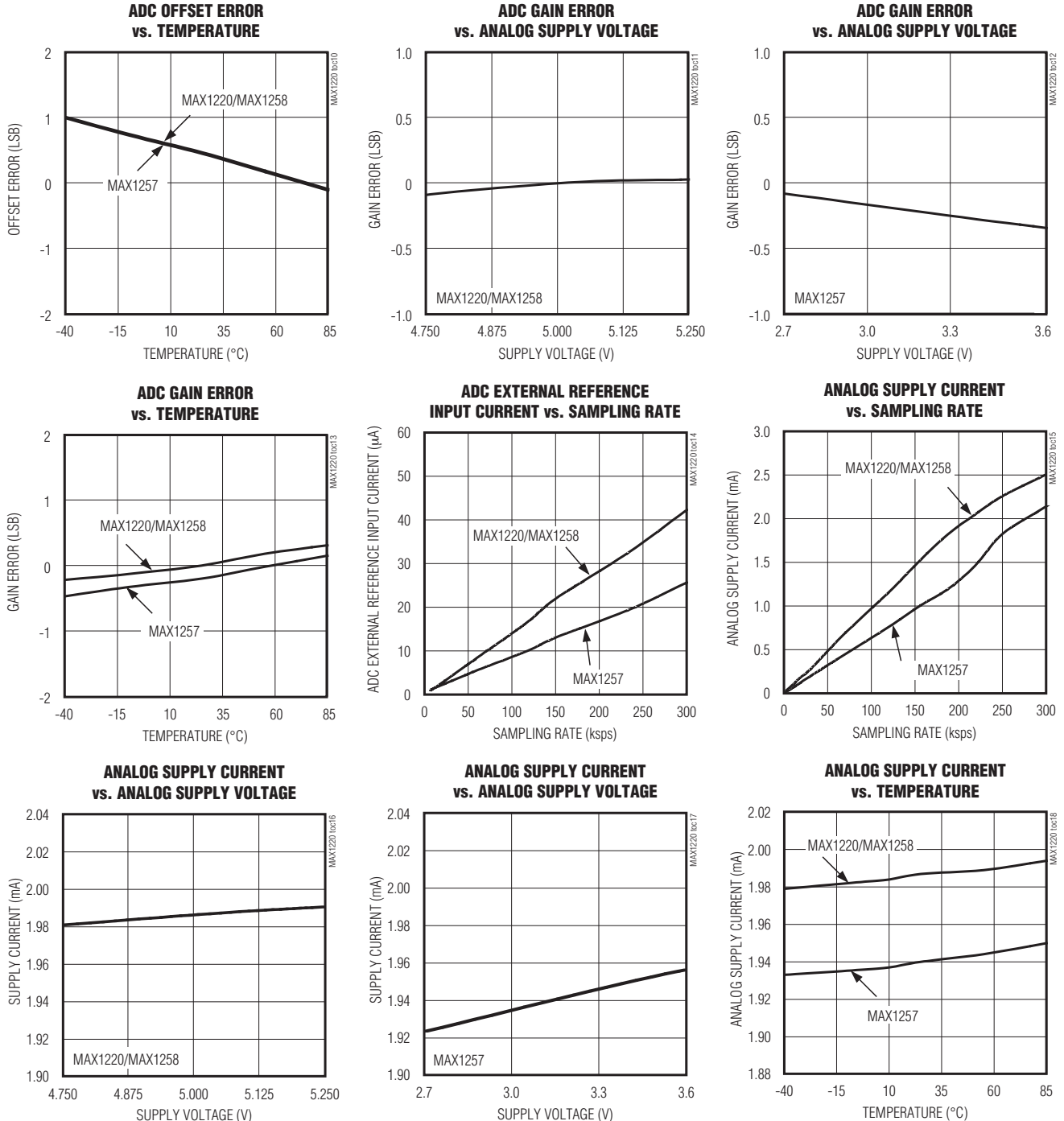


MAX1220/MAX1257/MAX1258

# 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

## 典型工作特性(续)

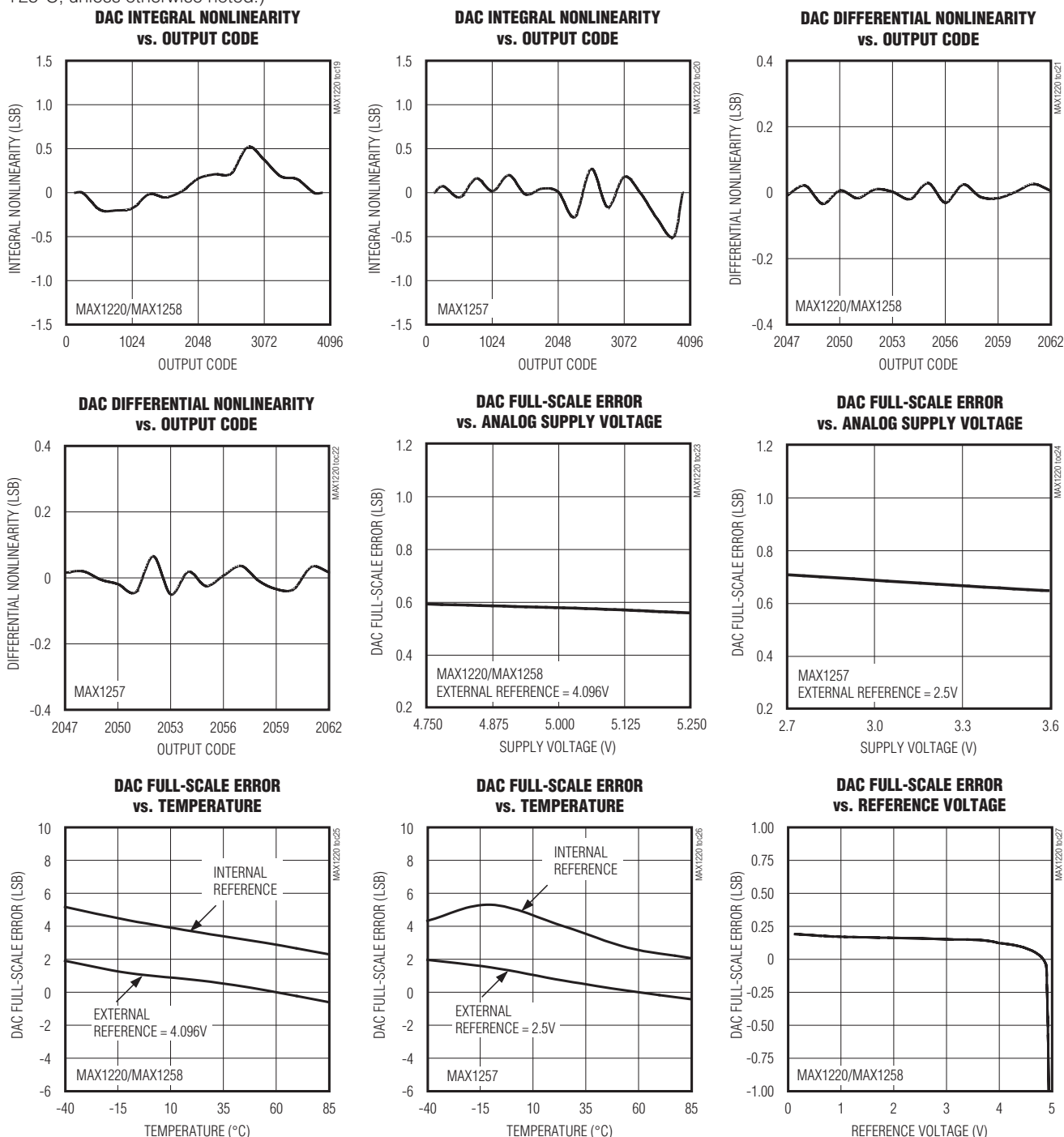
(AVDD = DVDD = 3V (MAX1257), external VREF = 2.5V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), external VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), fsAMPLE = 225ksps, CLOAD = 50pF, 0.1μF capacitor at REF, TA = +25°C, unless otherwise noted.)



# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

典型工作特性(续)

(AVDD = DVDD = 3V (MAX1257), external VREF = 2.5V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), external VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), fSAMPLE = 225ksps, CLOAD = 50pF, 0.1μF capacitor at REF, TA = +25°C, unless otherwise noted.)

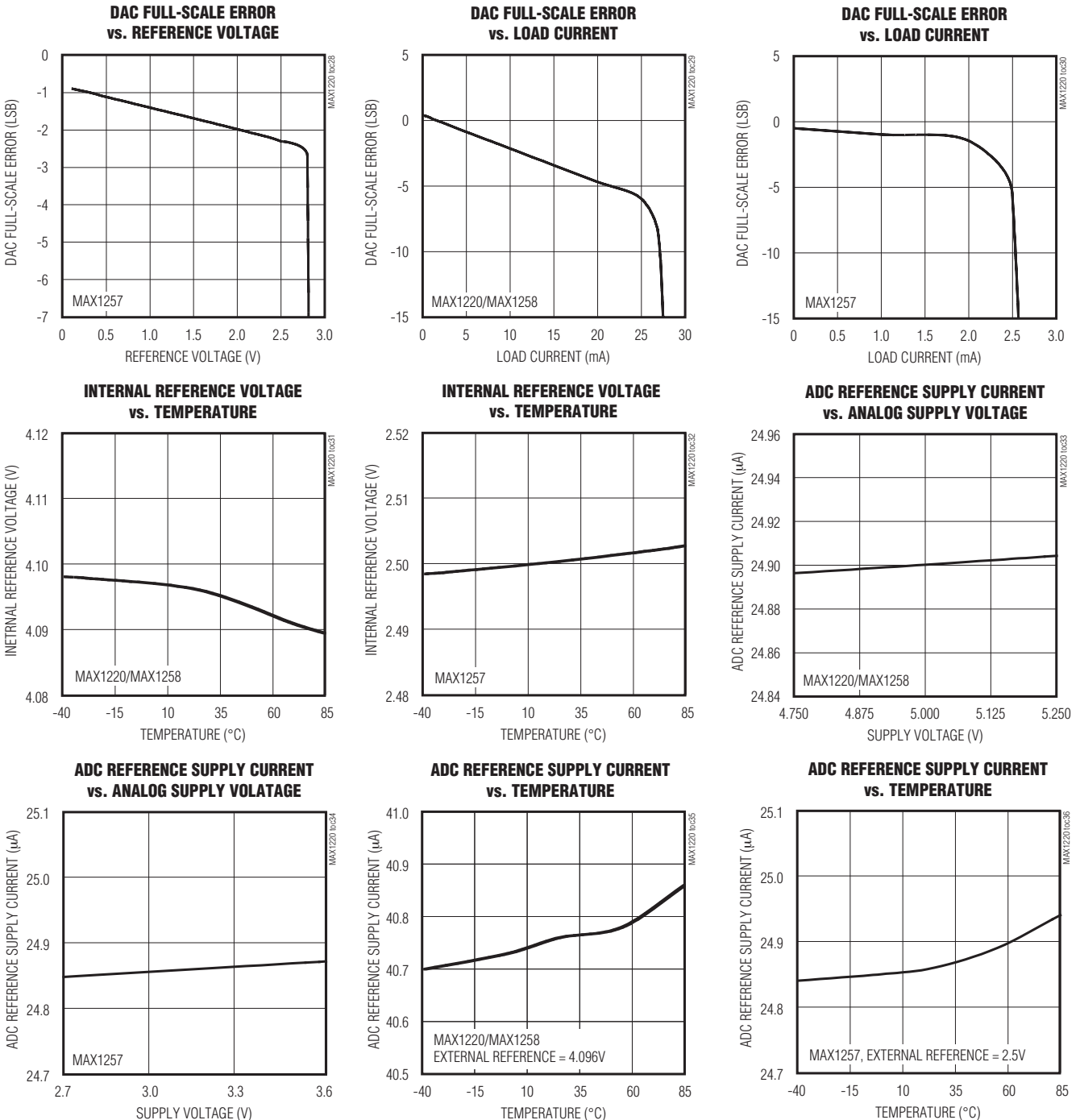


MAX1220/MAX1257/MAX1258

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

## 典型工作特性(续)

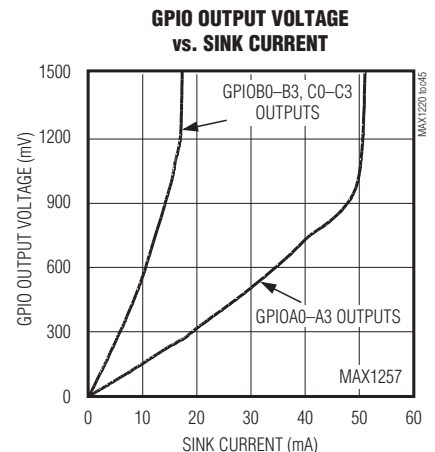
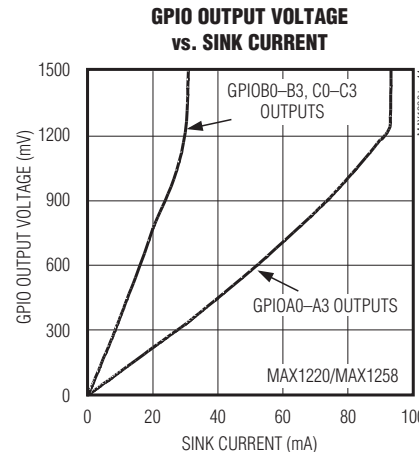
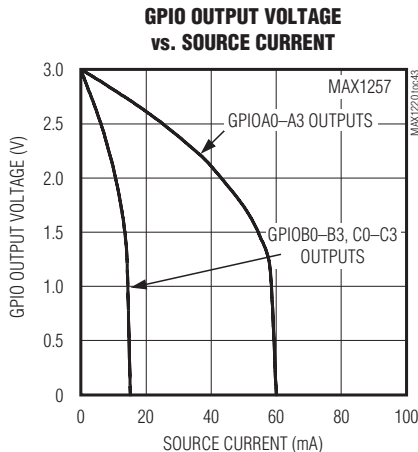
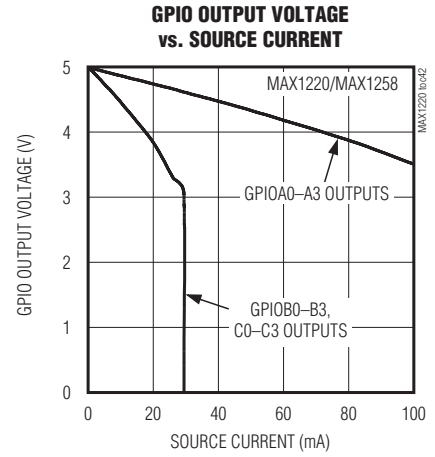
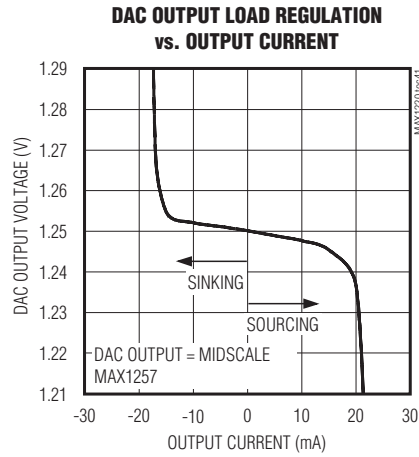
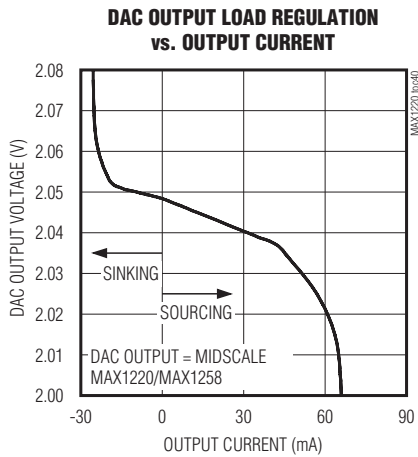
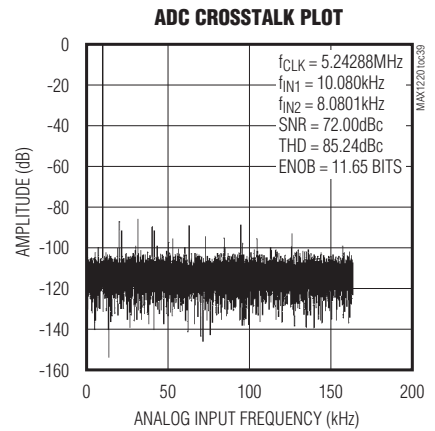
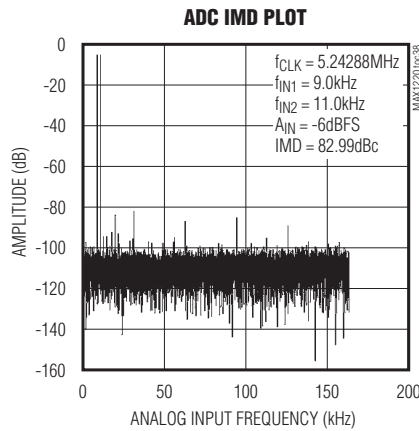
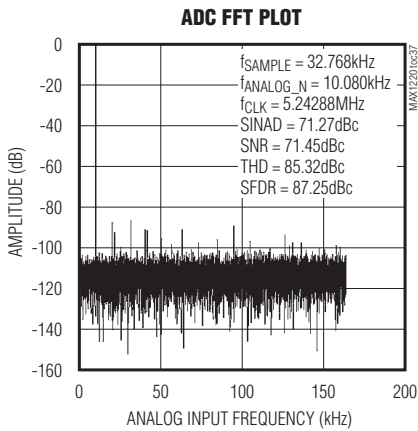
(AVDD = DVDD = 3V (MAX1257), external VREF = 2.5V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), external VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), fSAMPLE = 225ksps, CLOAD = 50pF, 0.1μF capacitor at REF, TA = +25°C, unless otherwise noted.)



# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

典型工作特性(续)

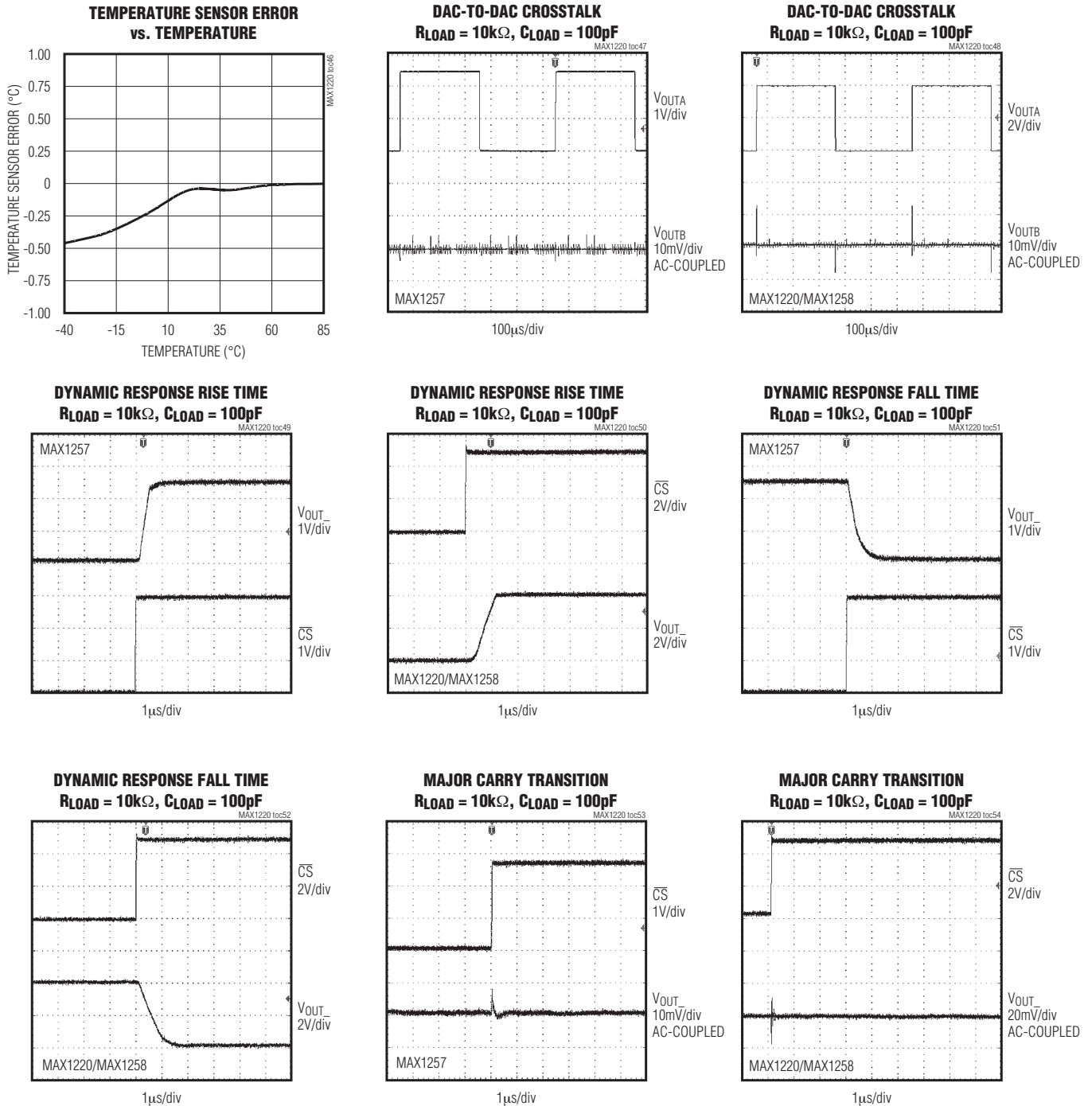
(AVDD = DVDD = 3V (MAX1257), external VREF = 2.5V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), external VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), fSAMPLE = 225ksps, CLOAD = 50pF, 0.1μF capacitor at REF, TA = +25°C, unless otherwise noted.)



# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

## 典型工作特性(续)

(AVDD = DVDD = 3V (MAX1257), external VREF = 2.5V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), external VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), fSAMPLE = 225ksps, CLOAD = 50pF, 0.1μF capacitor at REF, TA = +25°C, unless otherwise noted.)

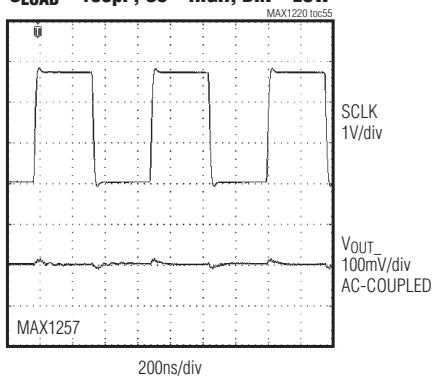


# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

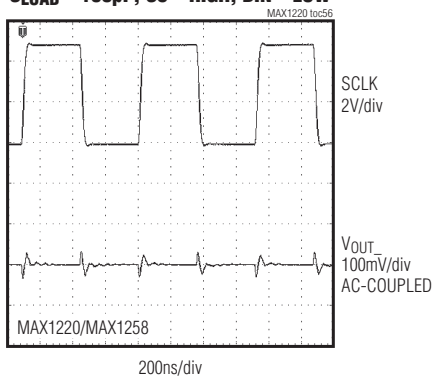
典型工作特性(续)

(AVDD = DVDD = 3V (MAX1257), external VREF = 2.5V (MAX1257), AVDD = DVDD = 5V (MAX1220/MAX1258), external VREF = 4.096V (MAX1220/MAX1258), fCLK = 3.6MHz (50% duty cycle), fSAMPLE = 225ksps, CLOAD = 50pF, 0.1μF capacitor at REF, TA = +25°C, unless otherwise noted.)

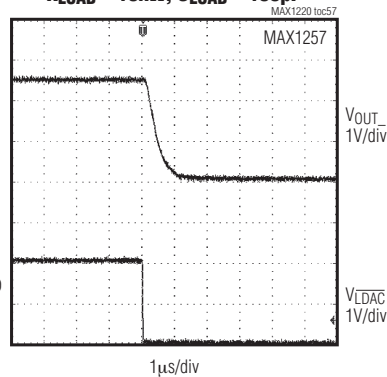
**DAC DIGITAL FEEDTHROUGH RLOAD = 10kΩ,  
CLOAD = 100pF, CS = HIGH, DIN = LOW**



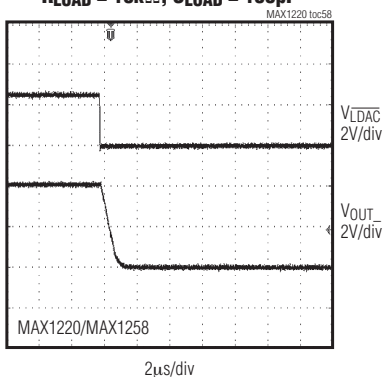
**DAC DIGITAL FEEDTHROUGH RLOAD = 10kΩ,  
CLOAD = 100pF, CS = HIGH, DIN = LOW**



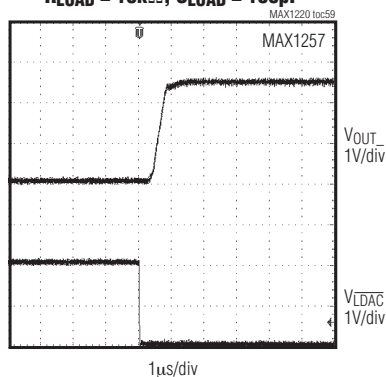
**NEGATIVE FULL-SCALE SETTLING TIME  
RLOAD = 10kΩ, CLOAD = 100pF**



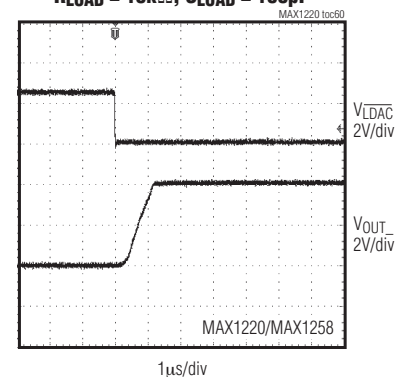
**NEGATIVE FULL-SCALE SETTLING TIME  
RLOAD = 10kΩ, CLOAD = 100pF**



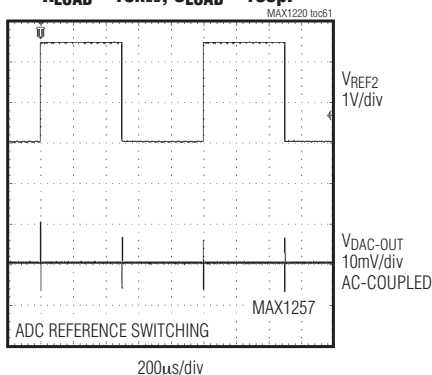
**POSITIVE FULL-SCALE SETTLING TIME  
RLOAD = 10kΩ, CLOAD = 100pF**



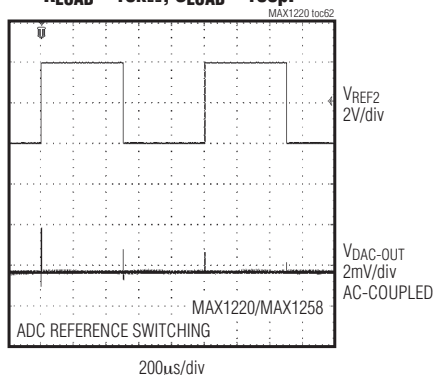
**POSITIVE FULL-SCALE SETTLING TIME  
RLOAD = 10kΩ, CLOAD = 100pF**



**ADC REFERENCE FEEDTHROUGH  
RLOAD = 10kΩ, CLOAD = 100pF**



**ADC REFERENCE FEEDTHROUGH  
RLOAD = 10kΩ, CLOAD = 100pF**



MAX1220/MAX1257/MAX1258

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

引脚说明

引脚		名称	功能
MAX1220	MAX1257 MAX1258		
1, 2	—	GPIOA0, GPIOA1	通用I/O A0、A1。GPIOA0、GPIOA1可以吸取或供出15mA。
3	4	$\overline{EOC}$	低电平有效的转换结束输出， $\overline{EOC}$ 下降沿之后数据有效。
4	7	DV <sub>DD</sub>	数字正电源输入。用0.1 $\mu$ F电容将DV <sub>DD</sub> 旁路至DGND。
5	8	DGND	数字地。将DGND连接至AGND。
6	9	DOUT	串行数据输出。在模式00、01与10下，数据在SCLK时钟的下降沿随时钟输出。在模式11下，数据在SCLK时钟的上升沿随时钟输出。 $\overline{CS}$ 为高电平时，该引脚为高阻状态。
7	10	SCLK	串行时钟输入。时钟数据从串行接口输入或输出(占空比必须在40%至60%之间)。关于时钟模式编程的详细内容参见表5。
8	11	DIN	串行数据输入。DIN数据在SCLK的下降沿锁存到串行接口。
9-12, 16-19	12-15, 22-25	OUT0-OUT7	DAC输出。
13	18	AV <sub>DD</sub>	正模拟电源输入。用0.1 $\mu$ F电容将AV <sub>DD</sub> 旁路至AGND。
14	19	AGND	模拟地。
15, 23, 32, 33	—	N.C.	不连接。内部未连接。
20	26	$\overline{LDAC}$	低电平有效的DAC装载。 $\overline{LDAC}$ 是用来更新DAC输出的异步低电平有效输入。将 $\overline{LDAC}$ 驱动为低电平时DAC寄存器为透明传输。
21	27	$\overline{CS}$	低电平有效的片选输入。 $\overline{CS}$ 为低电平时，串行接口有效； $\overline{CS}$ 为高电平时，DOUT为高阻状态。
22	28	RES_SEL	复位选择。选择DAC唤醒模式。如果RES_SEL为低电平，唤醒DAC时输出通过100k $\Omega$ 电阻连接至AGND；如果RES_SEL为高电平，唤醒DAC时输出将通过100k $\Omega$ 电阻连接至V <sub>REF</sub> 。RES_SEL为高电平，使DAC上电时输入寄存器为FFFh；RES_SEL为低电平，使DAC上电时输入寄存器为000h。
24, 25	—	GPIOC0, GPIOC1	通用I/O C0、C1。GPIOC0、GPIOC1可以吸取4mA、供出2mA电流。



# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

引脚说明(续)

引脚		名称	功能
MAX1220	MAX1257 MAX1258		
26	35	REF1	基准1输入。基准电压，该引脚浮空，则使用内部基准(MAX1257为2.5V；MAX1220/MAX1258为4.096V)。在ADC外部差分基准模式下，REF1是正基准端。用0.1 $\mu$ F电容将REF1旁路至AGND(仅针对外部差分基准模式)。参见ADC/DAC基准部分。
27–31, 34	—	AIN0–AIN5	模拟输入。
35	—	REF2/AIN6	基准2输入/模拟输入通道6。有关配置寄存器编程的详细内容参见表5。在ADC外部差分基准模式下，REF2是负基准端。
36	—	$\overline{\text{CNVST}}$ /AIN7	低电平有效转换启动输入/模拟输入7。有关配置寄存器编程的详细内容参见表5。
—	1	$\overline{\text{CNVST}}$ /AIN15	低电平有效的转换启动输入/模拟输入15。有关配置寄存器编程的详细内容参见表5。
—	2, 3, 5, 6	GPIOA0–GPIOA3	通用I/O A0–A3。GPIOA0–GPIOA3能够吸取或供出15mA电流。
—	16, 17, 20, 21	GPIOB0–GPIOB3	通用I/O B0–B3。GPIOB0–GPIOB3能够吸取4mA、供出2mA电流。
—	29–32	GPIOC0–GPIOC3	通用I/O C0–C3。GPIOC0–GPIOC3能够吸取4mA、供出2mA电流。
—	33, 34, 36–47	AIN0–AIN13	模拟输入。
—	48	REF2/AIN14	基准2输入/模拟输入通道14。有关配置寄存器编程的详细内容参见表5。在ADC外部差分基准模式下，REF2是负基准端。
—	—	EP	裸焊盘。必须由外部连接至AGND。不要将其作为接地连接。

MAX1220/MAX1257/MAX1258

# 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

## 详细说明

MAX1220/MAX1257/MAX1258在单片IC上集成了一个12位、多通道ADC和一个12位、8路DAC。这些器件上还包括温度传感器、可配置的GPIO，以及25MHz的SPI/QSPI/MICROWIRE兼容串行接口。ADC提供8/16路输入通道版本。8路DAC输出建立时间为2.0 $\mu$ s，ADC的转换速率为225ksps。

所有器件都包含内部基准(2.5V或4.096V)，同时为ADC与DAC提供稳定的低噪声基准。ADC与DAC具有可编程的基准模式，允许使用内部基准、外部基准或二者的组合。其他特性还有内部 $\pm 1^\circ\text{C}$ 精度的温度传感器、FIFO、扫描模式、可编程内部或外部时钟模式、数据平均以及AutoShutdown功能，这些特性使用户可以降低功耗和对处理器的要求。集成8路DAC的低干扰能量(4nV·s)和数字馈通(0.5nV·s)，使这些器件可理想用于快速响应闭环系统的数字控制。

这些器件确保工作在+2.7V至+3.6V (MAX1257)或+4.75V至+5.25V (MAX1220/MAX1258)。这些器件在225ksps吞吐率时消耗2.5mA电流，在1ksps吞吐率时仅消耗22 $\mu$ A，而在关断模式下小于0.2 $\mu$ A。MAX1257/MAX1258具有12个GPIO，而MAX1220提供4个GPIO，这些GPIO可以被配置成输入或输出。

图1给出了MAX1257/MAX1258的功能框图。MAX1220只包括GPIOA0、GPIOA1和GPIOC0、GPIOC1电路。输出调理电路采用内部并行数据总线，将其转换成串行数据格式从DOUT输出，具有适当的唤醒时序。算术逻辑单元(ALU)实现数据平均功能。

## SPI兼容的串行接口

MAX1220/MAX1257/MAX1258都具备与SPI和MICROWIRE器件兼容的串行接口。对于SPI，要确保SPI总线主机(通常是微控制器( $\mu\text{C}$ ))运行在主机模式下，负责产生串行时钟信号。选择25MHz或更低的SCLK频率，

并将 $\mu\text{C}$ 控制寄存器的时钟极性(CPOL)与相位(CPHA)设置为相同状态。MAX1220/MAX1257/MAX1258工作在闲置的SCLK高电平或低电平，即CPOL = CPHA = 0或CPOL = CPHA = 1条件下。设置 $\overline{\text{CS}}$ 为低电平，在SCLK下降沿锁存DIN引脚的输入数据。时钟模式00、01和10下，DOUT引脚的输出数据在SCLK的下降沿更新；而在时钟模式11下，DOUT引脚的输出数据在SCLK的上升沿更新，参见图6至图11。双极性、全差分转换结果与温度转换结果以2的补码格式提供，而其他结果均以二进制形式提供。

$\overline{\text{CS}}$ 引脚上高电平到低电平的跳变，启动数据输入操作。与ADC的串行通信始终以DIN引脚输入的8位命令字节开始(MSB在前)。该命令字节与随后的数据字节在SCLK的下降沿，从DIN引脚随时钟进入串行接口。ADC、DAC以及GPIO部分共用串行接口和高速接口电路。命令字节的内容决定了SPI端口接受8位、16位还是24位的数据，以及该数据是专门为ADC、DAC还是为GPIO提供的(如果适用)，参见表1。驱动 $\overline{\text{CS}}$ 为高电平使串行接口复位。

转换寄存器控制ADC通道的选择、ADC扫描模式以及温度测量要求。对转换寄存器进行写操作的信息参见表4。配置寄存器用于控制时钟模式、基准以及单极性/双极性ADC的设置。紧随其后的第二个字节用来写单极性模式或双极性模式寄存器。有关配置寄存器的详细内容参见表5，关于单极性或双极性模式寄存器的设置参见表6、表7和表8。在命令字节、第二个字节和第三个字节之间保持 $\overline{\text{CS}}$ 为低电平。ADC平均寄存器是ADC专用的。该寄存器的寻址参见表9，复位寄存器的详细内容参见表11。

对DAC的写操作以写0001XXXX作为命令字节。不必理会该命令字节中的后4位。命令字节之后向DAC接口寄存器写入另2个字节(保持 $\overline{\text{CS}}$ 为低电平)，用来选择特定的DAC并写入数据。参见DAC串行接口部分以及表10、表20和表21。

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

MAX1220/MAX1257/MAX1258

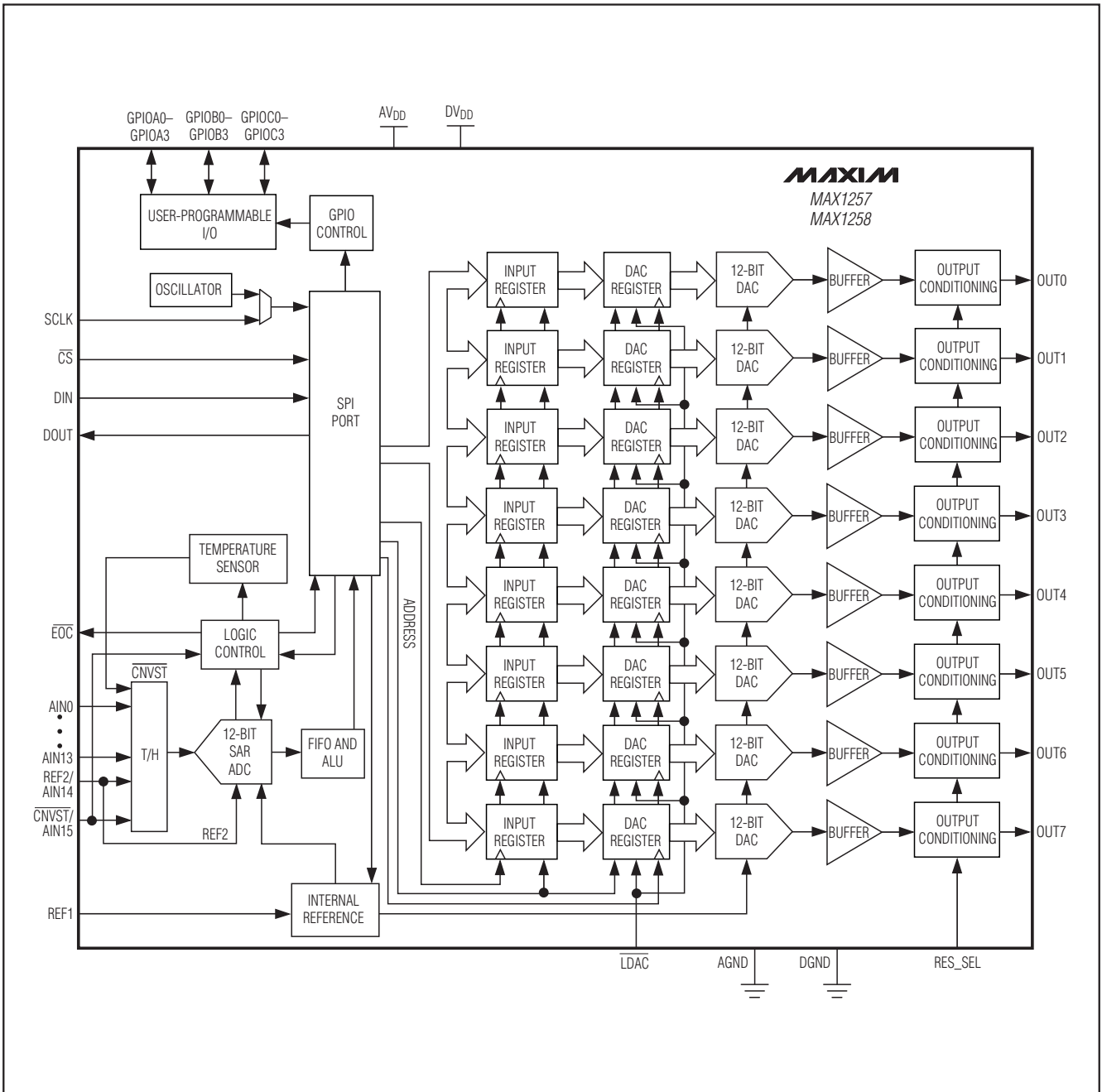


图1. MAX1257/MAX1258 功能框图

# 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

表1. 命令字节(MSB在前)

REGISTER NAME	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0	ADDITIONAL NO. OF BYTES
Conversion	1	CHSEL3	CHSEL2	CHSEL1	CHSEL0	SCAN1	SCAN0	TEMP	0
Setup	0	1	CKSEL1	CKSEL0	REFSEL1	REFSEL0	DIFFSEL1	DIFFSEL0	1
ADC	0	0	1	AVGON	NAV1	NAV0	NSCAN1	NSCAN0	0
DAC Select	0	0	0	1	X	X	X	X	2
Reset	0	0	0	0	1	RESET	SLOW	FBGON	0
GPIO Configure	0	0	0	0	0	0	1	1	1 or 2
GPIO Write	0	0	0	0	0	0	1	0	1 or 2
GPIO Read	0	0	0	0	0	0	0	1	1 or 2
No Operation	0	0	0	0	0	0	0	0	0

X = 无关。

通过向特定的寄存器发出命令字节，可以对GPIO进行写操作。对MAX1220 GPIO进行写操作时，紧随命令字节需要1个额外字节。对MAX1257/MAX1258 GPIO进行写操作时，紧随命令字节需要2个额外字节。关于GPIO配置、写入与读取的详细内容参见表12至表19。参见GPIO命令部分。对于不具备GPIO的器件，写入GPIO的命令字节将被忽略。

### 上电时的缺省状态

MAX1220/MAX1257/MAX1258上电时，所有模块均为关断状态(包括基准)。除了配置寄存器和DAC输入寄存器以外，所有寄存器的上电状态均为00000000。配置寄存器上电状态为0010 1000，即CKSEL1 = 1，REFSEL1 = 1。RES\_SEL为高电平时，DAC上电后输入寄存器状态为FFFh，RES\_SEL为低电平时，上电状态为000h。

### 12位ADC

MAX1220/MAX1257/MAX1258 ADC使用全差分、逐次逼近寄存器(SAR)转换技术，并使用片上采样/保持(T/H)电路，将温度与电压信号转换为12位数字结果。模拟输入端接受单端或差分输入。单端信号采用单极性传输函数进行转换，而差分信号可以选择采用双极性或单极性传输函数进行转换。更多信息请参考ADC传输函数部分。

### ADC时钟模式

初始化转换器时，命令字节寄存器的第5位和第4位(分别为CKSEL1和CKSEL0)用来控制ADC的时钟模式。参见

表5。在四种不同的时钟模式中选择，采用不同的方式启动一次转换，并确定使用的是内部定时还是外部定时。选择时钟模式00，将 $\overline{\text{CNVST}}$ /AIN\_配置为转换启动，不需要通过串行总线，就可以申请内部定时转换。在时钟模式01下，使用 $\overline{\text{CNVST}}$ 申请每次一个通道的转换，不需要通过串行总线就可以控制采样速度。在缺省时钟模式10下，通过串行接口对转换寄存器进行写操作，申请并启动内部定时转换。11时钟模式下，外部定时采集、SCLK为3.6MHz时，可以实现高达225ksp/s的采样速率。时钟模式11下禁用扫描与平均功能。关于启动一次转换的时序，请参见图6至图9。

这些器件具有低电平有效的转换结束输出。当ADC完成最后一次申请操作，并等待下一个命令字节时， $\overline{\text{EOC}}$ 变为低电平。当 $\overline{\text{CS}}$ 或 $\overline{\text{CNVST}}$ 变为低电平时， $\overline{\text{EOC}}$ 变为高电平。在时钟模式11下， $\overline{\text{EOC}}$ 始终为高电平。

### 单端或差分转换

MAX1220/MAX1257/MAX1258使用全差分ADC完成所有的转换。当一对输入端以差分输入方式连接时，每个输入都连接到ADC。在配置为单端模式的情况下，正输入是单端通道，负输入以AGND为参考，参见图2。

差分模式下，T/H采集两端模拟输入之差，可以消除共模直流失调与噪声。IN+和IN-从以下配对中选取：AIN0/AIN1、AIN2/AIN3、AIN4/AIN5、AIN6/AIN7、AIN8/AIN9、AIN10/AIN11、AIN12/AIN13、AIN14/AIN15。所有器件都有AIN0-AIN7。MAX1257/MAX1258提供AIN0-AIN15。关于配置输入端的详细内容参见表5至表8。

## 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

对于那些可以配置成 $\overline{CNVST}$ 、REF2和模拟输入的引脚，每次只能用作一种功能。

### 单极性或双极性转换

通过配置寄存器(位1和位0)寻址单极性或双极性模式寄存器，配置寄存器定义参见表5。传输函数如图3、图4所示。通过向双极性或单极性模式寄存器的特定位写入1，可以将一对模拟输入设定为差分工作方式。单极性模式下差分输入范围为0至 $V_{REF1}$ ，单极性模式下负的差分模拟输入得到的数字输出编码为0。选择双极性模式时，差分输入范围设定为 $\pm V_{REF1} / 2$ 。单极性模式下的数字输出编码为二进制，而双极性模式下为2的补码。

单端模式下，MAX1220/MAX1257/MAX1258始终工作在单极性模式。模拟输入内部参考至AGND，满量程输入范围从0至选定的基准电压。

### 模拟输入(T/H)

图2所示等效电路表示MAX1220/MAX1257/MAX1258的ADC输入结构。采样过程中，输入电容正极在单端模式下连接至AIN0–AIN15，差分模式下，连接至AIN0、

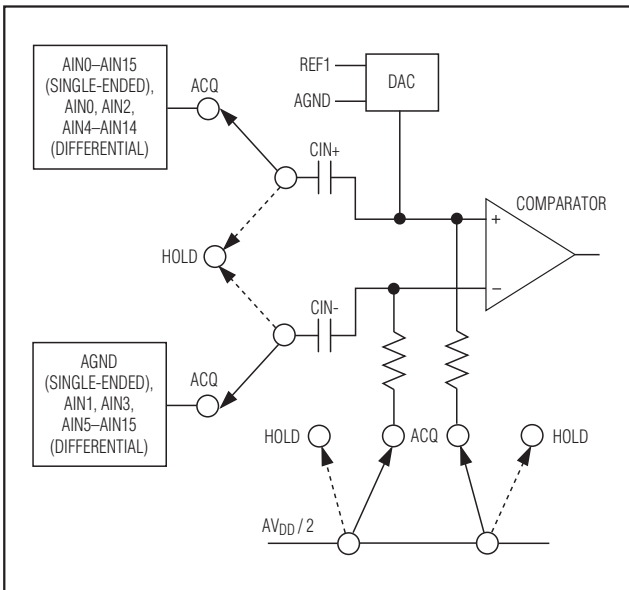


图2. 等效输入电路

AIN2和AIN4–AIN14 (仅正输入端)。输入电容负极在单端模式下连接到AGND，而在差分模式下连接到AIN1、AIN3和AIN5–AIN15 (仅负输入端)。外部T/H时序采用时钟模式01。在T/H进入保持状态后，对采样得到的正、负输入电压之差进行转换。输入电容充电速率决定了T/H采集输入信号所需要的时间。若输入信号的源阻抗很高，则会延长所需要的采集时间。

小于 $300\Omega$ 的信号源阻抗不会显著影响ADC的交流性能。对于高阻抗信号源，可以延长 $t_{ACQ}$  (仅在时钟模式01下)，或在正、负模拟输入端之间连接一个 $1\mu\text{F}$ 电容。模拟输入信号源阻抗与模拟输入端的电容相结合形成了一个RC滤波器，会限制模拟输入的带宽。

### 输入带宽

ADC输入采样电路具有1MHz小信号带宽，使其可以量化高速瞬变信号，并利用欠采样技术测量超出ADC采样速率带宽的周期信号。有必要对输入信号进行抗混叠滤波，以防高频信号混入有用频段。

### 模拟输入保护

内部静电放电(ESD)保护二极管将所有模拟输入箝位到 $AV_{DD}$ 和AGND，输入摆幅可以达到 $(AGND - 0.3V)$ 至 $(AV_{DD} + 0.3V)$ ，不会造成芯片损坏。但是，为了实现接近满量程时的高精度转换，输入不能比 $AV_{DD}$ 高出50mV，或比AGND低50mV。如果模拟输入电压超过电源电压，则输入电流被限制在2mA。

### 内部FIFO

MAX1220/MAX1257/MAX1258中含有一个先入/先出(FIFO)缓冲器，可以保存最多16个ADC结果和一个温度结果。内部FIFO使得ADC在不需要串行总线服务的情况下，可以处理并存储多个内部定时转换结果和温度测量结果。

如果在FIFO存储区已满而未对其进行读操作的情况下申请了新的转换，则最早存入的ADC结果被新的ADC结果覆盖。每个结果包含2个字节，MSB以四个0开头。每个 $\overline{CS}$ 下降沿之后，最早存入的数据有效字节通过DOUT输出，MSB在前。FIFO被清空时，DOUT为0。



# 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

温度测量之后读出的前2个字节包含了12位温度测量结果，以四个0开头，MSB在前。前一个温度测量结果读出之前，如果进行了另一次温度测量，则新的测量结果将覆盖旧的结果。温度测量结果以摄氏度为单位(2的补码)，分辨率为每度8个LSB。关于将数字编码换算为温度的详细内容请参考温度测量部分。

## 12位DAC

除了12位ADC，MAX1220/MAX1257/MAX1258还包括8路、电压输出的12位单调DAC，其积分非线性误差小于4LSB，微分非线性误差小于1LSB。每路DAC的建立时间为2 $\mu$ s，并具有超低干扰能量(4nV·s)。12位DAC编码采用了单极性二进制，1LSB =  $V_{REF} / 4096$ 。

## DAC数字接口

图1所示为MAX1257/MAX1258的功能框图。移位寄存器以最高25MHz的时钟速率将串行16位数据转换成并行数据，提供给每个输入寄存器。连接到移位寄存器的SPI兼容数字接口包括 $\overline{CS}$ 、SCLK、DIN和DOUT。DIN引脚的串行数据在SCLK的下降沿移入。将 $\overline{CS}$ 拉低启动写时序。写入0001XXXX命令字节，启动DAC的一次写操作。不必理会DAC选择寄存器的后4位，见表10。在命令字节之后向DAC接口寄存器写入另2个字节，代表所要选择的DAC和需要向其写入的数据，见表20和表21。

8路双缓冲DAC包含一个输入和一个DAC寄存器。输入寄存器直接与移位寄存器相连，并保持最近一次写操作的结果。8个12位DAC寄存器为每个DAC保存当前的输出编码。通过将 $\overline{LDAC}$ 拉低，或从DIN写入特定的DAC命令时序，可以将数据从输入寄存器转移到DAC寄存器，见表20。DAC输出通过8个满摆幅运放进行缓冲。

MAX1220/MAX1257/MAX1258的DAC输出电压范围基于内部基准或外部基准。通过写配置寄存器(见表5)设置基准。若使用外部电压基准，用一个0.1 $\mu$ F电容将REF1旁路至

AGND。MAX1257内部基准为2.5V；MAX1220/MAX1258内部基准为4.096V。这些器件使用外部基准时，电压范围为0.7V至 $AV_{DD}$ 。

## DAC传输函数

DAC的不同模拟输出如表2所示。

## DAC上电唤醒模式

RES\_SEL输入状态决定了DAC输出的唤醒状态。上电时将RES\_SEL连接至 $AV_{DD}$ 或AGND，以确保DAC输出在唤醒时处于已知状态。RES\_SEL接AGND时，所有的DAC输出唤醒时为000h。RES\_SEL为低电平时，DAC输出通过100k $\Omega$ 内部电阻拉至AGND，输出缓冲器为关断状态。将RES\_SEL接 $AV_{DD}$ 时，所有DAC输出唤醒时为FFFh。RES\_SEL是高电平时，DAC输出通过100k $\Omega$ 上拉电阻拉至 $V_{REF1}$ ，输出缓冲器为关断状态。

## DAC上电状态

关于DAC上电与断电模式的说明见表21。

表2. DAC输出编码表

DAC CONTENTS			ANALOG OUTPUT
MSB	LSB		
1111	1111	1111	$+V_{REF} \left( \frac{4095}{4096} \right)$
1000	0000	0001	$+V_{REF} \left( \frac{2049}{4096} \right)$
1000	0000	0000	$+V_{REF} \left( \frac{2048}{4096} \right) = \left( \frac{+V_{REF}}{2} \right)$
0111	0111	0111	$+V_{REF} \left( \frac{2047}{4096} \right)$
0000	0000	0001	$+V_{REF} \left( \frac{1}{4096} \right)$
0000	0000	0000	0

## 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

### GPIO

除了内部ADC和DAC，MAX1257/MAX1258还提供12个通用输入/输出通道，GPIOA0–GPIOA3、GPIOB0–GPIOB3以及GPIOC0–GPIOC3。MAX1220包含4个GPIO通道(GPIOA0、GPIOA1、GPIOC0、GPIOC1)。对GPIO进行读/写操作的详细内容见表1和表12至表19。还可以参考GPIO命令部分，GPIO时序见图11和图12。

通过向GPIO命令寄存器写命令字节对GPIO进行写操作。紧随命令字节之后，向MAX1220写一个数据字节。紧随命令字节之后，向MAX1257/MAX1258写2个字节。

GPIO可以吸取并供出电流。MAX1257/MAX1258 GPIOA0–GPIOA3可以吸取或供出最高15mA的电流，GPIOB0–GPIOB3与GPIOC0–GPIOC3可以吸取4mA、供出2mA电流。MAX1220 GPIOA0与GPIOA1可以吸取或供出最高15mA的电流，GPIOC0与GPIOC1可以吸取4mA、供出2mA电流，见表3。

### 时钟模式

#### 内部时钟

MAX1220/MAX1257/MAX1258可以使用内部振荡器工作。在时钟模式00、01、10下，内部振荡器有效。图6、图7与图8说明了在三种内部定时转换模式下如何启动一次ADC转换。

以最高25MHz时钟速度，通过SPI接口读出数据。

#### 外部时钟

将配置寄存器的CKSEL1和CKSEL0设置为11，使接口置为外部时钟模式11，见表5。为SCLK提供速度为0.1MHz至3.6MHz的脉冲。以40%至60%的占空比写入SCLK。SCLK频率用来控制转换时序。时钟模式11的时序如图9a和图9b所示。参见时钟模式11下的ADC转换部分。

### ADC/DAC基准

通过配置寄存器的第3位和第2位寻址基准。参见表5。在唤醒延时之后，设定REFSEL[1:0] = 00，则ADC与DAC均使用内部基准。设定REFSEL[1:0] = 10，则ADC使用内部基准。设定REFSEL[1:0] = 10，则DAC使用外部基准REF1。在外部基准模式下，使用REF1或REF2/AIN\_时，用一个0.1μF电容连接至AGND。设定REFSEL[1:0] = 01，则ADC与DAC均使用外部基准。DAC使用REF1作为其外部基准，而ADC使用REF2作为其外部基准。设定REFSEL[1:0] = 11，则ADC使用外部差分基准模式。在ADC外部差分模式下，REF1是正基准，REF2是负基准。

REFSEL[1:0] = 00或10时，REF2/AIN\_被用作模拟输入通道。REFSEL[1:0] = 01或11时，REF2/AIN\_被用作器件的负基准。

### 温度测量

为了进行温度测量，可发送一个命令字节，将转换寄存器的第0位置1，见表4。MAX1220/MAX1257/MAX1258利用内部连接成二极管的三极管进行温度测量。二极管的偏置电流变化范围为68μA至4μA，可以产生随温度变化的偏置电压。4μA时得到的第二个转换结果与68μA时得到的第一个转换结果相减，计算出与绝对温度成正比的数值。出现在DOUT引脚的输出数据就是上述数字代码，减去一个从开氏温度换算到摄氏温度的偏移量。

为确保1 LSB对应于1/8摄氏度，温度测量使用的基准电压应始终从内部基准源获得。需要进行温度测量的每次扫描中，首先执行温度转换。从FIFO中读取的前2个字节数据包含了温度测量的结果。在读取第一次温度测量结果之前，若进行了另一次温度测量，则旧的测量结果被新的结果所覆盖。温度测量结果的单位是摄氏度(2的补码)。关于每种时钟模式下如何实现温度测量的内容请参考应用信息部分。

表3. GPIO吸取/供出电流的最大值

CURRENT	MAX1257/MAX1258 (mA)			MAX1220 (mA)	
	GPIOA0–GPIOA3	GPIOB0–GPIOB3	GPIOC0–GPIOC3	GPIOA0, GPIOA1	GPIOC0, GPIOC1
Sink	15	4	4	15	4
Source	15	2	2	15	2

# 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

## 寄存器说明

MAX1220/MAX1257/MAX1258通过与SPI兼容的串行接口实现内部寄存器与外部电路之间的通信。表1对命令字节、寄存器、相关位的名称作了详细说明。表4至表12给出了转换寄存器、配置寄存器、单极性模式寄存器、双极性模式寄存器、ADC平均寄存器、DAC选择寄存器、复位寄存器以及GPIO命令寄存器各自不同的功能。

## 转换寄存器

通过向转换寄存器发出命令字节选择有效模拟输入通道、扫描模式以及每次扫描是否进行一次温度测量。表4详细说明了通道选择、四种扫描模式以及申请温度测量的方式。在时钟模式10或11下，通过对转换寄存器的写操作启动一次扫描；而在时钟模式00或01下，通过向CNVST引脚施加一个低电平脉冲启动一次扫描。用CNVST启动一次扫描的时序说明见图6、图7。

如果在配置为CNVST或REF2的一个通道或一对通道之一申请转换，则不执行转换。如果配置为一对差分通道，则忽略CHSEL0位，这两个引脚被视为一路差分通道。

选择扫描模式00或01，在选定的扫描范围内(由第2位和第1位设定，即SCAN1和SCAN0)，每个单端通道返回一个结果，每个差分通道返回一个结果，如果选择的话，还将返回一个温度测量结果；选择扫描模式10，则多次扫描一个输入通道，次数取决于ADC平均寄存器(表9)中的NSCAN1和NSCAN0；选择扫描模式11，则仅从一个通道返回一个结果。

## 配置寄存器

向配置寄存器发出一个命令字节，配置时钟、基准、关断模式，以及ADC单端/差分模式。表5详细说明了配置寄存器命令字节。第5位和第4位(CKSEL1和CKSEL0)用来控制时钟模式、采集与采样，以及转换启动；第3位和第2位(REFSEL1和REFSEL0)选择器件使用内部或外部基准；第1位和第0位(DIFFSEL1和DIFFSEL0)对ADC单极性模式和双极性模式寄存器进行寻址，并将模拟输入通道配置为差分方式。

表4. 转换寄存器\*

BIT NAME	BIT	FUNCTION
—	7 (MSB)	Set to one to select conversion register.
CHSEL3	6	Analog-input channel select.
CHSEL2	5	Analog-input channel select.
CHSEL1	4	Analog-input channel select.
CHSEL0	3	Analog-input channel select.
SCAN1	2	Scan-mode select.
SCAN0	1	Scan-mode select.
TEMP	0 (LSB)	Set to one to take a single temperature measurement. The first conversion result of a scan contains temperature information.

\*详细的位定义如下表所示。

CHSEL3	CHSEL2	CHSEL1	CHSEL0	SELECTED CHANNEL (N)
0	0	0	0	AIN0
0	0	0	1	AIN1
0	0	1	0	AIN2
0	0	1	1	AIN3
0	1	0	0	AIN4
0	1	0	1	AIN5
0	1	1	0	AIN6
0	1	1	1	AIN7
1	0	0	0	AIN8
1	0	0	1	AIN9
1	0	1	0	AIN10
1	0	1	1	AIN11
1	1	0	0	AIN12
1	1	0	1	AIN13
1	1	1	0	AIN14
1	1	1	1	AIN15

SCAN1	SCAN0	SCAN MODE (CHANNEL N IS SELECTED BY BITS CHSEL3–CHSEL0)
0	0	Scans channels 0 through N.
0	1	Scans channels N through the highest numbered channel.
1	0	Scans channel N repeatedly. The ADC averaging register sets the number of results.
1	1	No scan. Converts channel N once only.



# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

MAX1220/MAX1257/MAX1258

表5. 配置寄存器\*

BIT NAME	BIT	FUNCTION
—	7 (MSB)	Set to zero to select setup register.
—	6	Set to one to select setup register.
CKSEL1	5	Clock mode and $\overline{\text{CNVST}}$ configuration; resets to one at power-up.
CKSEL0	4	Clock mode and $\overline{\text{CNVST}}$ configuration.
REFSEL1	3	Reference-mode configuration.
REFSEL0	2	Reference-mode configuration.
DIFFSEL1	1	Unipolar-/bipolar-mode register configuration for differential mode.
DIFFSEL0	0 (LSB)	Unipolar-/bipolar-mode register configuration for differential mode.

\*详细的位定义如下表所示。

表5a. 时钟模式\*

CKSEL1	CKSEL0	CONVERSION CLOCK	ACQUISITION/SAMPLING	$\overline{\text{CNVST}}$ CONFIGURATION
0	0	Internal	Internally timed.	$\overline{\text{CNVST}}$
0	1	Internal	Externally timed by $\overline{\text{CNVST}}$ .	$\overline{\text{CNVST}}$
1	0	Internal	Internally timed.	AIN15/AIN7
1	1	External (3.6MHz max)	Externally timed by SCLK.	AIN15/AIN7

\*参见时钟模式部分。

表5b. 时钟模式00、01与10

REFSEL1	REFSEL0	VOLTAGE REFERENCE	OVERRIDE CONDITIONS	AUTOSHUTDOWN	REF2 CONFIGURATION
0	0	Internal (DAC and ADC)	AIN	Internal reference turns off after scan is complete. If internal reference is turned off, there is a programmed delay of 218 internal-conversion clock cycles.	AIN14/AIN6
			Temperature	Internal reference required. There is a programmed delay of 244 internal-conversion clock cycles for the internal reference to settle after wake-up.	
0	1	External single-ended (REF1 for DAC and REF2 for ADC)	AIN	Internal reference not used.	REF2
			Temperature	Internal reference required. There is a programmed delay of 244 internal-conversion clock cycles for the internal reference to settle after wake-up.	
1	0	Internal (ADC) and external REF1 (DAC)	AIN	Default reference mode. Internal reference turns off after scan is complete. If internal reference is turned off, there is a programmed delay of 218 internal-conversion clock cycles.	AIN14/AIN6
			Temperature	Internal reference required. There is a programmed delay of 244 internal-conversion clock cycles for the internal reference to settle after wake-up.	
1	1	External differential (ADC), external REF1 (DAC)	AIN	Internal reference not used.	REF2
			Temperature	Internal reference required. There is a programmed delay of 244 internal-conversion clock cycles for the internal reference to settle after wake-up.	

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

若以下任意一个条件成立，则ADC基准始终保持有效：

- 1) 复位寄存器中的FBGON位置1。
- 2) 至少一路DAC输出上电，并且REFSEL[1:0] (在配置寄存器中) = 00。

- 3) 至少一路DAC通过100kΩ拉至 $V_{REF}$ 关断，并且REFSEL[1:0] = 00。

若上述条件之一存在，ADC基准将保持有效；只是需要的时候，在温度传感器开始测量之前有188个时钟周期的延时。

表5c. 时钟模式11

REFSEL1	REFSEL0	VOLTAGE REFERENCE	OVERRIDE CONDITIONS	AUTOSHUTDOWN	REF2 CONFIGURATION
0	0	Internal (DAC and ADC)	AIN	Internal reference turns off after scan is complete. If internal reference is turned off, there is a programmed delay of 218 external conversion clock cycles.	AIN14/AIN6
			Temperature	Internal reference required. There is a programmed delay of 244 external conversion clock cycles for the internal reference. Temperature-sensor output appears at DOUT after 188 further external clock cycles.	
0	1	External single-ended (REF1 for DAC and REF2 for ADC)	AIN	Internal reference not used.	REF2
			Temperature	Internal reference required. There is a programmed delay of 244 external conversion clock cycles for the internal reference. Temperature-sensor output appears at DOUT after 188 further external clock cycles.	
1	0	Internal (ADC) and external REF1 (DAC)	AIN	Default reference mode. Internal reference turns off after scan is complete. If internal reference is turned off, there is a programmed delay of 218 external conversion clock cycles.	AIN14/AIN6
			Temperature	Internal reference required. There is a programmed delay of 244 external conversion clock cycles for the internal reference. Temperature-sensor output appears at DOUT after 188 further external clock cycles.	
1	1	External differential (ADC), external REF1 (DAC)	AIN	Internal reference not used.	REF2
			Temperature	Internal reference required. There is a programmed delay of 244 external conversion clock cycles for the internal reference. Temperature-sensor output appears at DOUT after 188 further external clock cycles.	

表5d. 差分选择模式

DIFFSEL1	DIFFSEL0	FUNCTION
0	0	No data follows the command setup byte. Unipolar-mode and bipolar-mode registers remain unchanged.
0	1	No data follows the command setup byte. Unipolar-mode and bipolar-mode registers remain unchanged.
1	0	1 byte of data follows the command setup byte and is written to the unipolar-mode register.
1	1	1 byte of data follows the command setup byte and is written to the bipolar-mode register.

## 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

MAX1220/MAX1257/MAX1258

表6. 单极性模式寄存器(通过配置寄存器寻址)

BIT NAME	BIT	FUNCTION
UCH0/1	7 (MSB)	Configure AIN0 and AIN1 for unipolar differential conversion.
UCH2/3	6	Configure AIN2 and AIN3 for unipolar differential conversion.
UCH4/5	5	Configure AIN4 and AIN5 for unipolar differential conversion.
UCH6/7	4	Configure AIN6 and AIN7 for unipolar differential conversion.
UCH8/9	3	Configure AIN8 and AIN9 for unipolar differential conversion.
UCH10/11	2	Configure AIN10 and AIN11 for unipolar differential conversion.
UCH12/13	1	Configure AIN12 and AIN13 for unipolar differential conversion.
UCH14/15	0 (LSB)	Configure AIN14 and AIN15 for unipolar differential conversion.

表7. 双极性模式寄存器(通过配置寄存器寻址)

BIT NAME	BIT	FUNCTION
BCH0/1	7 (MSB)	Set to one to configure AIN0 and AIN1 for bipolar differential conversion. Set the corresponding bits in the unipolar-mode and bipolar-mode registers to zero to configure AIN0 and AIN1 for unipolar single-ended conversion.
BCH2/3	6	Set to one to configure AIN2 and AIN3 for bipolar differential conversion. Set the corresponding bits in the unipolar-mode and bipolar-mode registers to zero to configure AIN2 and AIN3 for unipolar single-ended conversion.
BCH4/5	5	Set to one to configure AIN4 and AIN5 for bipolar differential conversion. Set the corresponding bits in the unipolar-mode and bipolar-mode registers to zero to configure AIN4 and AIN5 for unipolar single-ended conversion.
BCH6/7	4	Set to one to configure AIN6 and AIN7 for bipolar differential conversion. Set the corresponding bits in the unipolar-mode and bipolar-mode registers to zero to configure AIN6 and AIN7 for unipolar single-ended conversion.
BCH8/9	3	Set to one to configure AIN8 and AIN9 for bipolar differential conversion. Set the corresponding bits in the unipolar-mode and bipolar-mode registers to zero to configure AIN8 and AIN9 for unipolar single-ended conversion.
BCH10/11	2	Set to one to configure AIN10 and AIN11 for bipolar differential conversion. Set the corresponding bits in the unipolar-mode and bipolar-mode registers to zero to configure AIN10 and AIN11 for unipolar single-ended conversion.
BCH12/13	1	Set to one to configure AIN12 and AIN13 for bipolar differential conversion. Set the corresponding bits in the unipolar-mode and bipolar-mode registers to zero to configure AIN12 and AIN13 for unipolar single-ended conversion.
BCH14/15	0 (LSB)	Set to one to configure AIN14 and AIN15 for bipolar differential conversion. Set the corresponding bits in the unipolar-mode and bipolar-mode registers to zero to configure AIN14 and AIN15 for unipolar single-ended conversion.

# 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

## 单极性/双极性寄存器

配置寄存器的最后2位(LSB)用来控制单极性/双极性模式寻址寄存器。设置DIFFSEL[1:0] = 10，对单极性模式寄存器进行写操作；设置DIFFSEL[1:0] = 11，对双极性模式寄存器进行写操作。在这两种情况下，配置命令字节之后必须跟随1个字节的数据，该数据将被写入单极性模式寄存器或双极性模式寄存器。保持CS为低电平状态，

在CS拉高之前运行16个SCLK周期。若配置寄存器的最后两位为00或01，则单极性模式寄存器与双极性模式寄存器都不会被写入，后续字节将被看作新的命令字节。关于单极性与双极性模式寄存器的编程，见表6、表7、表8。

这两个寄存器上电时均为全0状态，将输入设定为16个单极性单端通道。要将一对通道配置为单端、单极性，双极性差分或单极性差分，请参考表8。

在单极性模式下，AIN+可以比AIN-最多高出 $V_{REF}$ ，单极性模式下的输出格式为二进制。在双极性模式下，一个输入可以比另一个输入高出 $V_{REF}/2$ ，双极性模式下的输出格式为2的补码(见ADC传输函数部分)。

## ADC平均寄存器

向ADC平均寄存器写入命令字节配置ADC操作，为每个需要的结果可以设置最多32个采样点的平均，并可独立控制每个通道扫描需要的平均结果数。

表8. 单极性/双极性通道功能

UNIPOLAR-MODE REGISTER BIT	BIPOLAR-MODE REGISTER BIT	CHANNEL PAIR FUNCTION
0	0	Unipolar single-ended
0	1	Bipolar differential
1	0	Unipolar differential
1	1	Unipolar differential

表9. ADC平均寄存器\*

BIT NAME	BIT	FUNCTION
—	7 (MSB)	Set to zero to select ADC averaging register.
—	6	Set to zero to select ADC averaging register.
—	5	Set to one to select ADC averaging register.
AVGON	4	Set to one to turn averaging on. Set to zero to turn averaging off.
NAV1	3	Configures the number of conversions for single-channel scans.
NAV0	2	Configures the number of conversions for single-channel scans.
NSCAN1	1	Single-channel scan count. (Scan mode 10 only.)
NSCAN0	0 (LSB)	Single-channel scan count. (Scan mode 10 only.)

\*详细的位定义如下表所示。

AVGON	NAV1	NAV0	FUNCTION
0	X	X	Performs one conversion for each requested result.
1	0	0	Performs four conversions and returns the average for each requested result.
1	0	1	Performs eight conversions and returns the average for each requested result.
1	1	0	Performs 16 conversions and returns the average for each requested result.
1	1	1	Performs 32 conversions and returns the average for each requested result.

NSCAN1	NSCAN0	FUNCTION (APPLIES ONLY IF SCAN MODE 10 IS SELECTED)
0	0	Scans channel N and returns four results.
0	1	Scans channel N and returns eight results.
1	0	Scans channel N and returns 12 results.
1	1	Scans channel N and returns 16 results.

## 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

表9详细说明了ADC转换寄存器的四种扫描模式，只要AVGON位，即平均寄存器的第4位置1，则所有四种扫描模式均可提供采样平均。选择扫描模式10可以对同一通道进行多次扫描；时钟模式11禁止采样平均。例如，当AVGON = 1，NAVG[1:0] = 00，NSCAN[1:0] = 11，且SCAN[1:0] = 10时，16个结果被写入FIFO中，其中每个结果都对第N通道的四次转换进行了平均。

### DAC选择寄存器

向DAC选择寄存器写入命令字节0001XXXX (如表10所示)，对DAC接口进行配置，表示随后将写入另一个命令字。不必理会DAC选择寄存器的最后4位。紧随DAC选择寄存器命令字节的字用来控制DAC串行接口，见表20和DAC串行接口部分。

表10. DAC选择寄存器

BIT NAME	BIT	FUNCTION
—	7 (MSB)	Set to zero to select DAC select register.
—	6	Set to zero to select DAC select register.
—	5	Set to zero to select DAC select register.
—	4	Set to one to select DAC select register.
X	3	Don't care.
X	2	Don't care.
X	1	Don't care.
X	0	Don't care.

表11. 复位寄存器

BIT NAME	BIT	FUNCTION
—	7 (MSB)	Set to zero to select ADC reset register.
—	6	Set to zero to select ADC reset register.
—	5	Set to zero to select ADC reset register.
—	4	Set to zero to select ADC reset register.
—	3	Set to one to select ADC reset register.
RESET	2	Set to zero to clear the FIFO only. Set to one to set the device in its power-on condition.
SLOW	1	Set to one to turn on slow mode.
FBGON	0 (LSB)	Set to one to force internal bias block and bandgap reference to be always powered up.

### 复位寄存器

对复位寄存器(如表11所示)进行写操作将清空FIFO，或将所有寄存器复位至各自的缺省状态(DAC和GPIO寄存器除外)。RESET位置0，将清空FIFO。RESET位置1，将返回到上电缺省状态。所有寄存器的上电状态均为00000000，除了配置寄存器的上电状态为时钟模式10(CKSEL1 = 1、REFSEL1 = 1)。写复位寄存器时，DAC和GPIO寄存器不复位。为了提供更长的保持时间，SLOW位置1，可在DOUT信号通道增加15ns延时。向SLOW位写入1，还可以清空FIFO中的内容。FBGON位置1，可以将偏置电路和带隙基准强制上电，与DAC的状态以及ADC电路的有效性无关。在时钟模式01和11下，将FBGON位设定为高电平还可以清除转换之间设置的唤醒延时。将FBGON位置为高电平，也会将FIFO清空。

### GPIO命令

向GPIO命令寄存器写入命令字节，对GPIO进行配置、写或读操作，见表12。

写入命令字节00000011配置GPIO。在MAX1220中，紧随命令字节的8个SCLK时钟将数据从DIN装入GPIO配置寄存器。在MAX1257/MAX1258中，紧随命令字节的16个

表12. GPIO命令寄存器

BIT NAME	BIT	FUNCTION
—	7 (MSB)	Set to zero to select GPIO register.
—	6	Set to zero to select GPIO register.
—	5	Set to zero to select GPIO register.
—	4	Set to zero to select GPIO register.
—	3	Set to zero to select GPIO register.
—	2	Set to zero to select GPIO register.
GPIOSEL1	1	GPIO configuration bit.
GPIOSEL2	0 (LSB)	GPIO write bit.

GPIOSEL1	GPIOSEL2	FUNCTION
1	1	GPIO configuration; written data is entered in the GPIO configuration register.
1	0	GPIO write; written data is entered in the GPIO write register.
0	1	GPIO read; the next 8/16 SCLK cycles transfer the state of all GPIO drivers into DOUT.

# 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

SCLK时钟将数据从DIN装入GPIO配置寄存器，见表13和表14。寄存器的内容在最后一个 $\overline{CS}$ 上升沿更新。所有GPIO上电时的缺省状态为输入端。

寄存器的数据用来控制每个GPIO的功能，见表13至表19。

## GPIO写操作

写入命令字节00000010说明要进行GPIO写操作。在MAX1220中，紧随命令字节的8个SCLK时钟将数据从DIN装入GPIO写寄存器。在MAX1257/MAX1258中，紧随命令字节的16个SCLK时钟将数据从DIN装入GPIO写寄存器，见表15和表16。寄存器的内容在最后一个 $\overline{CS}$ 上升沿更新。

表 13. MAX1220 GPIO 配置

DATA PIN	GPIO COMMAND BYTE								DATA BYTE							
DIN	0	0	0	0	0	0	1	1	GPIOC1	GPIOC0	GPIOA1	GPIOA0	X	X	X	X
DOUT	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

表 14. MAX1257/MAX1258 GPIO 配置

DATA PIN	GPIO COMMAND BYTE								DATA BYTE 1								DATA BYTE 2							
DIN	0	0	0	0	0	0	1	1	GPIOC3	GPIOC2	GPIOC1	GPIOC0	GPIOB3	GPIOB2	GPIOB1	GPIOB0	GPIOA3	GPIOA2	GPIOA1	GPIOA0	X	X	X	X
DOUT	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

表 15. MAX1220 GPIO 写操作

DATA PIN	GPIO COMMAND BYTE								DATA BYTE							
DIN	0	0	0	0	0	0	1	0	GPIOC1	GPIOC0	GPIOA1	GPIOA0	X	X	X	X
DOUT	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

表 16. MAX1257/MAX1258 GPIO 写操作

DATA PIN	GPIO COMMAND BYTE								DATA BYTE 1								DATA BYTE 2							
DIN	0	0	0	0	0	0	1	0	GPIOC3	GPIOC2	GPIOC1	GPIOC0	GPIOB3	GPIOB2	GPIOB1	GPIOB0	GPIOA3	GPIOA2	GPIOA1	GPIOA0	X	X	X	X
DOUT	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

## 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

### GPIO读操作

写入命令字节00000001说明要进行GPIO读操作。在MAX1220中，紧随命令字节的8个SCLK时钟将GPIO状态传送至DOUT。在MAX1257/MAX1258中，紧随命令字节的16个SCLK时钟将GPIO状态传送至DOUT，见表18和表19。

### DAC串行接口

向DAC选择寄存器写入命令字节0001XXXX，说明随后的字将被写入DAC串行接口，详细说明见表1、表10、表20、表21。接下来的16位将写入DAC接口寄存器，如表20、表21所示。随着 $\overline{CS}$ 由高到低的跳变，数据同步移位，并在每个SCLK的下降沿锁存到输入寄存器。每个字是16位，前4位是控制位，接下来是12位数据位(MSB在前)和2位没有意义的子比特。DAC时序说明见图10至图12。

若 $\overline{CS}$ 在16个SCLK时钟完成之前变为高电平，则该命令被放弃。将 $\overline{CS}$ 再次驱动为低电平，可启动一次新的传输。

例如，向DAC串行接口写入1111 0000与1111 0100断开DAC输出4至7，使其强制进入高阻状态，DAC输出0至3保持先前的状态。

表 17. GPIO 模式控制

CONFIGURATION BIT	WRITE BIT	OUTPUT STATE	GPIO FUNCTION
1	1	1	Output
1	0	0	Output
0	1	Three-state	Input
0	0	0	Pulldown (open drain)

表 18. MAX1220 GPIO 读操作

DATA PIN	GPIO COMMAND BYTE								DATA BYTE							
DIN	0	0	0	0	0	0	0	1	X	X	X	X	X	X	X	X
DOUT	0	0	0	0	0	0	0	0	0	0	0	0	GPIOC1	GPIOC0	GPIOA1	GPIOA0

表 19. MAX1257/MAX1258 GPIO 读操作

DATA PIN	GPIO COMMAND BYTE								DATA BYTE 1								DATA BYTE 2									
DIN	0	0	0	0	0	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
DOUT	0	0	0	0	0	0	0	0	0	0	0	0	GPIOC3	GPIOC2	GPIOC1	GPIOC0	GPIOB3	GPIOB2	GPIOB1	GPIOB0	GPIOA3	GPIOA2	GPIOA1	GPIOA0		



# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

表 20. DAC 串行接口配置

16-BIT SERIAL WORD																DESCRIPTION	FUNCTION		
MSB				DATA BITS														LSB	
CONTROL BITS				DATA BITS															
C3	C2	C1	C0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0				
0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	X	NOP	No operation.	
0	0	0	1	0	X	0	X	X	X	X	X	X	X	X	X	X	RESET	Reset all internal registers to 000h and leave output buffers in their present state.	
0	0	0	1	1	X	1	X	X	X	X	X	X	X	X	X	X	Pull-High	Preset all internal registers to FFFh and leave output buffers in their present state.	
0	0	1	0	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC0	D11–D0 to input register 0, DAC output unchanged.	
0	0	1	1	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC1	D11–D0 to input register 1, DAC output unchanged.	
0	1	0	0	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC2	D11–D0 to input register 2, DAC output unchanged.	
0	1	0	1	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC3	D11–D0 to input register 3, DAC output unchanged.	
0	1	1	0	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC4	D11–D0 to input register 4, DAC output unchanged.	
0	1	1	1	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC5	D11–D0 to input register 5, DAC output unchanged.	
1	0	0	0	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC6	D11–D0 to input register 6, DAC output unchanged.	
1	0	0	1	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC7	D11–D0 to input register 7, DAC output unchanged.	
1	0	1	0	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC0–DAC3	D11–D0 to input registers 0–3 and DAC registers 0–3. DAC outputs updated (write-through).	
1	0	1	1	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC4–DAC7	D11–D0 to input registers 4–7 and DAC registers 4–7. DAC outputs updated (write-through).	
1	1	0	0	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC0–DAC7	D11–D0 to input registers 0–7 and DAC registers 0–7. DAC outputs updated (write-through).	
1	1	0	1	—	—	—	—	—	—	—	—	—	—	—	—	—	DAC0–DAC7	D11–D0 to input registers 0–7. DAC outputs unchanged.	
1	1	1	0	DAC7	DAC6	DAC5	DAC4	DAC3	DAC2	DAC1	DAC0	X	X	X	X		DAC0–DAC7	Input registers to DAC registers indicated by ones, DAC outputs updated, equivalent to software LDAC. (No effect on DACs indicated by zeros.)	



# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

表21. DAC上电与关断命令

CONTROL BITS				DATA BITS												DESCRIPTION	FUNCTION
C3	C2	C1	C0	DAC7	DAC6	DAC5	DAC4	DAC3	DAC2	DAC1	DAC0	D3	D2	D1	D0		
1	1	1	1	—	—	—	—	—	—	—	—	0	0	1	X	Power-Up	Power up individual DAC buffers indicated by data in DAC0 through DAC7. A one indicates the DAC output is connected and active. A zero does not affect the DAC's present state.
1	1	1	1	—	—	—	—	—	—	—	—	0	1	0	X	Power-Down 1	Power down individual DAC buffers indicated by data in DAC0 through DAC7. A one indicates the DAC output is disconnected and high impedance. A zero does not affect the DAC's present state.
1	1	1	1	—	—	—	—	—	—	—	—	1	0	0	X	Power-Down 2	Power down individual DAC buffers indicated by data in DAC0 through DAC7. A one indicates the DAC output is disconnected and pulled to AGND with a 1kΩ resistor. A zero does not affect the DAC's present state.
1	1	1	1	—	—	—	—	—	—	—	—	0	0	0	X	Power-Down 3	Power down individual DAC buffers indicated by data in DAC0 through DAC7. A one indicates the DAC output is disconnected and pulled to AGND with a 100kΩ resistor. A zero does not affect the DAC's present state.
1	1	1	1	—	—	—	—	—	—	—	—	1	1	1	X	Power-Down 4	Power down individual DAC buffers indicated by data in DAC0 through DAC7. A one indicates the DAC output is disconnected and pulled to REF1 with a 100kΩ resistor. A zero does not affect the DAC's present state.

### 输出数据格式

图6至图9解释了MAX1220/MAX1257/MAX1258的转换时序。所有12位转换结果都以2字节格式输出，MSB在前，以4个0开头。数据在SCLK下降沿出现在DOUT。对于单极性模式，数据是二进制格式；对于双极性模式以及温度测量结果，数据是2的补码。输入/输出以及温度传输功能见图3、图4和图5。

### ADC传输函数

图3给出了单端或差分输入下的单极性传输函数；图4给出了差分输入下的双极性传输函数。代码的跳变出现在

逐次积分LSB数值的中途。输出为二进制码，对于单极性与双极性工作方式， $1 \text{ LSB} = V_{\text{REF1}} / 4096$  (MAX1257) 或  $1 \text{ LSB} = V_{\text{REF1}} / 4096$  (MAX1220/MAX1258)，对于温度测量结果， $1 \text{ LSB} = +0.125^\circ\text{C}$ 。双极性、真差分结果与温度测量结果以2的补码格式提供，其他结果均以二进制格式提供。关于设置(单极性或双极性)的先后顺序，见表6、表7、表8。

在单极性模式下，AIN+可以比AIN-最多高出 $V_{\text{REF1}}$ ；在双极性模式下，其中一个输入可以最多超出另一个输入 $V_{\text{REF1}}/2$ 。

# 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

## 部分读、写操作

如果FIFO入口的第一个字节仅被部分读出(不到8个SCLK时钟CS即被拉高)，则该字节的其余位丢失。读出的下一个字节数据是接下来的8位。如果FIFO入口第一个字节完全读出，但是第二个字节仅被部分读出，则该字节的其余部分丢失。如果忽略最初的4位(通常为0)，则FIFO中的其余数据不受影响，并且当CS再次变为低电平后可以正常读取。若在EOC变为低电平之前，CS被拉低，转换可能没有完成，且FIFO中的数据可能不正确。忽略错误的写操作(8个SCLK时钟完成之前CS被拉高)，寄存器保持不变。

## 应用信息

### 用CNVST进行内部定时采集与转换

#### 时钟模式00下的ADC转换

在时钟模式00下，唤醒、采集、转换与关断时序均通过CNVST启动，并利用内部振荡器自动实现。转换结果添加到内部FIFO，等待读出。命令字节后的时钟模式00时序见图6。关于配置寄存器中时钟模式编程的详细内容见表5。

将CNVST置为低电平，在重新拉高之前保持至少40ns，可以启动一次扫描。随后MAX1220/MAX1257/MAX1258被唤

醒，扫描所有需要的通道，并将结果存入FIFO，然后关断。扫描完成以后，EOC拉低，可以访问FIFO中的结果。EOC变为低电平之后将CS拉低，就可以与串行接口进行通信，在CS或CNVST被再次拉低之前，EOC保持低电平。如果需要的话，温度转换结果可以在所有其它FIFO结果之前给出。

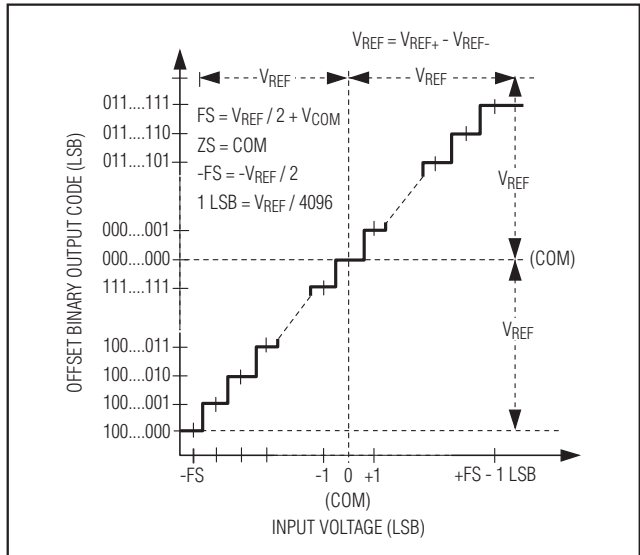


图4. 双极性传输函数——满量程(±FS) = ±VREF / 2

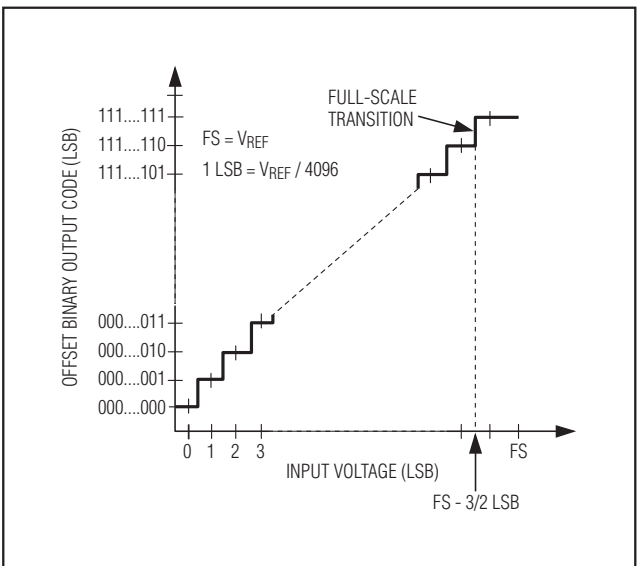


图3. 单极性传输函数——满量程(FS) = VREF

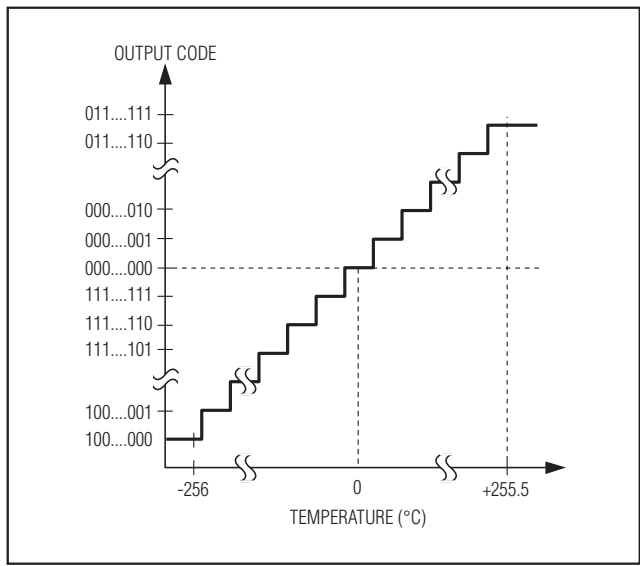


图5. 温度传输函数

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

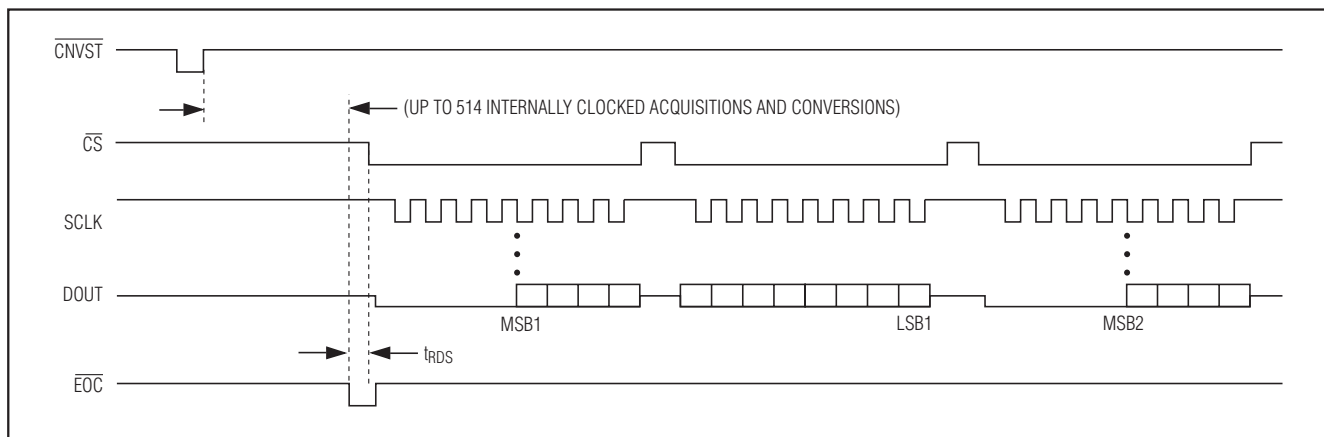


图6. 时钟模式00—写入命令字节之后，将 $\overline{\text{CNVST}}$ 置为低电平并至少持续40ns，启动一次转换。

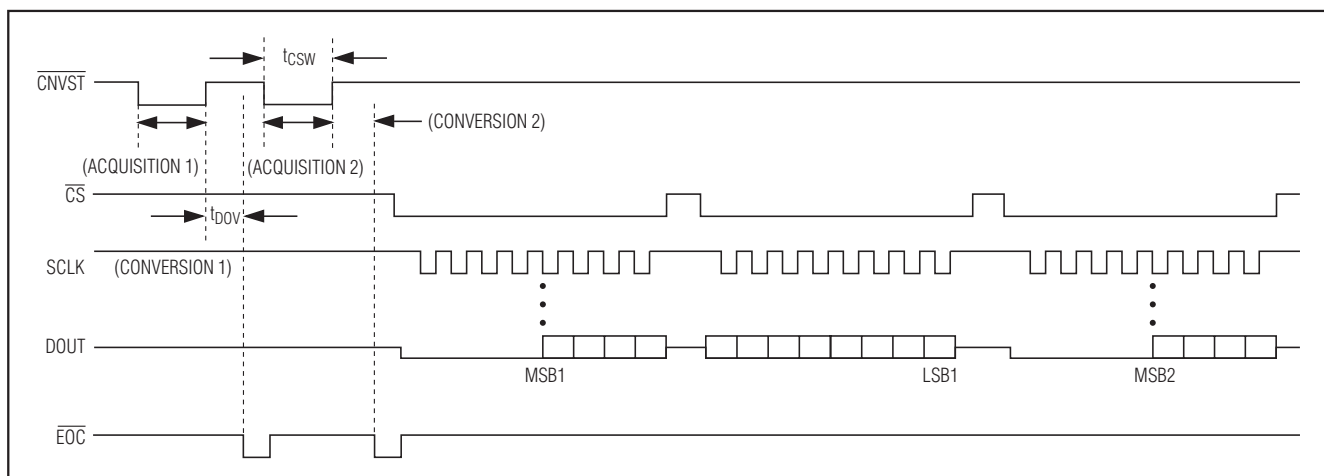


图7. 时钟模式01—写入命令字节之后，通过在每次转换时将 $\overline{\text{CNVST}}$ 置为低电平申请多次转换。

在 $\overline{\text{EOC}}$ 变为低电平之前不要发出另一个 $\overline{\text{CNVST}}$ 信号，否则，FIFO可能受干扰。等到所有转换完成之后再读取FIFO。在转换过程中，允许与DAC和GPIO寄存器进行SPI通信。不过耦合噪声会恶化ADC信噪比(SNR)。

### 利用 $\overline{\text{CNVST}}$ 实现 外部定时采集与内部定时转换

#### 时钟模式01下的ADC转换

在时钟模式01下，通过 $\overline{\text{CNVST}}$ 每次申请一个通道的转换，并由内部振荡器自动实现。给出命令字节之后，时钟模式01的时序见图7。

将 $\overline{\text{CNVST}}$ 置为低电平启动一次采集，唤醒ADC，并置为采样模式。为了完成采集，将 $\overline{\text{CNVST}}$ 保持低电平至少

1.4 $\mu\text{s}$ 。若选择了基准模式00或10，为了等待内部基准上电，还需要额外的45 $\mu\text{s}$ 。如果需要温度测量，基准上电与温度测量由内部定时完成。在这种情况下，需要将 $\overline{\text{CNVST}}$ 保持低电平至少40ns。

将 $\overline{\text{CNVST}}$ 设置为高电平启动一次转换， $\overline{\text{CNVST}}$ 变为高电平后约500ns完成采样。转换结束后，ADC关断并将 $\overline{\text{EOC}}$ 拉低。 $\overline{\text{EOC}}$ 保持低电平，直到 $\overline{\text{CS}}$ 或 $\overline{\text{CNVST}}$ 被再次拉低。需要等待 $\overline{\text{EOC}}$ 被拉低后，才能拉低 $\overline{\text{CS}}$ 或 $\overline{\text{CNVST}}$ 。为了正确更新FIFO，启动 $\overline{\text{CNVST}}$ 信号的次数必须与扫描和平均寄存器确定的需要转换的次数相等，等到所有转换完成后再读取FIFO。在转换过程中，允许与DAC和GPIO寄存器进行SPI通信。不过耦合噪声会使ADC SNR变差。

## 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

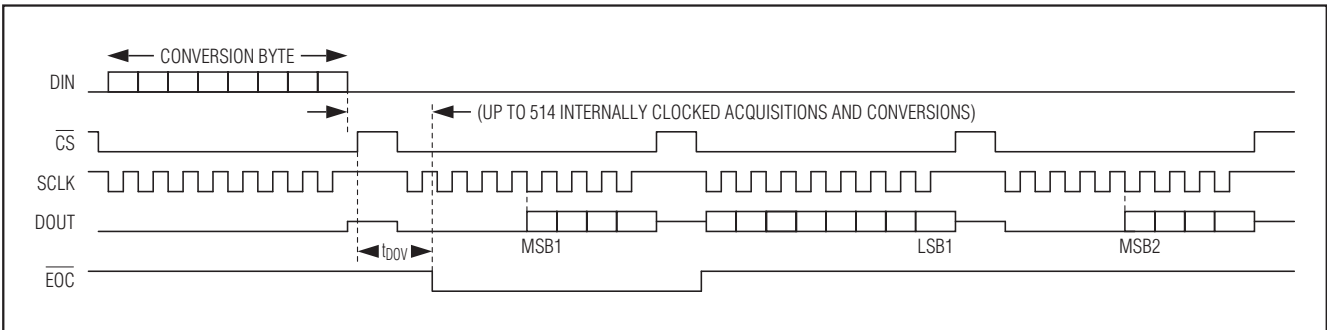


图8. 时钟模式10—向转换寄存器写入命令字节开始采集(不需要 $\overline{CNVST}$ )。

如果启用了平均功能，在结果写入FIFO之前，需要产生多个 $\overline{CNVST}$ 脉冲。一旦执行了一定次数的转换，可以产生经过平均的FIFO结果(在平均寄存器中指定)，然后扫描逻辑自动将模拟输入多路复用器切换到下一个需要转换的通道。如果设置进行温度测量，则温度测量在 $\overline{CNVST}$ 的第一个上升沿之后执行，该 $\overline{CNVST}$ 上升沿紧随写入转换寄存器的命令字节。一旦 $\overline{EOC}$ 被拉低，温度转换结果可以从DOUT获得。

### 使用串行接口的 内部定时采集与转换

#### 时钟模式10下的ADC转换

在时钟模式10下，通过向转换寄存器写入命令字节开始唤醒、采集、转换以及关断时序，这是通过内部振荡器自动实现的。这是时钟模式上电时的缺省状态。时钟模式10的时序参见图8。

通过向转换寄存器写入一个命令字节启动一次扫描，MAX1220/MAX1257/MAX1258上电、扫描所有申请的通道、在FIFO中存储结果，并关断。扫描完成以后， $\overline{EOC}$ 被拉低，并在FIFO中提供实际结果。若申请了温度测量，温度转换结果在所有其它FIFO结果之前提供。 $\overline{EOC}$

保持低电平，直到 $\overline{CS}$ 再次拉低。等到所有转换都完成后，再读取FIFO。在转换过程中，允许与DAC和GPIO寄存器进行SPI通信，不过耦合噪声会引起ADC SNR变差。

### 使用串行接口的 外部定时采集与转换

#### 时钟模式11下的ADC转换

在时钟模式11下，采集和转换过程由写入转换寄存器的命令字节启动，以SCLK作为转换时钟，每次执行一个通道的转换。扫描、平均以及FIFO功能被禁用，在转换过程中，转换结果可以从DOUT获取。在时钟模式11下，输出数据在SCLK的上升沿更新。时钟模式11的时序见图9a和图9b。

向转换寄存器写入命令字节并跟随16个SCLK时钟可以启动一次转换。若在第8和第9个时钟之间提供一个 $\overline{CS}$ 高电平脉冲，则脉冲宽度必须小于100 $\mu$ s。为了在每次转换的16个时钟进行连续转换，可以在每个转换字节之间提供一个全0字节(NOP字节)。如果一个转换字节后跟随了2个NOP字节，则在第二个NOP字节结束时，模拟单元断电。将复位寄存器中的FBGON位置1，维持内部偏置电路的供电。

## 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

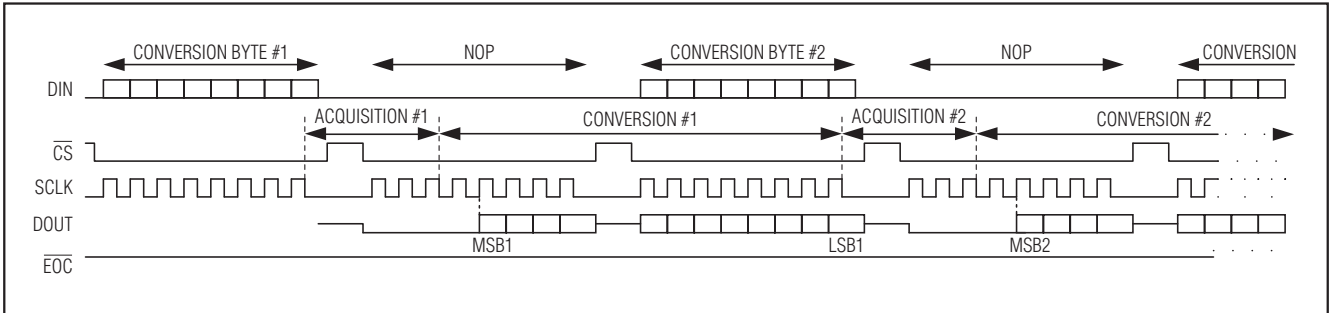


图9a. 时钟模式11—不需要 $\overline{CNVST}$ 的外部定时采集、采样与转换，实现最大的ADC吞吐量

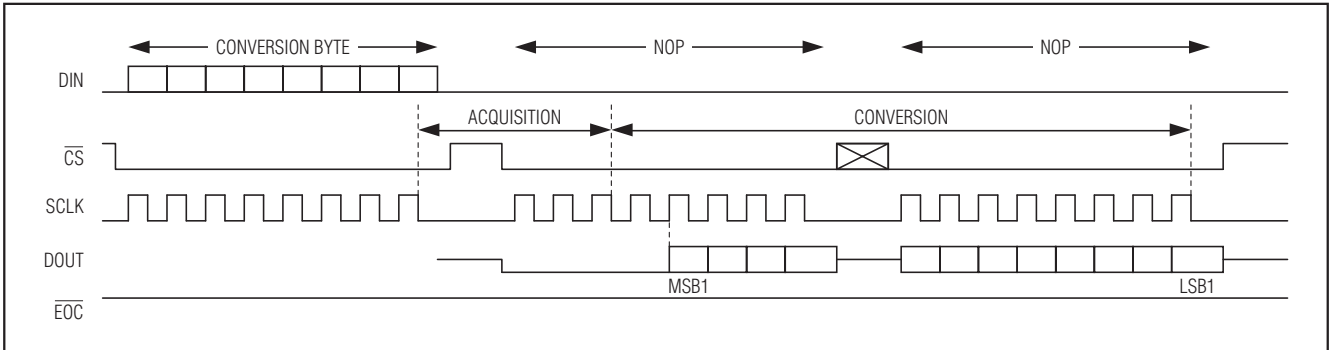


图9b. 时钟模式11—不需要 $\overline{CNVST}$ 的外部定时采集、采样与转换，降低模拟功耗

若选择基准模式00，或选择了外部基准的同时还需要进行温度转换，则在写入转换字节之后保持 $\overline{CS}$ 为高电平时等待 $45\mu\text{s}$ ，以延长采集时间并使内部基准上电。为了进行温度测量，在转换字节之后通过8位NOP命令写24个全0字节(192个周期)，每个NOP命令均由 $\overline{CS}$ 打包成帧(与生产测试流程一致，其它长度的NOP序列未经过生产测试)。在192个周期的最后两个字节，温度测量结果出现在DOUT。对于时钟模式11下的温度转换，如果转换寄存器中的TEMP位置位，则无需扫描AIN0至AIN15，此时CHSEL[3:0]位不起作用，应将其设置为0000b。转换完成时，只提供温度数据。

### 转换时间计算

每次扫描的转换时间基于许多不同的因素：每次采样的转换时间、每个结果的采样数、每次扫描的结果数、是否需要温度测量以及是否使用外部基准。对于时钟模式00与10的一次内部定时转换，可利用以下公式计算总的转换时间(根据提供的*Electrical Characteristics*)：

总转换时间 =

$$t_{\text{CONV}} \times n_{\text{AVG}} \times n_{\text{SCAN}} + t_{\text{TS}} + t_{\text{INT-REF, SU}}$$

其中：

$t_{\text{CONV}} = t_{\text{DOV}}$ ，这里的 $t_{\text{DOV}}$ 取决于所选的时钟模式与基准模式。

$n_{\text{AVG}}$  = 每个结果的采样数(平均的次数)

$n_{\text{SCAN}}$  = 每个通道扫描的次数，置1(除非[SCAN1, SCAN0] = 10)

$t_{\text{TS}}$  = 温度转换需要的时间( $53.1\mu\text{s}$ )；若不需要温度转换，则清0。

$t_{\text{INT-REF, SU}} = t_{\text{WU}}$  (外部基准唤醒时间)；若需要使用外部基准进行转换。

在时钟模式01下，总转换时间取决于 $\overline{CNVST}$ 保持低电平或高电平的时间。在外部时钟模式(CKSEL1, CKSEL0 = 11)下，转换时间取决于SCLK周期以及每8个SCLK时钟之间 $\overline{CS}$ 保持高电平的时间。在时钟模式01下，总转换时间不包括启动内部基准所需要的时间。

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

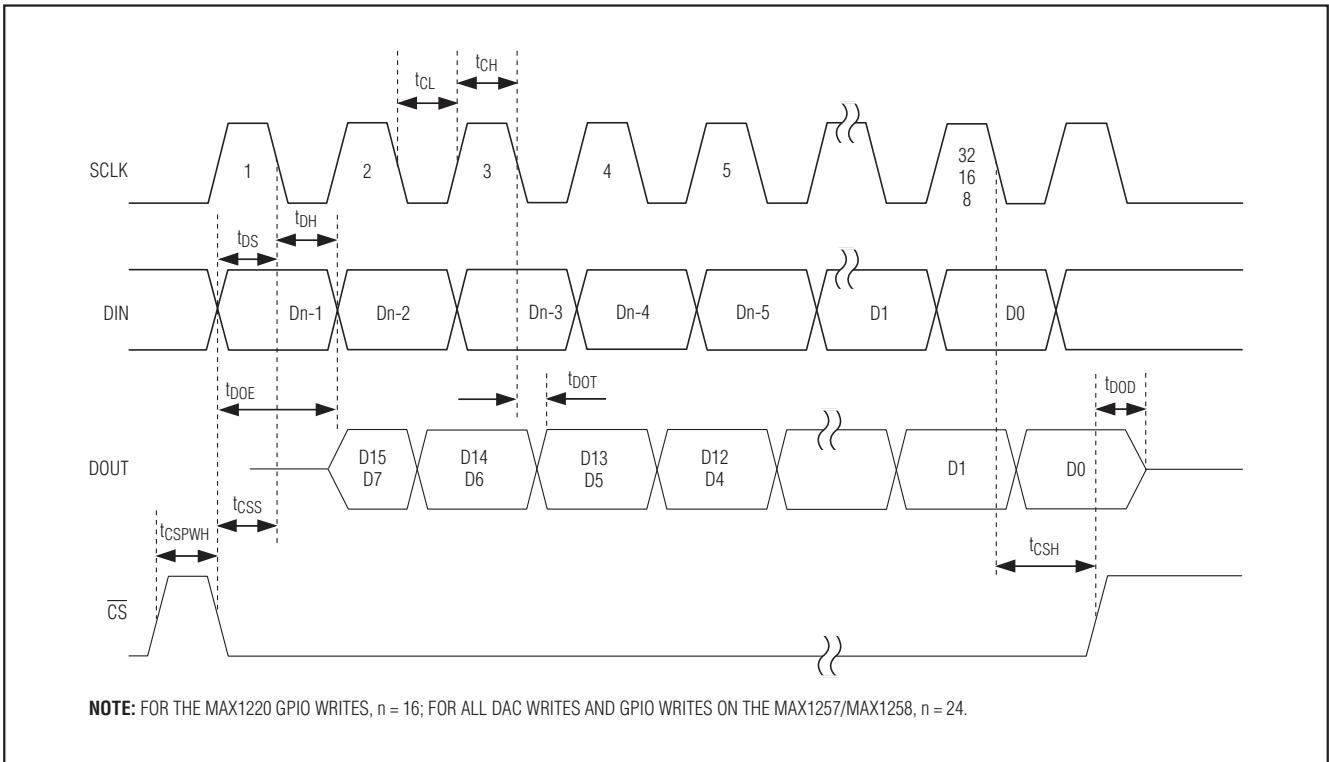


图10. DAC/GPIO 串行接口时序(时钟模式00、01与10)

### DAC/GPIO 时序

图10至图13给出了写DAC与GPIO的时序图。图10所示为时钟模式00、01与10的时序。图11给出了时钟模式11的时序说明。图12详细说明了DAC输入选择寄存器以及随后2个字节的时序。在时钟模式11下，输出数据

在SCLK的上升沿更新。图13给出了GPIO的时序。图14给出了由硬件 $\overline{\text{LDAC}}$ 命令更新DAC寄存器的时序。对于软件命令实现DAC寄存器更新， $t_S$ 从 $\overline{\text{CS}}$ 上升沿开始有效，它跟随在软件命令字的最后一个数据位之后。

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

MAX1220/MAX1257/MAX1258

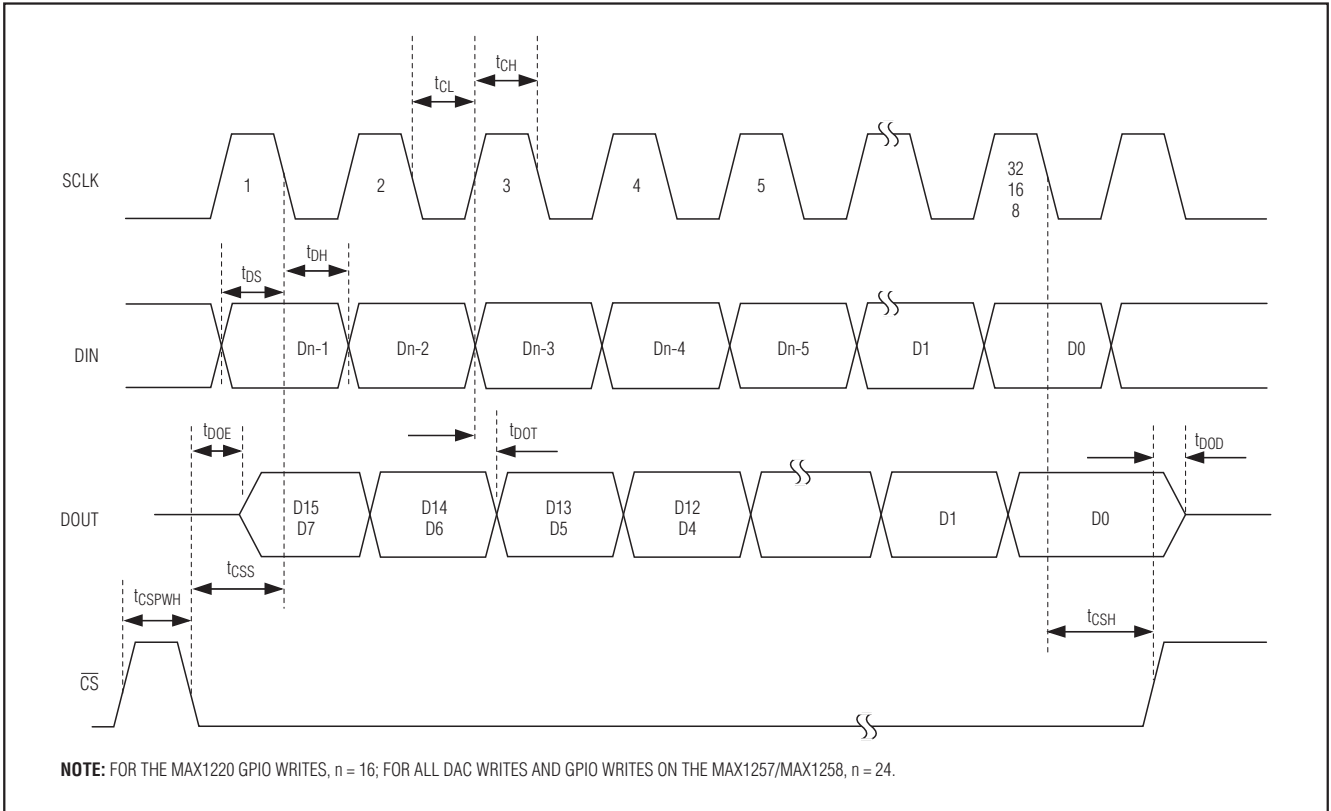


图11. DAC/GPIO 串行接口时序(时钟模式11)

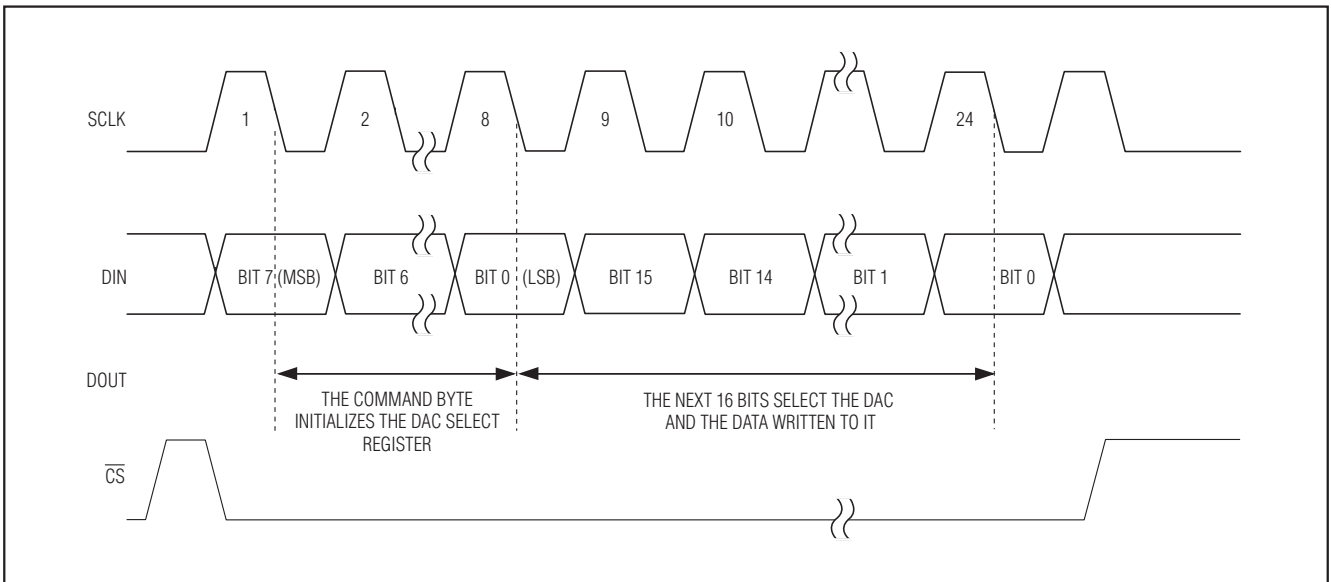


图12. DAC 选择寄存器字节与 DAC 串行接口字



# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

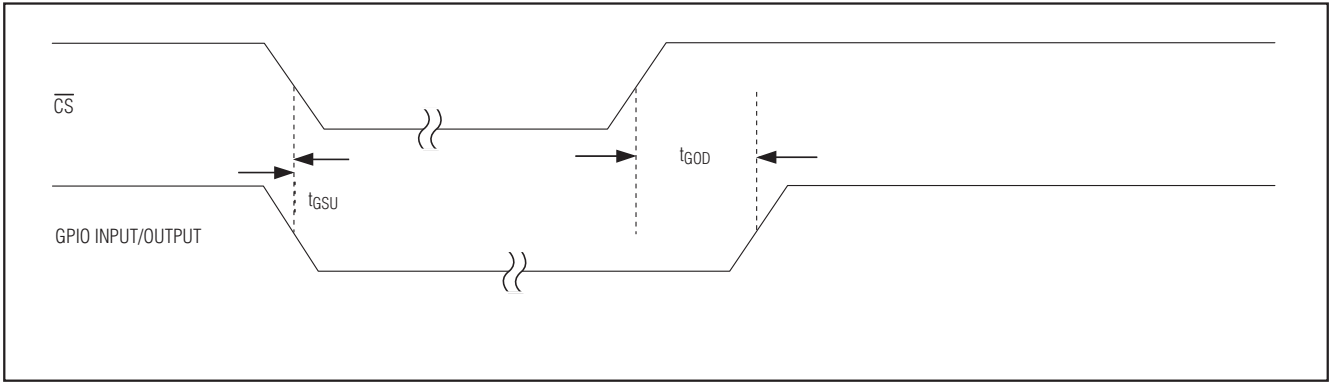


图13. GPIO时序

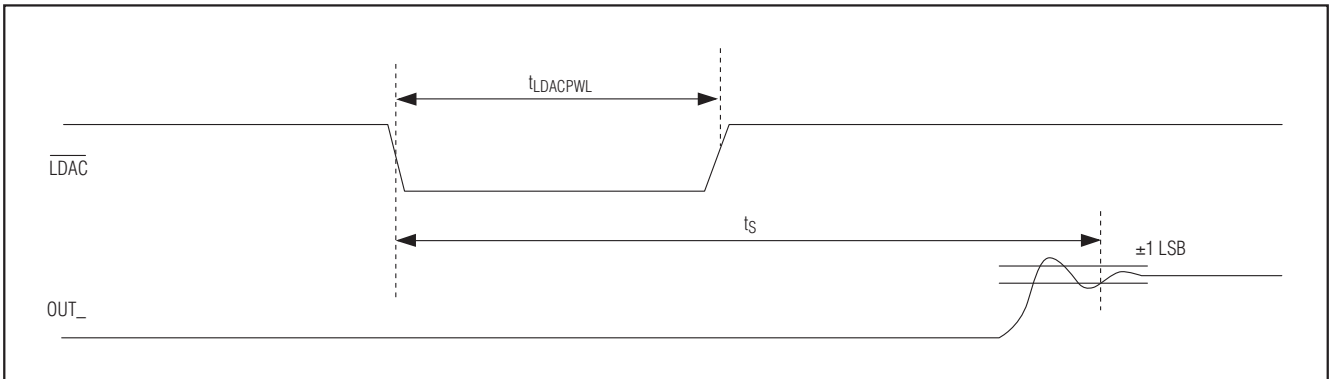


图14. LDAC功能

## LDAC的功能

驱动LDAC为低电平，将输入寄存器的内容传送到DAC寄存器。LDAC一直是低电平，则使DAC寄存器置为透明状态。DAC输出在2 $\mu$ s后可以从0值达到满量程，并稳定在 $\pm 1$  LSB范围内，见图14。

## 布线、接地与旁路

为得到最佳的性能，请使用PCB，应确保数字信号线与模拟信号线互相隔离。模拟信号和数字信号线不要互相平行(尤其是时钟信号)，另外数字走线不要通过MAX1220/MAX1257/MAX1258封装的下方。AV<sub>DD</sub>电源的高频噪声会影响性能，在尽可能靠近AV<sub>DD</sub>引脚的地方，用0.1 $\mu$ F电容将AV<sub>DD</sub>旁路到AGND。在尽可能靠近DV<sub>DD</sub>引脚的地方，用0.1 $\mu$ F电容将DV<sub>DD</sub>旁路到DGND。为了获得最佳的电源噪声抑制，应尽量减小电容引线的长度。如果电源噪声较大，可以用10 $\Omega$ 电阻与电源串联，以改善电源滤波。

MAX1220/MAX1257/MAX1258的薄型QFN封装在器件底部包含一个裸焊盘。将该裸焊盘连接至AGND。可以参考MAX1258EVKIT作为正确布线的范例。

## 定义

### 积分非线性

积分非线性(INL)是实际传输函数与直线的偏差。消除失调与增益误差后，这条直线既可以是拟合得到的最佳直线，也可以是传输函数端点之间的连线。MAX1220/MAX1257/MAX1258的INL使用端点方法测量。

### 微分非线性

微分非线性(DNL)是实际步长宽度与1个LSB理想值之差。小于1 LSB的DNL误差不会引起失码，并可以确保单调的传输函数。



## 12位、多通道ADC/DAC，带FIFO、温度传感器与GPIO端口

### 单极性ADC的失调误差

对于理想的转换器，第一跳变出现在0.5 LSB，0以上。失调误差是测得的第一跳变点与第一理想跳变点之间的差值。

### 双极性ADC的失调误差

在双极性模式下，ADC的理想中值跳变出现在AGND -0.5 LSB处。双极性失调误差是测得的偏离理想值的数值。

### ADC增益误差

增益误差被定义为理想传输函数与实际传输函数之差，前提是在消除失调误差的情况下，并且在ADC输入作用满量程模拟电压，使DOUT输出全1。

### DAC失调误差

向DAC装载全0代码，并测量模拟输出电压，得到的就是DAC失调误差。

### DAC增益误差

DAC增益误差就是理想传输函数与实际传输函数之差，前提是消除了失调误差，并将全1代码装载到DAC。

### 孔径抖动

孔径抖动( $t_{AJ}$ )是采样时，采样之间的时间变化。

### 孔径延时

孔径延时( $t_{AD}$ )是采样时钟的上升沿到实际采样瞬间的时间。

### 信噪比

对于从数字采样中重建的最佳波形，信噪比(SNR)是满量程模拟输入(RMS值)与RMS量化误差(剩余误差)之比。理想情况下，理论最小模数转换噪声仅由量化误差产生，并可直接利用ADC分辨率(N位)计算：

$$SNR = (6.02 \times N + 1.76) \text{dB}$$

实际上，除了量化噪声外，还有其他噪声源，包括热噪声、基准噪声、时钟抖动等。所以SNR用RMS信号与RMS噪声之比来计算。RMS噪声包括除了基波、前五次谐波与直流失调以外，奈奎斯特频率以下的所有频谱成分。

### 信号与噪声 + 失真比

信号与噪声 + 失真比(SINAD)是基波输入频率的RMS幅值与所有其它ADC输出信号的RMS等效值之比：

$$SINAD(\text{dB}) = 20 \times \log(\text{Signal}_{\text{RMS}} / \text{Noise}_{\text{RMS}})$$

### 有效位数

有效位数(ENOB)规定了在特定输入频率与采样率下的ADC总体精度。理想的ADC误差仅包括量化误差。当输入范围等于ADC满量程范围时，ENOB由下式计算：

$$ENOB = (SINAD - 1.76) / 6.02$$

### 总谐波失真

总谐波失真(THD)是输入信号前5次谐波的RMS之和与基波之比，可以用下式表示：

$$THD = 20 \times \log \left[ \frac{\sqrt{(V_2^2 + V_3^2 + V_4^2 + V_5^2 + V_6^2)}}{V_1} \right]$$

其中 $V_1$ 为基波幅值， $V_2$ - $V_6$ 为前5次谐波的幅值。

### 无杂散动态范围

无杂散动态范围(SFDR)是基波(最大信号成分)的RMS幅值与次最大失真成分的RMS值之比。

### ADC通道间串扰

在开启通道提供中值偏置，在所有关闭通道上作用满量程正弦测试信号。在开启通道进行FFT运算。ADC通道间串扰是与关闭通道测试信号频率有关的FFT杂散幅值，以dB为单位。

### 交调失真(IMD)

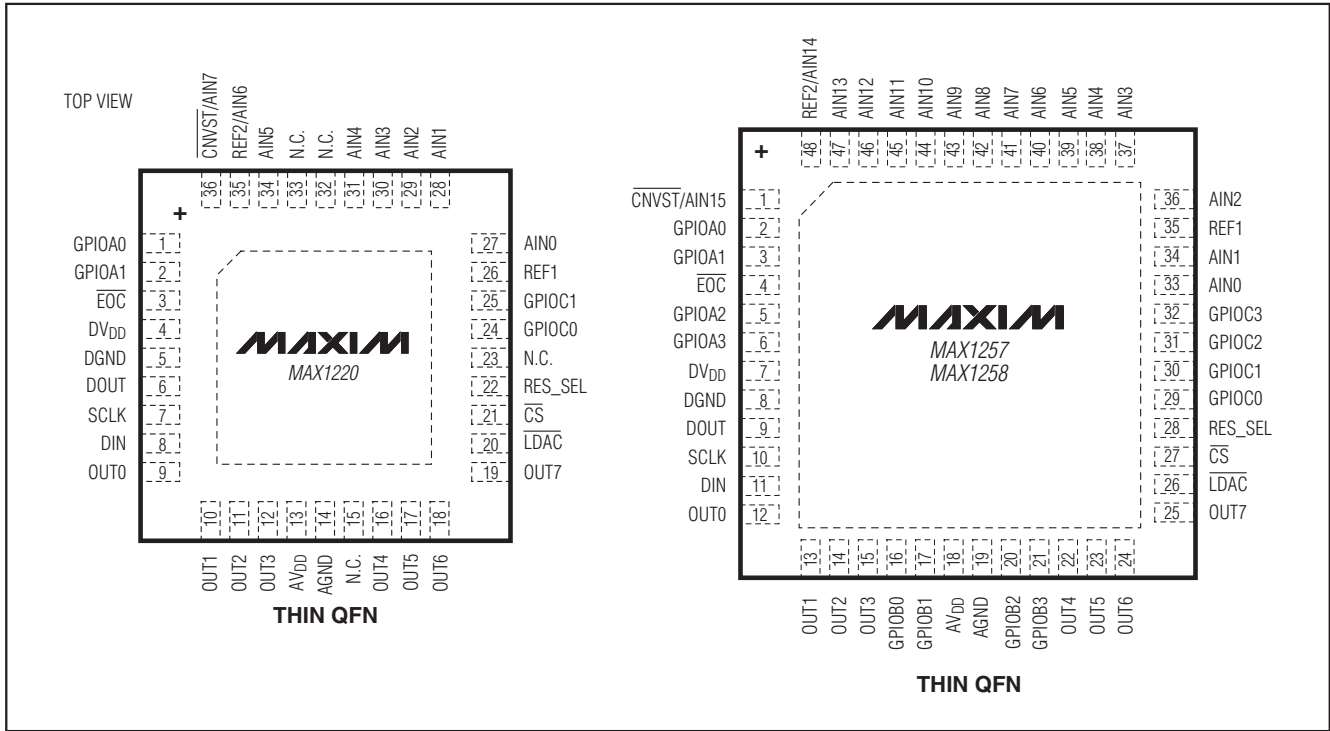
当 $f_1$ 与 $f_2$ 两路音调出现在输入端时，IMD是与总输入功率有关的交调成分的总功率。交调成分包括( $f_1 \pm f_2$ )、( $2 \times f_1$ )、( $2 \times f_2$ )、( $2 \times f_1 \pm f_2$ )、( $2 \times f_2 \pm f_1$ )。输入音调的电平分别为-7dBFS。

### 小信号带宽

将-20dBFS的模拟输入信号作用到ADC，这样信号摆率不会限制ADC的性能。然后对输入频率进行扫频，对应于量化结果幅值下降-3dB的频率点。需要注意的是，T/H性能通常是小信号带宽的限制因素。

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

## 引脚配置



### 满功率带宽

将-0.5dBFS模拟输入信号作用到ADC，然后对输入频率进行扫频，对应于量化结果幅值下降-3dB的频率点。该频率点被定义为满功率输入带宽频率。

### DAC数字馈通

DAC数字馈通是DAC数字控制线触发时，出现在DAC输出的噪声。

### ADC电源抑制比

ADC电源抑制比(PSR)被定义为电源从工作电压最小值变化到工作电压最大值时失调误差的变化量。

### DAC电源抑制比

DAC PSR是电源电压偏离标称值变化时转换器满量程值的变化量。PSR假定转换器的线性度不受电源电压变化的影响。

### 芯片信息

TRANSISTOR COUNT: 58,141  
PROCESS: BiCMOS

### 封装信息

如需最近的封装外形信息和焊盘布局，请查询 [china.maxim-ic.com/packages](http://china.maxim-ic.com/packages)。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	文档编号
36 TQFN-EP	T3666+3	<a href="#">21-0141</a>
48 TQFN-EP	T4877+6	<a href="#">21-0144</a>

# 12位、多通道ADC/DAC，带FIFO、 温度传感器与GPIO端口

修订历史

修订号	修订日期	说明	修改页
5	12/07	修改了时序特性指标。	7
6	1/10	修改了订购信息表，给出了无铅(Pb)封装的信息。	1
		为 <i>Electrical Characteristics</i> 表( $t_{DOV}$ 指标)增加了注释18。	7, 8
		在表1中增加了ADDITIONAL NO. OF BYTES列。	20
		更正了图8，将图9替换为图9a和图9b，修改了图10和图11。	36-39
		更新了时钟模式11下的ADC转换部分。	36

MAX1220/MAX1257/MAX1258

## Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

**Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600** \_\_\_\_\_ **43**