

DS28E01-100

带SHA-1引擎保护的 1K位 1-Wire EEPROM

概述

DS28E01-100将1024位EEPROM与符合ISO/IEC 10118-3安全散列算法(SHA-1)的质询响应安全认证结合在一起。1024位EEPROM阵列分为四页，每页256位，提供64位暂存器用于执行写操作。所有存储器页都能设置为写保护模式，并可将其其中一页置于EPROM仿真模式，即数据位只能从1变为0。每片DS28E01-100具有唯一的64位ROM注册码，由工厂激光刻入芯片。DS28E01-100通过单触点1-Wire®总线通信。通信遵循标准的1-Wire协议，在多个器件的1-Wire网络中，器件的注册码可以充当节点地址。

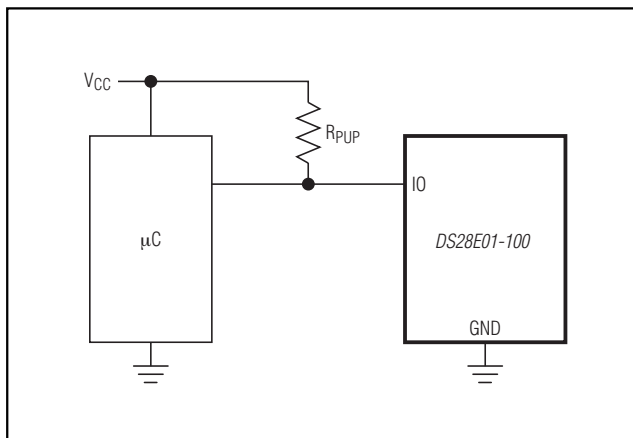
应用

打印机墨盒配置与监测
医用传感器鉴定与校准
系统知识产权保护

特性

- ◆ 1024位EEPROM存储器，分为4页，每页256位
- ◆ 内置512位SHA-1引擎，用于计算160位信息认证码(MAC)并生成密钥
- ◆ 写访问需要知道密钥并且能够计算、传送160位MAC，以鉴别真伪
- ◆ 存储器页中的第0页、第3页或全部四页可由用户设置为写保护
- ◆ 第1页可由用户编程设置为OTP EPROM仿真模式(“写0”)。
- ◆ 与主机间的通信通过单路数字信号按照1-Wire协议进行，通信速率为15.3kbps或125kbps
- ◆ 逻辑电平切换点滞回和滤波提高了抗噪声能力
- ◆ 能够在2.8V至5.25V宽压范围内进行读、写操作，工作在-40°C至+85°C温度范围
- ◆ 6引脚TSOC和TDFN封装或2引脚SFN封装

典型工作电路



订购信息

PART	TEMP RANGE	PIN-PACKAGE
DS28E01P-100+	-40°C to +85°C	6 TSOC
DS28E01P-100+T	-40°C to +85°C	6 TSOC
DS28E01G-100+T&R	-40°C to +85°C	2 SFN
DS28E01Q-100+T&R	-40°C to +85°C	6 TDFN-EP* (2.5k pcs)

+表示无铅(Pb)/符合RoHS标准的封装。
T和T&R = 卷带包装。
*EP = 裸焊盘。

引脚配置在数据资料的最后给出。

请读者注意：本文档是完整数据资料的缩写本，如需申请数据资料全文，请访问china.maxim-integrated.com/DS28E01，点击申请数据资料全文。

1-Wire是Maxim Integrated Products, Inc.的注册商标。

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。
有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maximintegrated.com。

DS28E01-100 数据资料缩写本

带SHA-1引擎保护的 1K位 1-Wire EEPROM

ABSOLUTE MAXIMUM RATINGS

IO Voltage Range to GND-0.5V to +6V
 IO Sink Current20mA
 Operating Temperature Range-40°C to +85°C
 Junction Temperature+150°C
 Storage Temperature Range-55°C to +125°C

Lead Temperature (TSOC, TDFN only; soldering, 10s)....+300°C
 Soldering Temperature (reflow)
 TSOC, TDFN+260°C
 SFN.....Refer to Application Note 4132: *Attachment Methods for the Electro-Mechanical SFN Package.*

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(T_A = -40°C to +85°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
IO PIN: GENERAL DATA						
1-Wire Pullup Voltage	V _{PUP}	(Note 2)	2.8		5.25	V
1-Wire Pullup Resistance	R _{PUP}	(Notes 2, 3)	0.3		2.2	kΩ
Input Capacitance	C _{IO}	(Notes 4, 5)			1000	pF
Input Load Current	I _L	IO pin at V _{PUP}	0.05		6.7	μA
High-to-Low Switching Threshold	V _{TL}	(Notes 5, 6, 7)	0.46		V _{PUP} - 1.8	V
Input Low Voltage	V _{IL}	(Notes 2, 8)			0.5	V
Low-to-High Switching Threshold	V _{TH}	(Notes 5, 6, 9)	1.0		V _{PUP} - 1.1	V
Switching Hysteresis	V _{HY}	(Notes 5, 6, 10)	0.21		1.70	V
Output Low Voltage	V _{OL}	At 4mA current load (Note 11)			0.4	V
Recovery Time (Notes 2,12)	t _{REC}	Standard speed, R _{PUP} = 2.2kΩ	5			μs
		Overdrive speed, R _{PUP} = 2.2kΩ	2			
		Overdrive speed, directly prior to reset pulse; R _{PUP} = 2.2kΩ	5			
Rising-Edge Hold-Off Time (Notes 5, 13)	t _{REH}	Standard speed	0.5		5.0	μs
		Overdrive speed	Not applicable (0)			
Time Slot Duration (Notes 2, 14)	t _{SLOT}	Standard speed	65			μs
		Overdrive speed	8			
IO PIN: 1-Wire RESET, PRESENCE-DETECT CYCLE						
Reset Low Time (Note 2)	t _{RSTL}	Standard speed	480		640	μs
		Overdrive speed	48		80	
Presence-Detect High Time	t _{PDH}	Standard speed	15		60	μs
		Overdrive speed	2		6	
Presence-Detect Low Time	t _{PDL}	Standard speed	60		240	μs
		Overdrive speed	8		24	
Presence-Detect Sample Time (Notes 2, 15)	t _{MSP}	Standard speed	60		75	μs
		Overdrive speed	6		10	

ELECTRICAL CHARACTERISTICS (continued)(T_A = -40°C to +85°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
IO PIN: 1-Wire WRITE						
Write-Zero Low Time (Notes 2, 16, 17)	tWOL	Standard speed	60	120	μs	
		Overdrive speed, V _{PUP} > 4.5V	5	15.5		
		Overdrive speed	6	15.5		
Write-One Low Time (Notes 2, 17)	tW1L	Standard speed	1	15	μs	
		Overdrive speed	1	2		
IO PIN: 1-Wire READ						
Read Low Time (Notes 2, 18)	tRL	Standard speed	5	15 - δ	μs	
		Overdrive speed	1	2 - δ		
Read Sample Time (Notes 2, 18)	tMSR	Standard speed	tRL + δ	15	μs	
		Overdrive speed	tRL + δ	2		
EEPROM						
Programming Current	I _{PROG}	(Notes 5, 19)	0.8		mA	
Programming Time	t _{PROG}	(Note 20)	10		ms	
Write/Erase Cycles (Endurance) (Notes 21, 22)	N _{CY}	At +25°C	200k		—	
		At +85°C (worst case)	50k			
Data Retention (Notes 23, 24, 25)	t _{DR}	At +85°C (worst case)	40		Years	
SHA-1 ENGINE						
Computation Current	I _{LCSHA}	Refer to the full data sheet.				mA
Computation Time (Notes 5, 26)	t _{CSHA}					ms

Note 1: Specifications at T_A = -40°C are guaranteed by design only and not production tested.**Note 2:** System requirement.**Note 3:** Maximum allowable pullup resistance is a function of the number of 1-Wire devices in the system and 1-Wire recovery times. The specified value here applies to systems with only one device and with the minimum 1-Wire recovery times. For more heavily loaded systems, an active pullup such as that found in the DS2482-x00, DS2480B, or DS2490 may be required.**Note 4:** Maximum value represents the internal parasite capacitance when V_{PUP} is first applied. If a 2.2kΩ pullup resistor is used, the parasite capacitance does not affect normal communications 2.5μs after V_{PUP} has been applied.**Note 5:** Guaranteed by design, characterization, and/or simulation only. Not production tested.**Note 6:** V_{TL}, V_{TH}, and V_{HY} are a function of the internal supply voltage, which is a function of V_{PUP}, R_{PUP}, 1-Wire timing, and capacitive loading on IO. Lower V_{PUP}, higher R_{PUP}, shorter t_{REC}, and heavier capacitive loading all lead to lower values of V_{TL}, V_{TH}, and V_{HY}.**Note 7:** Voltage below which, during a falling edge on IO, a logic 0 is detected.**Note 8:** The voltage on IO must be less than or equal to V_{ILMAX} at all times the master is driving IO to a logic 0 level.**Note 9:** Voltage above which, during a rising edge on IO, a logic 1 is detected.**Note 10:** After V_{TH} is crossed during a rising edge on IO, the voltage on IO must drop by at least V_{HY} to be detected as logic 0.**Note 11:** The I-V characteristic is linear for voltages less than 1V.**Note 12:** Applies to a single device attached to a 1-Wire line.**Note 13:** The earliest recognition of a negative edge is possible at t_{REH} after V_{TH} has been reached on the preceding rising edge.**Note 14:** Defines maximum possible bit rate. Equal to t_{WOLMIN} + t_{RECMIN}.**Note 15:** Interval after t_{RSTL} during which a bus master is guaranteed to sample a logic 0 on IO if there is a DS28E01-100 present. Minimum limit is t_{PDHMAX}; maximum limit is t_{PDHMIN} + t_{PDLMIN}.**Note 16:** Numbers in **bold** are **not** in compliance with legacy 1-Wire product standards. See the *Comparison Table*.

DS28E01-100 数据资料缩写本

带SHA-1引擎保护的 1K位 1-Wire EEPROM

ELECTRICAL CHARACTERISTICS (continued)

(T_A = -40°C to +85°C.) (Note 1)

Note 17: ϵ in Figure 12 represents the time required for the pullup circuitry to pull the voltage on IO up from V_{IL} to V_{TH}. The actual maximum duration for the master to pull the line low is t_{W1LMAX} + t_F - ϵ and t_{W0LMAX} + t_F - ϵ , respectively.

Note 18: δ in Figure 12 represents the time required for the pullup circuitry to pull the voltage on IO up from V_{IL} to the input-high threshold of the bus master. The actual maximum duration for the master to pull the line low is t_{RLMAX} + t_F.

Note 19: Current drawn from IO during the EEPROM programming interval or SHA-1 computation.

Note 20: Refer to the full data sheet for this note.

Note 21: Write-cycle endurance is degraded as T_A increases.

Note 22: Not 100% production tested; guaranteed by reliability monitor sampling.

Note 23: Data retention is degraded as T_A increases.

Note 24: Guaranteed by 100% production test at elevated temperature for a shorter time; equivalence of this production test to the data sheet limit at operating temperature range is established by reliability testing.

Note 25: EEPROM writes can become nonfunctional after the data-retention time is exceeded. Long-term storage at elevated temperatures is not recommended; the device can lose its write capability after 10 years at +125°C or 40 years at +85°C.

Note 26: Refer to the full data sheet for this note.

对照表

PARAMETER	LEGACY VALUES				DS28E01-100 VALUES			
	STANDARD SPEED (μ s)		OVERDRIVE SPEED (μ s)		STANDARD SPEED (μ s)		OVERDRIVE SPEED (μ s)	
	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX
tSLOT (including tREC)	61	(undefined)	7	(undefined)	65*	(undefined)	8*	(undefined)
tRSTL	480	(undefined)	48	80	480	640	48	80
tPDH	15	60	2	6	15	60	2	6
tPDL	60	240	8	24	60	240	8	24
tWOL	60	120	6	16	60	120	6	15.5

*特意进行的修改，修改后的1-Wire前端需要更长的恢复时间。

注：粗体数据不符合传统的1-Wire产品标准。

引脚			名称	功能
TSOC	TDFN-EP	SFN		
1	3	2	GND	参考地。
2	2	1	IO	1-Wire总线接口，漏极开路，需外接上拉电阻。
3, 4, 5, 6	1, 4, 5, 6	—	N.C.	无连接。
—	EP	—	EP	裸焊盘，均匀焊接在电路板地平面确保正常工作，详细信息请参考应用笔记3273: <i>Exposed Pads: A Brief Introduction</i> 。

详细说明

DS28E01-100在单个芯片内集成了1024位EEPROM (分为4页，每页256位)、64位密钥、一个寄存器页、512位SHA-1引擎和64位ROM注册码。数据按照1-Wire协议串行传输，只需一条数据线和一条返回地线。DS28E01-100有一个称为暂存器的辅助存储区，在向主存储器、寄存器页写数据，或在设置新密钥时充当缓冲器。数据首先写入暂存器，并可从这里读回。数据经过验证后，只要DS28E01-100接收到了匹配的160位MAC，那么Copy Scratchpad命令将把数据传送到最终的存储单元。MAC计算涉及存储在DS28E01-100中的密钥和附加数据，以及器件注册码。只有加载新密钥时才无需提供MAC。读存储器页以及计算一个新密钥(而不是直接加载密钥)时，也将激活SHA-1引擎计算160位MAC。DS28E01-100能识别一个特有的Refresh Scratchpad命令。器件用在接触环境时，如果在执行完Copy Scratchpad命令后适当地执行刷新过程，可以减小失效弱位的位数(参见带验证的写操作部分)。刷新过程还提供了一种恢复器件中处于弱状态位的方法。

器件的64位ROM注册码能够对器件进行唯一的识别，并在多点1-Wire网络环境(多个器件挂接在同一1-Wire总线上，彼此独立工作)中对器件进行寻址。DS28E01-100的典型应用包括：打印机墨盒配置及监测、医用传感器鉴别与校准、系统知识产权保护。

总述

图1所示方框图说明了DS28E01-100主控单元与存储器部分的关系。DS28E01-100包括六个主要数据部件：64位光刻ROM、64位暂存器、每页256位的四个EEPROM页、寄存器页、64位密钥存储器、512位SHA-1引擎。1-Wire协议的层次结构如图2所示，总线主机必须首先发送以下七条ROM功能命令中的一条：Read ROM、Match ROM、Search ROM、Skip ROM、Resume Communication、Overdrive-Skip ROM、Overdrive-Match ROM。当以标准速度执行完Overdrive-Skip ROM或Overdrive-Match ROM命令后，器件进入高速模式，所有后续通信均以高速模式进行。与这些ROM功能命令相关的协议说明如图10所示。成功执行ROM功能命令后，可以进行存储器和SHA-1操作，主机可发出9条有效功能命令中的任一条，关于功能命令协议的说明如图8所示。所有数据读写时都是低位在前。

DS28E01-100 数据资料缩写本

带SHA-1引擎保护的 1K位 1-Wire EEPROM

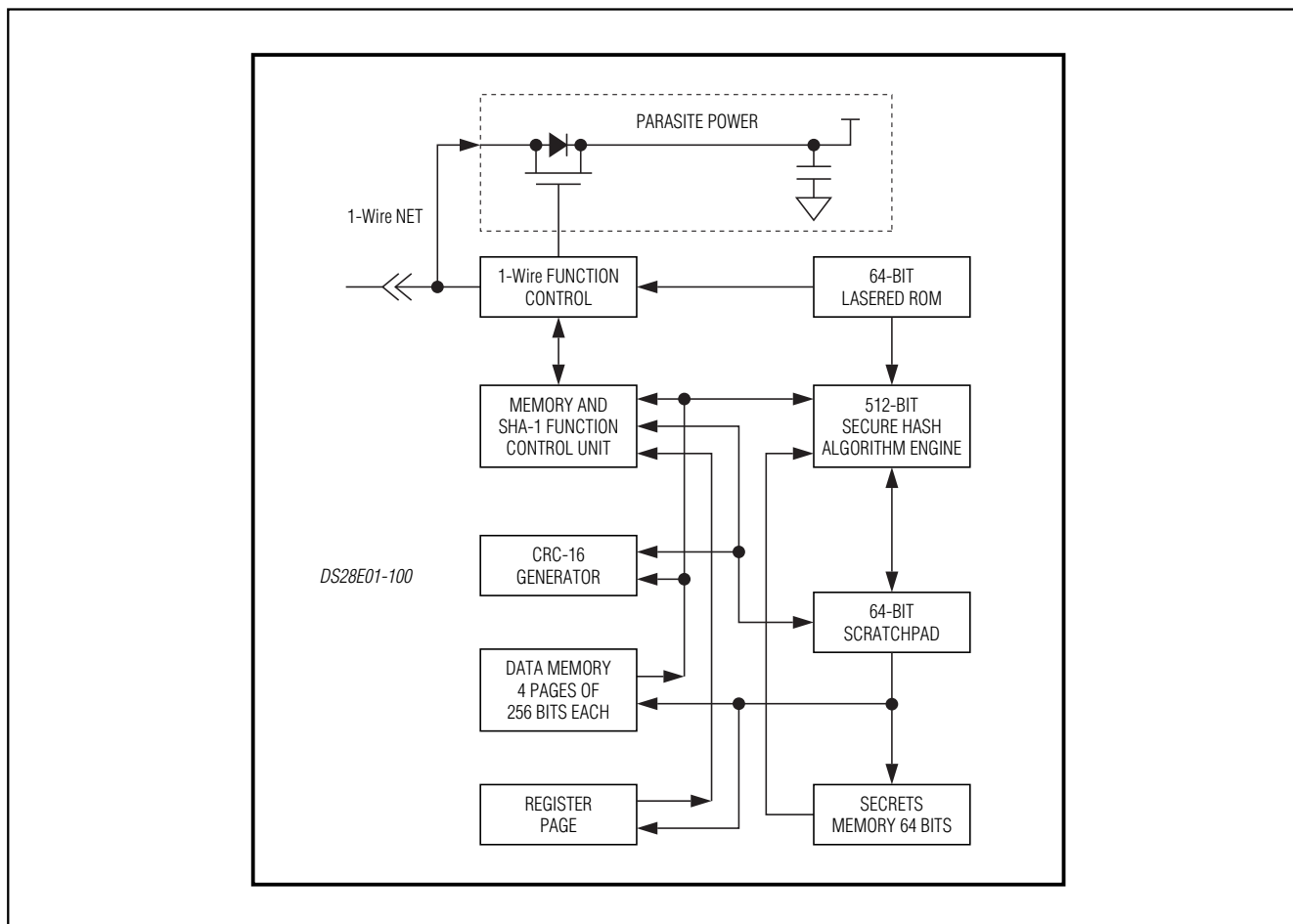


图1. 方框图

64 位光刻ROM

每片 DS28E01-100 都有唯一的 64 位 ROM 注册码，其中前 8 位是 1-Wire 家族码，中间 48 位是唯一的序列号，最后 8 位是前 56 位的循环冗余校验(CRC)码，详细信息如图 3 所示。1-Wire CRC 校验码由一个包含移位寄存器和异或门的多项式发生器产生，如图 4 所示。该多项式为： $X^8 + X^5 + X^4 + 1$ 。有关 1-Wire CRC 校验码的详细信息请参考应用笔记 27：理解和运用 Maxim iButton® 产品中的循环冗余校验(CRC)。

移位寄存器的初值为零。从家族码的最低有效位开始，每次移入一位。当家族码第 8 位移入后，再移入序列号。

当序列号第 48 位移入后，移位寄存器的内容就是 CRC 值。移入 8 位 CRC 校验码后，移位寄存器应该全部归零。

存储器访问

DS28E01-100 有四个存储区：数据存储区、密钥存储区、含特殊功能寄存器和用户字节的寄存器页、以及易失暂存器。数据存储区共分 4 页，每页 32 个字节，密钥存储器和暂存器分别为 8 个字节。向数据存储区写数据、载入初始密钥或向寄存器页写数据时，暂存器作为缓存器使用。

该部分信息请参见完整数据资料。

iButton 是 Maxim Integrated Products, Inc. 的注册商标。

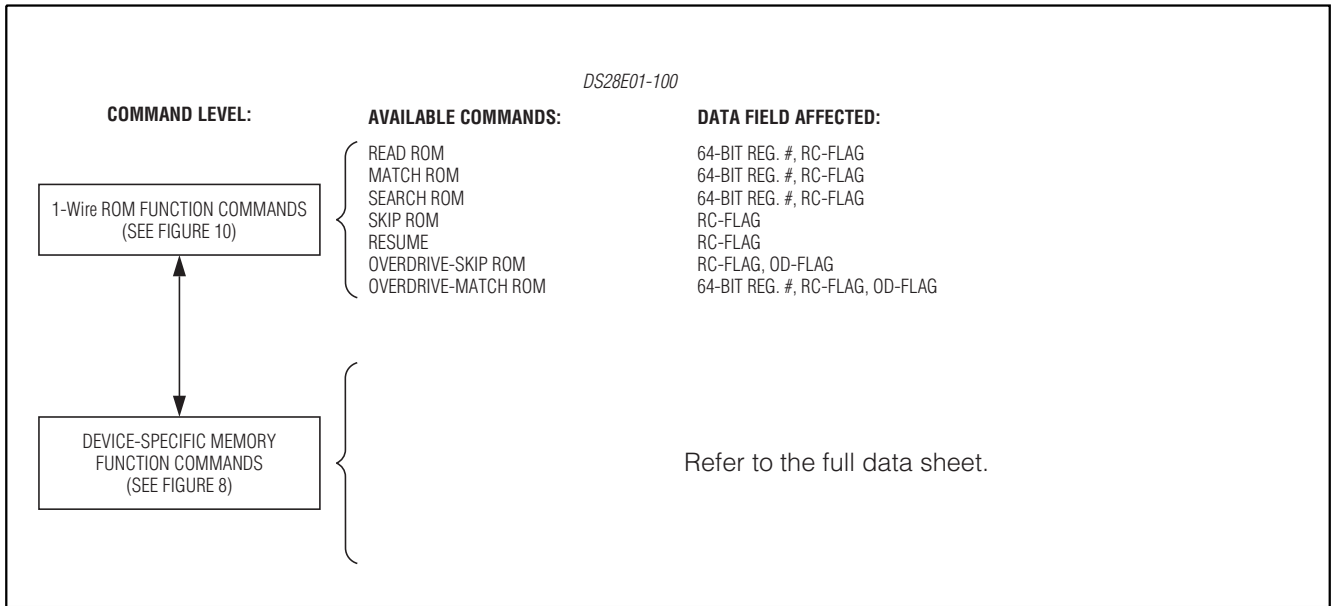


图2. 1-Wire 协议层次结构

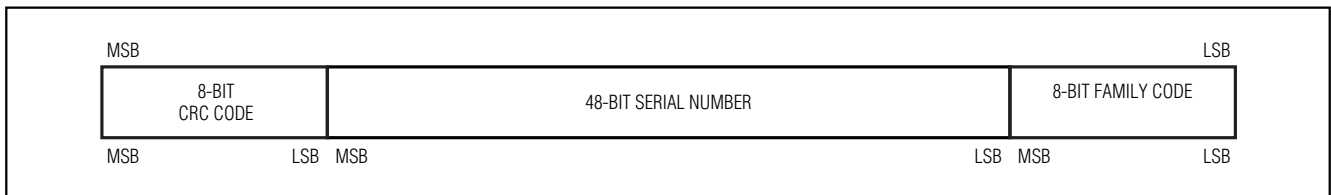


图3. 64位光刻ROM

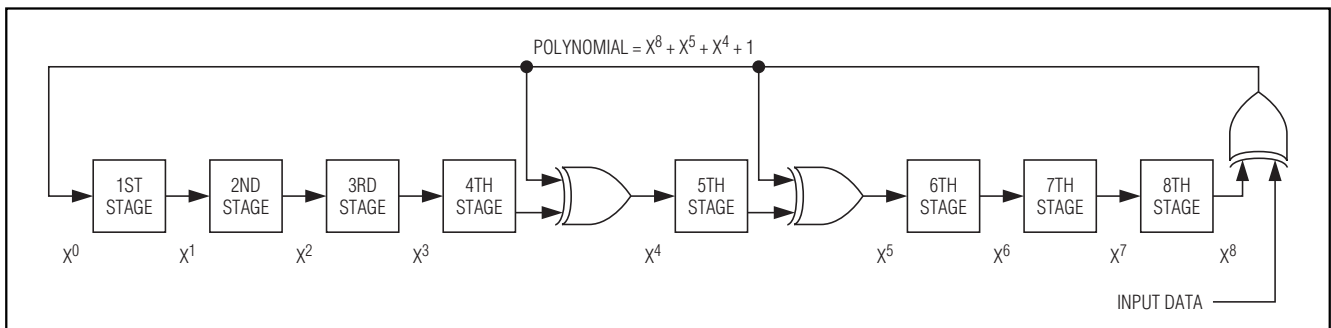


图4. 1-Wire CRC发生器

DS28E01-100

数据资料缩写本

带SHA-1引擎保护的
1K位 1-Wire EEPROM



图6. 存储器保护矩阵

	BIT #	7	6	5	4	3	2	1	0
TARGET ADDRESS (TA1)		T7	T6	T5	T4	T3	T2 (0)	T1 (0)	T0 (0)
TARGET ADDRESS (TA2)		T15	T14	T13	T12	T11	T10	T9	T8
ENDING ADDRESS WITH DATA STATUS (E/S) (READ ONLY)		AA	1	PF	1	1	E2 (1)	E1 (1)	E0 (1)

图7. 地址寄存器

地址寄存器和传输状态

DS28E01-100使用三个地址寄存器：TA1、TA2和E/S (图7)。这些寄存器普遍用于其它 1-Wire 器件，但在DS28E01-100中的工作略有不同。寄存器TA1和TA2存放的是写入数据或读取数据的目标地址。寄存器E/S是一个只读的传输状态寄存器，用于验证写命令的数据完整性。因为DS28E01-100的暂存器只接收8字节数据块，所以TA1的

低三位始终为0，E/S寄存器的低三位(结束偏移量)始终为1。这意味着暂存器的所有数据随后都要复制到主存储器或密钥存储器。E/S寄存器的第5位称为PF或字节不全标志，该位如果为逻辑1，则意味着主机发送的数据位数不是8的整数倍，或者暂存器的数据由于掉电而成为无效数据。有效的写暂存器操作将清除PF位。第3、4、6位没有功能，读出数据始终为1。利用PF标志，主机可以在写命

带SHA-1引擎保护的 1K位 1-Wire EEPROM

令之后检验数据的完整性。E/S寄存器的最高位称为授权许可标记(AA)，用于指示暂存器的数据已复制到目标存储器地址。向暂存器写入数据将清除该标志。

带验证的写操作

在向DS28E01-100写数据时，必须把暂存器用作中间存储器。首先，主机发送Write Scratchpad命令，指定目标地址并将数据写入暂存器。注意，数据必须写入数据存储器的8字节边界内，也就是说，目标地址的三个最低有效位T[2:0]必须等于000b。如果发送的T[2:0]为非零值，器件将把这些位置零，并把修改后的地址作为目标地址。主机应始终发送8个完整的数据字节，8个数据字节传输完毕后，主机能够接收到器件按照主机发送的Write Scratchpad命令、目标地址和数据等生成的CRC-16校验反码。主机将该CRC码与自己计算出来的值相比较，可以判断数据通信是否成功。写暂存器后，主机应始终执行Read Scratchpad命令，以验证写入数据是否正确。Read Scratchpad期间，DS28E01-100会重新发回目标地址TA1、TA2以及E/S寄存器的内容。如果DS28E01-100在Write Scratchpad、Refresh Scratchpad命令中接收到的上一个数据字节不完整，或者上一次写暂存器后发生掉电故障，则字节不全标志(E/S寄存器的第5位)置1。执行Write Scratchpad或Refresh Scratchpad命令后，授权许可标记AA (E/S寄存器的第7位)通常会清零。所以，如果该位置1，则表明DS28E01-100没有处理Write (或Refresh) Scratchpad命令。无论上述哪种情况，主机都应重写暂存器。主机接收到E/S寄存器内容后，还会收到暂存器数据。关于Write Scratchpad和Refresh Scratchpad命令的说明给出了在各种条件下暂存器数据可能发生的变化。在暂存器数据后面收到的是由Read Scratchpad命令、目标地址、E/S寄存器内容和暂存器数据等生成的CRC校验反码。与Write Scratchpad命令一样，主机把该CRC码与自己计算出的值相比较，以判断通信是否成功。主机验证完数据后，即可发送Copy Scratchpad命令将暂存器数据复制到存储器。此外，也可以发送Load First Secret或Compute Next Secret命令更改密钥，详细信息请参考相关命令的说明。

该部分信息请参见完整数据资料。

存储器和SHA-1功能命令

该部分说明了使用器件的存储器和SHA-1引擎所需的命令和流程图。更多信息请参见完整数据资料。

数据资料缩写本 *DS28E01-100* 带SHA-1引擎保护的 1K位 1-Wire EEPROM

SHA-1 算法

该部分关于SHA-1算法的说明来自安全散列标准SHA-1文档，此文档可从国家标准技术研究院(NIST)网站下载。更多信息请参见完整数据资料。

DS28E01-100 数据资料缩写本

带SHA-1引擎保护的 1K位 1-Wire EEPROM

1-Wire 总线系统

1-Wire 总线系统由一个单总线主机和一个或多个从器件组成。在所有应用中，DS28E01-100 都作为从器件使用。总线主机通常是一个微控制器。对于该总线系统的讨论分为三部分：硬件配置、处理流程和 1-Wire 信令(信号类型和时序)。1-Wire 协议规定总线的收发按照特殊间隙下的总线状态进行，由总线主机发出的同步脉冲下降沿初始化。

硬件配置

1-Wire 总线只定义了一条数据线，因此总线上的每个设备能够在适当时刻驱动总线是非常重要的。为了达到这一目的，接在 1-Wire 总线上的每个器件都必须具有漏极开路或三态输出。DS28E01-100 的 1-Wire 端口为漏极开路，其内部等效电路如图9所示。

多点总线由连接了多个从机器件的 1-Wire 总线组成。DS28E01-100 支持 15.3kbps (最大值)的标准通信速率和 125kbps (最大值)的高速通信速率。注意，先前推出的 1-Wire 器件分别支持 16.3kbps 的标准通信速率和 142kbps 的高速通信速率。DS28E01-100 速率略有降低，原因是为了增强 1-Wire 物理接口的噪声抑制能力而延长了恢复时间。

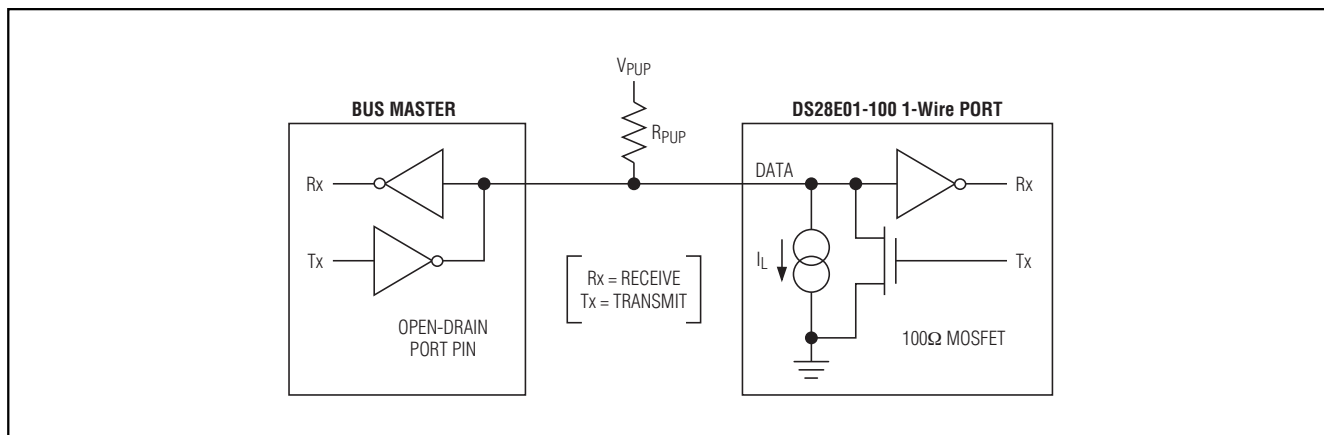


图9. 硬件配置

上拉电阻的阻值主要由网络规模和负载条件决定。DS28E01-100在任何速度下运行都需要一个2.2k Ω (最大值)的上拉电阻。

1-Wire总线的空闲状态是高电平。如果因为某种原因需要暂停通信，并在稍后需要恢复通信的话，总线必须保持在空闲状态。如果未设置为空闲状态，并且总线处于低电平的时间超过16 μ s (高速模式)或120 μ s (标准速率)，总线上的一个或多个器件将被复位。

处理流程

通过1-Wire端口访问DS28E01-100的协议如下：

- 初始化
- ROM功能命令
- 存储器/SHA-1功能命令
- 传输/数据

初始化

1-Wire总线上所有的传输操作均从初始化过程开始。初始化过程由主机发出的复位脉冲和从机发出的在线应答脉冲组成。在线应答脉冲通知主机DS28E01-100挂接在总线上，并且已经准备就绪。详细内容请参考1-Wire信令部分。

1-Wire ROM功能命令

一旦总线主机检测到在线应答脉冲，即可发出DS28E01-100支持的七个ROM功能命令中的一个。所有ROM功能命令的长度均为8位。以下列出了这些命令的简要介绍(参见图10所示的流程图)。

Read ROM [33h]

Read ROM命令允许总线主机读取DS28E01-100的8位家族码、48位唯一序列号和8位CRC校验码。此命令适用于总线上只有一个从器件的情况。如果总线上连接了多个从

器件，当所有从器件试图同时发送数据时，将会发生数据冲突(漏极开路输出产生一个线与的结果)。导致主机读取的家族码和48位序列号与CRC校验码不匹配。

Match ROM [55h]

Match ROM命令之后是64位器件注册码，允许总线主机访问多点总线上一个特定的DS28E01-100。只有与该64位器件注册码完全匹配的DS28E01-100才会对后面的存储器或SHA-1功能命令做出响应。其它所有从器件均等待下一个复位脉冲。该命令适用于单点总线和多点总线。

Search ROM [F0h]

系统刚启动时，总线主机可能并不知道1-Wire总线上挂接的器件数量及它们的注册码。主机可利用总线的线与特性，采用排除法识别总线上所有从器件的注册码。针对最低有效位在前的注册码的每一位，总线主机都发送三个时隙。在第一个时隙，每个参与搜索的从机都输出各自注册码位的原码。在第二个时隙，每个参与搜索的从机都输出各自注册码位的补码值。在第三个时隙，主机写入所选位的原码。所有与由主机写入的该位不匹配的从机都不再参加搜索。如果主机两次读到的值均是0，则说明从机该位的两个状态都存在。总线主机通过写入的状态值来选择搜索树的不同分支。经过一次完整搜索过程，总线主机即可知道某个从机的注册码。另外的搜索过程可以识别其余从机的注册码。详细讨论请参考应用笔记187：1-Wire搜索算法，其中包括一个示例。

Skip ROM [CCh]

在单从机总线系统中，总线主机可使用该命令访问存储器而无需提供64位注册码，从而节省了时间。如果总线上不止一个从机，在Skip ROM命令后发送读命令时，会因为多个从机同时发送数据而导致数据冲突(漏极开路输出下拉产生一个线与结果)。

DS28E01-100 数据资料缩写本

带SHA-1引擎保护的 1K位 1-Wire EEPROM

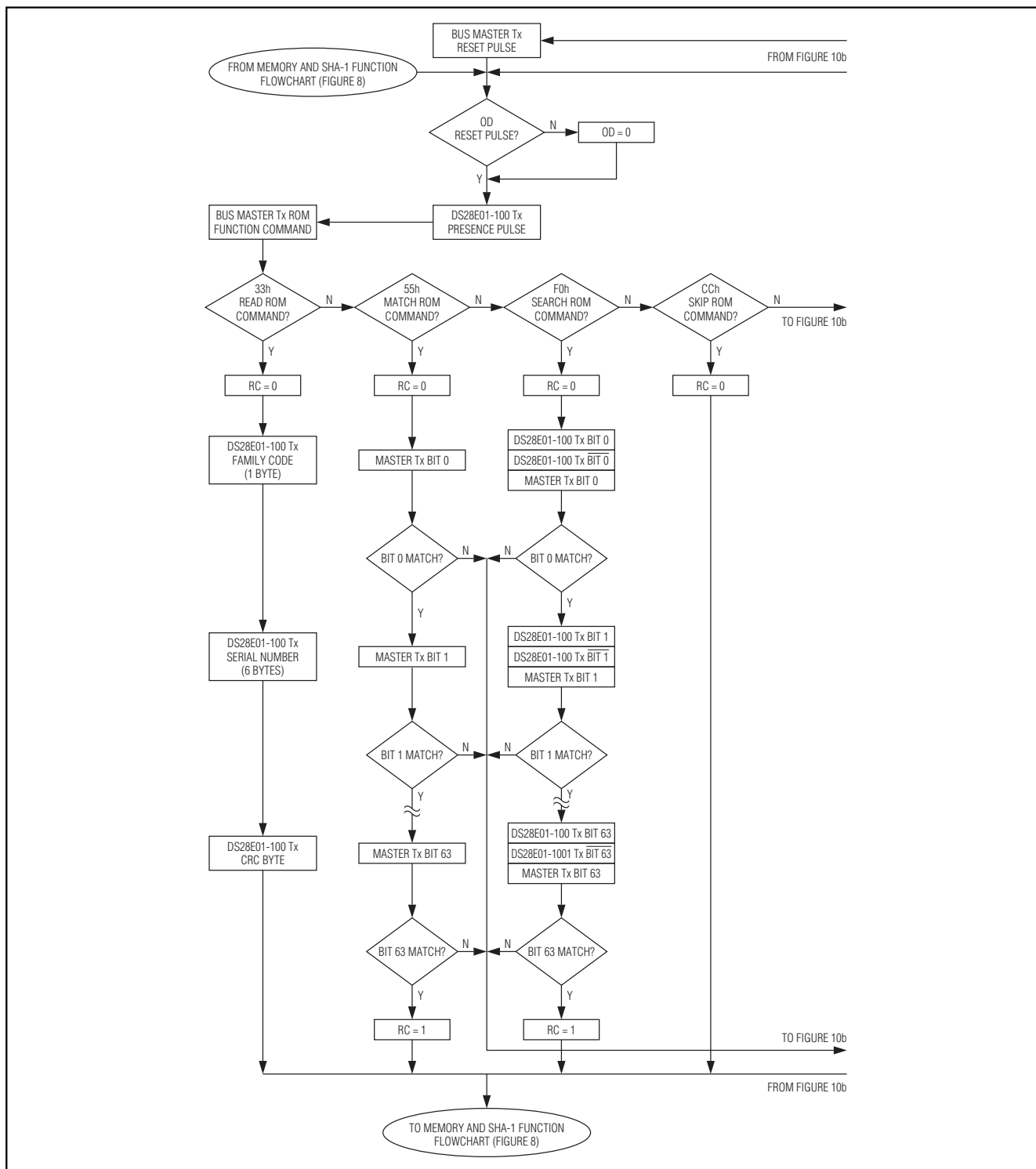


图 10a. ROM 功能流程图

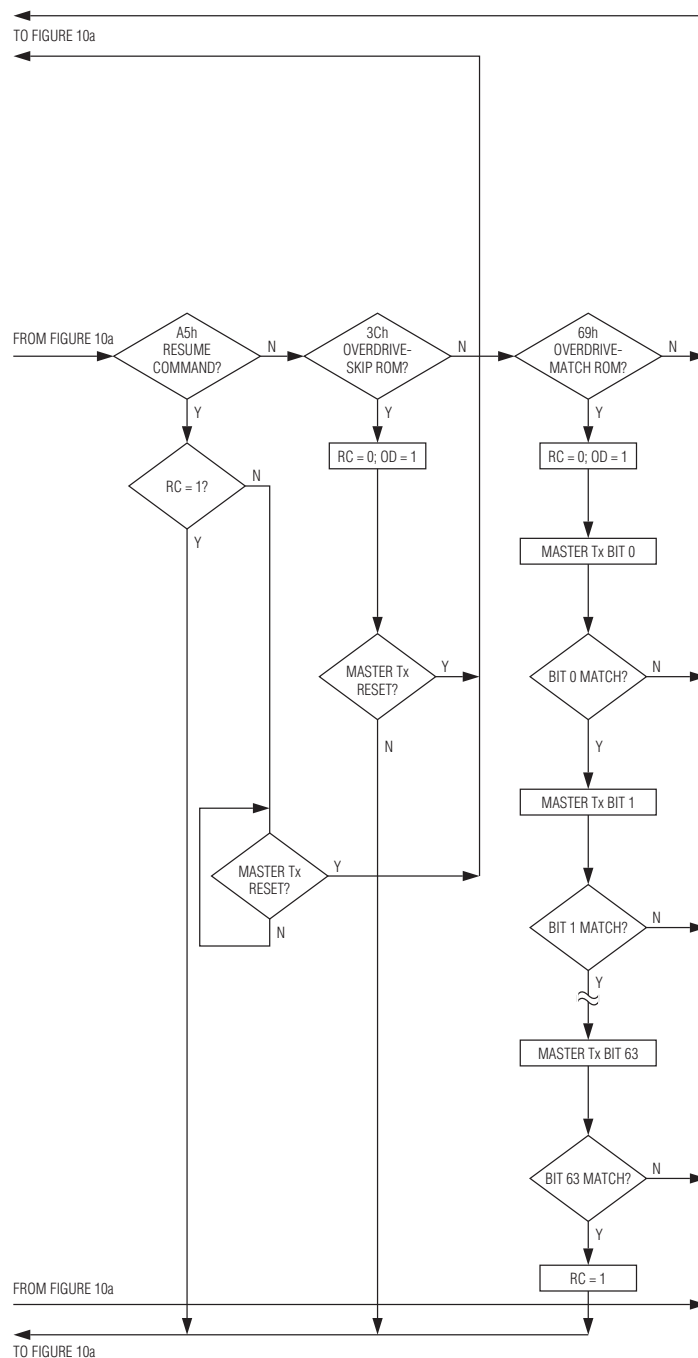


图10b. ROM功能流程图(续)

DS28E01-100 数据资料缩写本

带SHA-1引擎保护的 1K位 1-Wire EEPROM

Resume [A5h]

为了最大程度地提高多点环境中的数据吞吐率，系统提供了Resume功能。该功能检查RC位的状态，如果置位，则直接把控制权交给存储器和SHA-1功能命令，与Skip ROM命令类似。RC置位只能通过成功执行Match ROM、Search ROM或Overdrive-Match ROM命令实现。一旦RC置位，即可利用Resume命令重复访问该器件。访问总线上的其它器件会清除RC位，以防止两个或更多的从机同时响应Resume命令。

Overdrive-Skip ROM [3Ch]

在单个从机总线上使用该命令时，主机不需要提供64位注册码即可访问存储器功能，从而节省了时间。与通常的Skip ROM命令不同，Overdrive-Skip ROM命令将DS28E01-100设置为高速模式($OD = 1$)。该命令后的所有通信均为高速模式，直到有一个持续时间至少为480 μ s的复位脉冲将总线上的所有器件复位成标准速率($OD = 0$)。

如果在多点总线上发送该命令，则总线上所有支持高速模式的器件都被设置成高速模式。随后，为了寻址特定的高速模式器件，必须在高速模式下发出一个复位脉冲，然后使用Match ROM或Search ROM命令，这样能够加速搜索过程。如果总线上有多个支持高速模式的从机，而且Overdrive-Skip ROM命令后跟着一个读命令，会因多个从机同时发送数据而产生数据冲突(漏极开路输出下拉将产生一个线与结果)。

Overdrive-Match ROM [69h]

通过Overdrive-Match ROM命令和随后以高速模式发送的64位注册码，能够使总线主机在多点总线上访问一个特定的DS28E01-100，同时将其设置为高速模式。只有与该64位注册码完全匹配的DS28E01-100才会响应后续的存储器或SHA-1功能命令。已经被之前的Overdrive-Skip ROM或Overdrive-Match ROM命令成功设置为高速模式的从机将继续保持高速模式。所有支持高速模式的从机在下一个持续时间至少为480 μ s的复位脉冲后恢复到标准速率。Overdrive-Match ROM命令适用于总线上挂接一个或多个器件的情况。

1-Wire 信令

DS28E01-100需要严格的协议来保证数据完整性。该协议在一条线上定义了四种类型的信号：包括复位脉冲和在线应答脉冲的复位序列、写0、写1和读数据。除在线应答脉冲外，所有其它信号下降沿均由总线主机发出。DS28E01-100能够以两种不同的速率通信：标准速率和高速模式。如果没有明确设定为高速模式，DS28E01-100将以标准速率通信。高速模式下，所有波形均采用快速定时。

从空闲状态唤醒时，1-Wire总线电压需要从 V_{PUP} 降至 V_{TL} 门限电压以下。从工作状态返回空闲状态时，电压应从 V_{ILMAX} 上升到 V_{TH} 门限电压以上。电压上升时间在图11中用 ϵ 表示，持续时间取决于所使用的上拉电阻(R_{PUP})和1-Wire网络的附加电容。电压 V_{ILMAX} 影响DS28E01-100对逻辑电平的判断，不会触发任何事件。

图11所示是开启一次与DS28E01-100通信所需的初始化过程。复位脉冲后的应答脉冲表明DS28E01-100已准备就绪，只要收到正确的ROM、存储器和SHA-1功能命令，即可接收数据。如果总线主机在下降沿采用摆率控制，必须将总线电平拉低并保持 $t_{RSTL} + t_F$ 时间，以补偿边沿。高速模式下，若 t_{RSTL} 持续480 μ s或更长，可将从机恢复到标准速度。如果DS28E01-100处于高速模式并且 t_{RSTL} 不大于80 μ s，则其仍保持高速模式。如果器件处于高速模式， t_{RSTL} 介于80 μ s和480 μ s之间，器件将复位，通信速率不确定。

总线主机释放总线后进入接收模式。此时1-Wire总线电平被上拉电阻或DS2482-x00或DS2480B驱动器等有源电路上拉至 V_{PUP} 。当电平高于门限 V_{TH} 时，DS28E01-100等待 t_{PDH} 时间，然后通过将总线电平拉低并保持 t_{PDL} 时间来发送一个应答脉冲。为了检测应答脉冲，主机必须在 t_{MSP} 时间检测1-Wire总线的逻辑状态。

t_{RSTH} 窗口时间必须至少等于 t_{PDHMAX} 、 t_{PDLMAX} 与 t_{RECMIN} 的总和。一旦 t_{RSTH} 结束，DS28E01-100即可开始数据通信。在一个混合设备组成的网络中，为了兼容其它1-Wire设备， t_{RSTH} 在标准速度下应至少为480 μ s，在高速模式下至少为48 μ s。

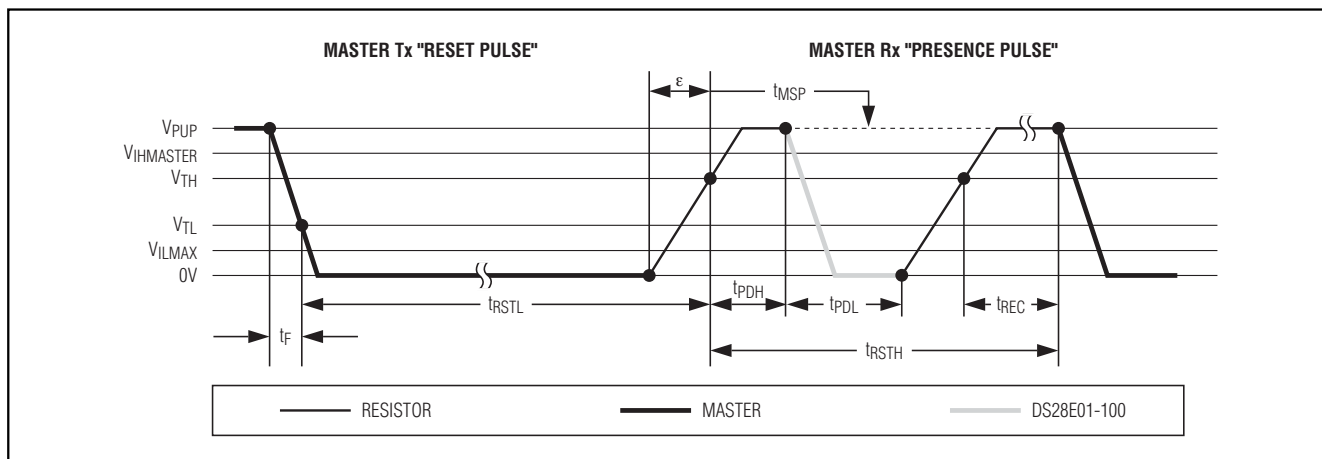


图11. 初始化过程：复位和在线应答脉冲

读/写时隙

与DS28E01-100的数据通信按照时隙进行，每个时隙传输一位。写时隙，数据从总线主机传输到从机；读时隙，数据由从机传输到主机，图12说明了写时隙和读时隙的定义。

所有通信均以主机拉低数据线开始，当1-Wire总线电压降至门限电压 V_{TL} 以下时，DS28E01-100启动内部定时发生器，在写时隙确定何时对数据线采样，在读时隙确定数据有效的的时间。

主机到从机

对于写1时隙，数据线的电压必须在写1低电平时间 t_{W1LMAX} 结束前超过门限电压 V_{TH} 。对于写0时隙，数据线的电压在写0低电平时间 t_{W0LMIN} 结束前必须保持低于门限电压 V_{TH} 。为了实现最可靠的通信，数据线电压在整个 t_{W0L} 或 t_{W1L} 时间窗口内都不应超过 V_{ILMAX} 。数据线的电压超过 V_{TH} 后，DS28E01-100在下一个时隙前需要一个恢复时间 t_{REC} 。

从机到主机

读数据时隙在开始时与写1时隙类似。数据线电压在读低电平时间 t_{RL} 结束前必须保持低于 V_{TL} 。在 t_{RL} 窗口，应答0时，DS28E01-100开始拉低数据线，其内部定时器决定何时结束下拉，并且电平重新开始升高。应答1时，DS28E01-100并不保持数据线的低电平， t_{RL} 结束后，电平即开始上升。

主机采样窗口(t_{MSRMIN} 到 t_{MSRMAX})取决于 $t_{RL} + \delta$ (上升时间)和DS28E01-100的内部定时器，主机必须在采样窗口内执行一次数据线读操作。为实现最可靠的通信， t_{RL} 在允许范围内应尽量短，主机应该在接近、但不晚于 t_{MSRMAX} 时读取数据。从数据线读取数据后，主机必须等待直至 t_{SLOT} 结束，以确保DS28E01-100在下一个时隙准备就绪前有足够的恢复时间 t_{REC} 。值得注意的是，这里指定的 t_{REC} 仅适用于1-Wire总线上只挂接一个DS28E01-100的情况。在多点总线上，为了适应其它1-Wire器件的输入电容，应延长 t_{REC} 。另外，还可使用DS2482-x00或DS2480B等1-Wire总线驱动器接口器件，在1-Wire恢复时间内进行有源上拉。

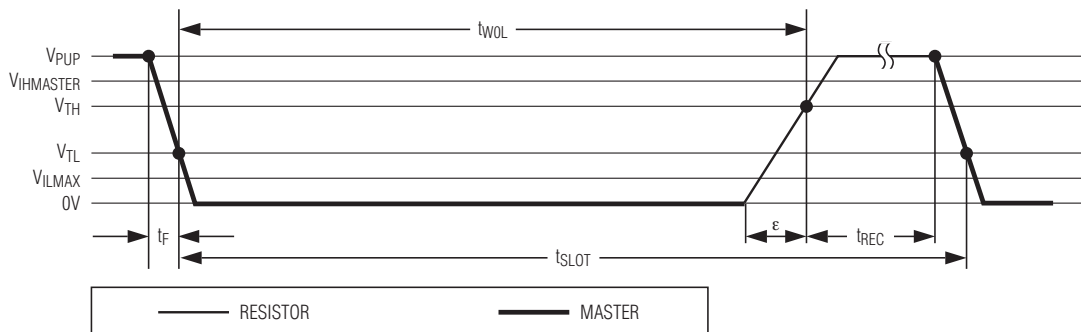
DS28E01-100 数据资料缩写本

带SHA-1引擎保护的 1K位 1-Wire EEPROM

WRITE-ONE TIME SLOT



WRITE-ZERO TIME SLOT



READ-DATA TIME SLOT

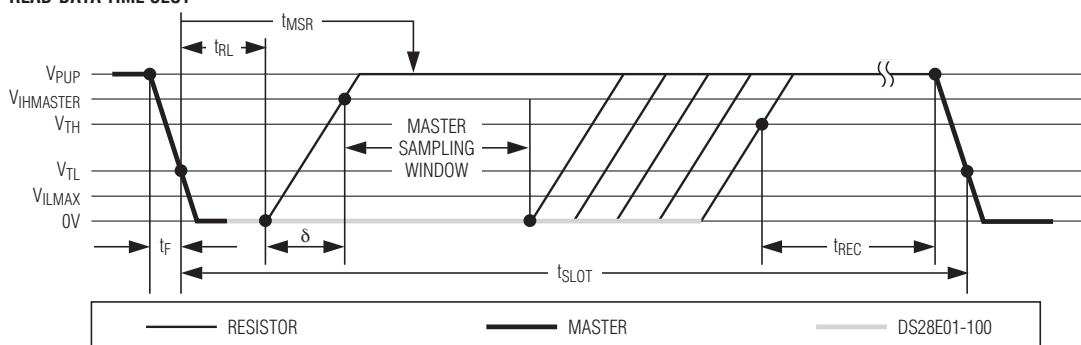


图12. 读/写时序图

改善网络性能(切换点滞回)

在1-Wire系统中，只有在总线主机(1-Wire驱动器)控制产生的信号瞬变期间提供线路端接匹配，因此，1-Wire网络很容易受到各种噪声源的影响。根据网络的物理规模和拓扑结构，从端点到分支点的反射可能会在一定程度上相互叠加或抵消。这些反射信号在1-Wire通信线路上表现为毛刺或振铃。从外部干扰源耦合到1-Wire线路的噪声也能产生信号毛刺。时隙上升沿出现的毛刺可能会引起从器件与主机不同步，结果造成Search ROM命令无效，或导致器件特定的功能命令中止。为提高网络性能，DS28E01-100采用了一种新型1-Wire前端，降低了其对噪声的敏感度。

DS28E01-100的1-Wire前端与传统的从机器件相比有三个不同特性。

- 1) 在电路中附加了一个低通滤波器，检测时隙开始时的下降沿。这降低了对高频噪声的敏感度。高速模式下不使用这一附加滤波器。
- 2) 在低电平到高电平的开关门限 V_{TH} 处设有一个滞回，如果有一个负毛刺低于 V_{TH} 但还没有低于 $V_{TH} - V_{HY}$ ，将不会被接受(图13中的示例A)，滞回在任何1-Wire速度模式下均有效。
- 3) 由上升沿保持关闭时间 t_{REH} 定义了一个时间窗口，在这个窗口内即使毛刺电压低于门限 $V_{TH} - V_{HY}$ ，仍然会被忽略(图13中的示例B， $t_{GL} < t_{REH}$)。大的压降或穿过 V_{TH} 门限后出现的并且延续时间超出 t_{REH} 窗口的毛刺则无法滤除，将被主机误认为新时隙的开始(见图13中的示例C， $t_{GL} \geq t_{REH}$)。

只有在电气特性中对参数 V_{HY} 及 t_{REH} 提供定义的从器件使用了这种改进的1-Wire前端。

生成CRC码

DS28E01-100有两种不同类型的CRC码，一种为8位，在工厂计算生成并存储在64位注册码的最高有效字节。总线主机能够根据64位注册码的前56位计算出该CRC码，并与从DS28E01-100读回的数值进行比较，判断注册码是否接收无误。计算该CRC校验码的等效多项式为： $X^8 + X^5 + X^4 + 1$ 。接收到的8位CRC为原码(不取反)形式。

另一种CRC码为16位，用来对存储器和SHA-1命令进行误码检测。详细信息请参见完整数据资料。

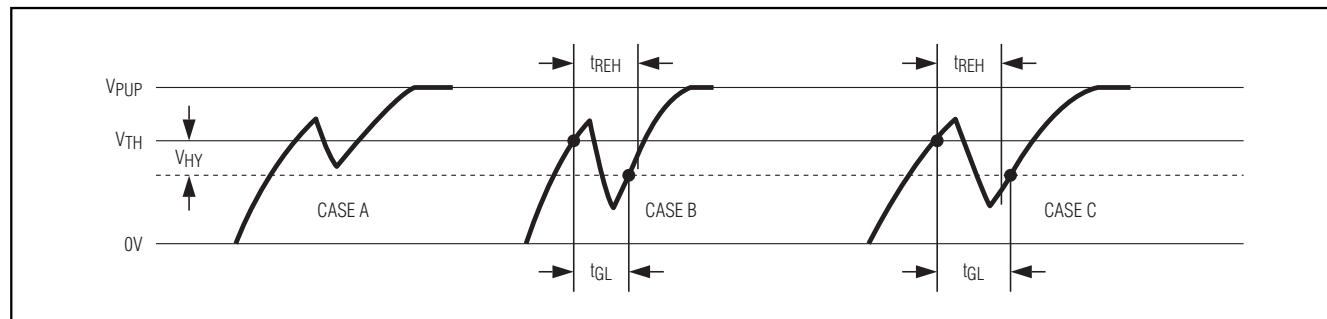
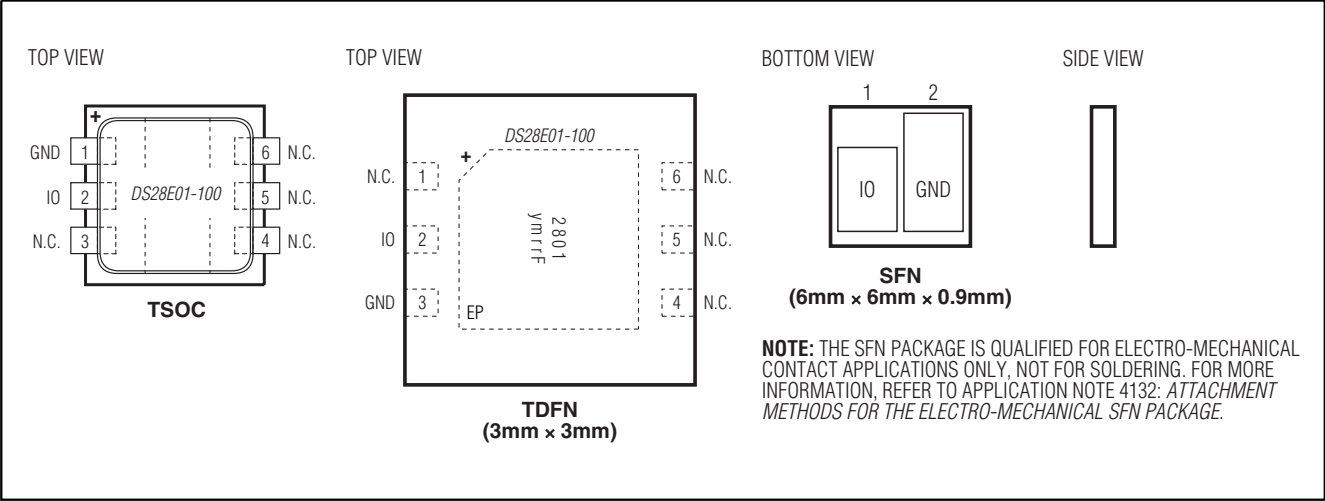


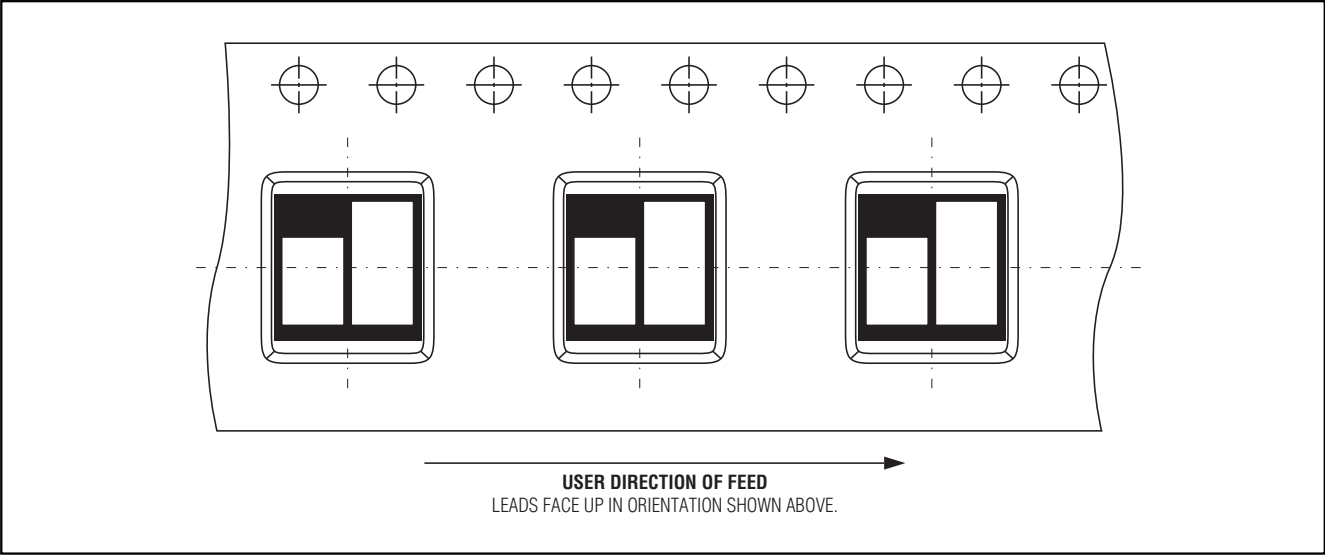
图13. 噪声抑制示意图

带SHA-1引擎保护的
1K位 1-Wire EEPROM

引脚配置



SFN封装在卷带包装上的方向



封装信息

如需最近的封装外形信息和焊盘布局, 请查询 china.maxim-ic.com/packages. 请注意, 封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符, 但封装图只与封装有关, 与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
6 TSOC	D6+1	21-0382	90-0321
2 SFN	G266N+1	21-0390	—
6 TDFN-EP	T633+2	21-0137	90-0058

带SHA-1引擎保护的 1K位 1-Wire EEPROM

修订历史

修订号	修订日期	说明	修改页
0	4/07	最初版本。	—
1	7/07	在SFN引脚配置中，增加封装图信息/网页连接，并增加如下注释：SFN封装仅进行了电气-机械接触应用验证，未进行焊接验证。增加SFN封装在卷带包装上的方向部分。在订购信息中增加注释：UCSP封装的供货状况请联系工厂。	16
2	3/08	删除UCSP封装的相关内容。	1, 16
		在SFN引脚配置中，增加参考应用笔记4132。	16
3	6/08	在订购信息中删除TSOC含铅封装的相关信息，增加TDFN封装。	1
		更新引脚说明为包含所有封装类型。	4
		在引脚配置和封装信息表中增加TDFN封装。	16
4	2/09	生成新模板格式的数据资料。	所有页
5	7/10	更正了TSOC卷带包装的订购器件型号(删除了“&R”)。	1
		更新了焊接温度。	2
		增加了封装编码和焊盘布局信息。	35

Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299



Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-1000

21