

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

概述

DS1339B串行实时时钟(RTC)是低功耗时钟/日期器件，带有两路可编程日期/时间计时闹钟和一路可编程方波输出。通过I²C总线串行传输数据和地址。时钟/日期提供秒、分、时、星期、日、月和年信息。少于31天的月份，将自动调整月末日期，包括闰年修正。时钟格式可以是24小时或带AM/PM指示的12小时格式。器件内置电源检测电路，检测到主电源失效时自动切换到备用电源，以保持时间、日期和闹钟工作。

应用

- 手持装置(GPS、POS终端)
- 消费类电子(机顶盒、数字记录、网络应用)
- 办公设备(传真机/打印机、复印机)
- 医疗(血糖仪、给药器)
- 电信(路由器、交换机、服务器)
- 其它(电表、售货机、温度监控器、调制解调器)

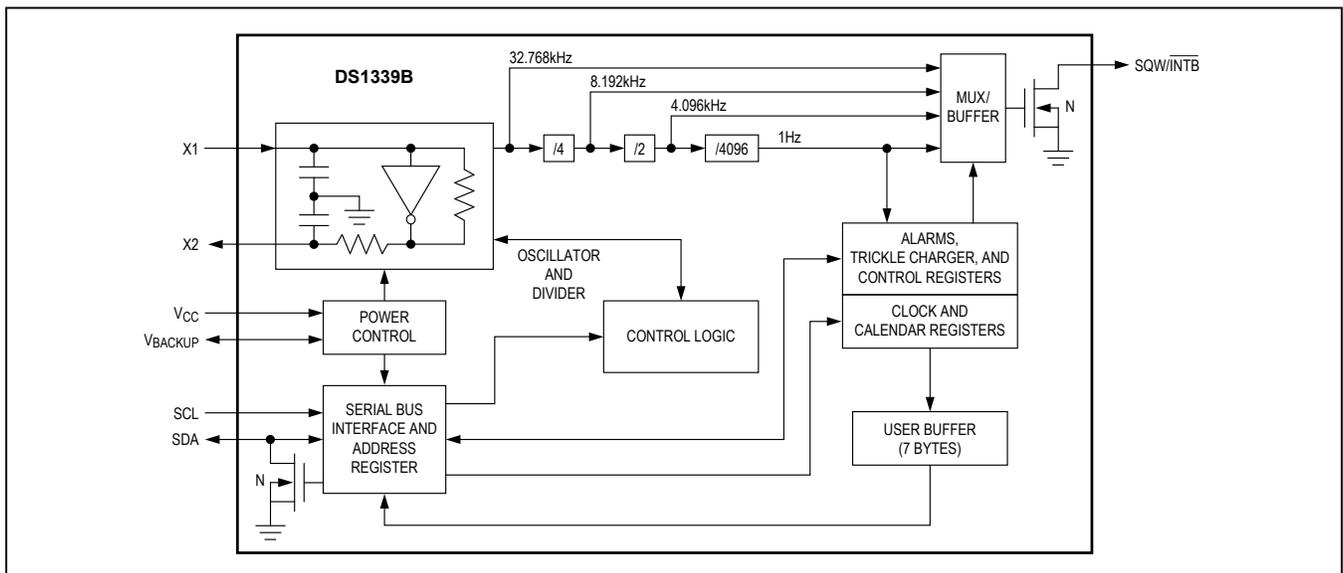
特性

- 直接替代DS1339
- 支持高达100kΩ的高ESR晶振
- 实时时钟(RTC)计时包括秒、分、时、星期、日期、月和年，提供有效期至2200年的闰年补偿
- I²C串行接口
- 两个时间/日历闹钟
- 可编程方波输出
- 振荡器停止标识
- 电源失效自动检测和切换电路
- 涓流充电
- 通过美国保险商实验室协会(UL)认证

订购信息在数据资料的最后给出。

相关型号以及配合该器件使用的推荐产品，请参见：china.maximintegrated.com/DS1339B.related。

功能框图



DS1339B

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

Absolute Maximum Ratings

Voltage Range on Any Pin Relative to Ground -0.3V to +6.0V
 Operating Temperature Range (Noncondensing) ... -40°C to +85°C
 Storage Temperature Range -55°C to +125°C

Lead Temperature (soldering, 10 seconds) +300°C
 Soldering Temperature (reflow) +260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Package Thermal Characteristics (Note 1)

μSOP

Junction-to-Ambient Thermal Resistance (θ_{JA}) 206.3°C/W

Junction-to- Case Thermal Resistance (θ_{JC}) 42°C/W

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maximintegrated.com/thermal-tutorial.

Recommended Operating Conditions

($T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V_{CC}		1.71	3.3	5.5	V
Backup Supply Voltage	V_{BACKUP}		1.3	3.0	3.7	V
	$V_{BACKMIN}$		1.15	1.3		
Logic 1	V_{IH}		0.7 x V_{CC}		5.5	V
Logic 0	V_{IL}		-0.3		0.3 x V_{CC}	V
Power-Fail Voltage	V_{PF}		1.51	1.61	1.71	V

DC Electrical Characteristics

($V_{CC} = \text{MIN to MAX}$, $V_{BACKUP} = \text{MIN to MAX}$, $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Leakage	I_{LI}	(Note 3)	-0.1		0.1	μA
I/O Leakage	I_{LO}	(Note 4)	-0.1		0.1	μA
Logic 0 Out (SDA or SQW/ \overline{INT}) $V_{OL} = 0.4\text{V}$, $V_{CC} \geq V_{CCMIN}$	I_{OL}	(Note 4)			3	mA
Logic 0 Out (SQW/ \overline{INT}) $V_{OL} = 0.2\text{V}$, $V_{CC} = 0\text{V}$, $V_{BAT} \geq V_{BATMIN}$	I_{OL}	(Note 4)			250	μA
V_{CC} Active Current	I_{CCA}	(Note 5)			450	μA
V_{CC} Standby Current	I_{CCS}	(Note 6)			200	μA
Trickle-Charger Resistor Register 10h = A5h, $V_{CC} = \text{Typ}$, $V_{BACKUP} = 0\text{V}$	R1	(Note 7)		200		Ω

DS1339B

低电流、I²C、串行实时时钟，
可配合高ESR晶振工作

DC Electrical Characteristics (continued)

(V_{CC} = MIN to MAX, V_{BACKUP} = MIN to MAX, T_A = -40°C to +85°C, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Trickle-Charger Resistor Register 10h = A6h, V _{CC} = Typ, V _{BACKUP} = 0V	R2			2000		Ω
Trickle-Charger Resistor Register 10h = A7h, V _{CC} = Typ, V _{BACKUP} = 0V	R3			4000		Ω
V _{BACKUP} Leakage Current	I _{BKLG}		-100	25	200	nA

DC Electrical Characteristics

(V_{CC} = 0V, V_{BACKUP} = MIN to MAX, T_A = -40°C to +85°C, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V _{BACKUP} Current EOSC = 0, SQW Off	I _{BKOSC}	(Note 8)		300	600	nA
V _{BACKUP} Current EOSC = 0, SQW On	I _{BKSQW}	(Note 8)		500	1100	nA
V _{BACKUP} Current EOSC = 1	I _{BKDR}			10	200	nA

AC Electrical Characteristics

(V_{CC} = MIN to MAX, T_A = -40°C to +85°C, unless otherwise noted.) (Note 2, [Figure 1](#))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	f _{SCL}		0.03		400	kHz
Bus Free Time Between a STOP and START Condition	t _{BUF}		1.3			μs
Hold Time (Repeated) START Condition	t _{HD:STA}	(Note 9)	0.6			μs
Low Period of SCL Clock	t _{LOW}		1.3			μs
High Period of SCL Clock	t _{HIGH}		0.6			μs
Setup Time for a Repeated START Condition	t _{SU:STA}		0.6			μs
Data Hold Time	t _{HD:DAT}	(Notes 10, 11)	0		0.9	μs
Data Setup Time	t _{SU:DAT}	(Note 12)	100			ns
Rise Time of Both SDA and SCL Signals	t _R	(Note 13)			300	ns
Fall Time of Both SDA and SCL Signals	t _F	(Note 13)			300	ns
Setup Time for STOP Condition	t _{SU:STO}		0.6			μs

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

AC Electrical Characteristics (continued)

(V_{CC} = MIN to MAX, T_A = -40°C to +85°C, unless otherwise noted.) (Note 2, [Figure 1](#))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Capacitive Load for Each Bus Line	C_B	(Note 13)			400	pF
I/O Capacitance (SDA, SCL)	$C_{I/O}$	(Note 14)			10	pF
Oscillator Stop Flag (OSF) Delay	t_{OSF}	(Note 15)			100	ms
Timeout Interval	$t_{TIMEOUT}$	(Note 16)	25		35	ms

Power-Up/Down Characteristics

(T_A = -40°C to +85°C, unless otherwise noted.) (Note 2, [Figure 2](#))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Recovery at Power-Up	t_{REC}	(Note 17)		1	2	ms
V_{CC} Slew Rate; V_{PF} to 0V	t_{VCCF}				1/50	V/ μ s
V_{CC} Slew Rate; 0V to V_{PF}	t_{VCCR}				1/1	V/ μ s

WARNING: Under no circumstances are negative undershoots, of any amplitude, allowed when device is in battery-backup mode.

Note 2: Limits are 100% production tested at T_A = +25°C and T_A = +85°C. Limits over the operating temperature range and relevant supply voltage range are guaranteed by design and characterization. Typical values are not guaranteed.

Note 3: SCL only.

Note 4: SDA and SQW/INT.

Note 5: I_{CCA} —SCL at f_{SCL} max, V_{IL} = 0.0V, V_{IH} = V_{CC} , trickle charger disabled.

Note 6: Specified with the I²C bus inactive, V_{IL} = 0.0V, V_{IH} = V_{CC} , trickle charger disabled.

Note 7: V_{CC} must be less than 3.63V if the 200 Ω resistor is selected.

Note 8: Using recommended crystal on X1 and X2.

Note 9: After this period, the first clock pulse is generated.

Note 10: A device must internally provide a hold time of at least 300ns for the SDA signal (referred to the V_{IHMIN} of the SCL signal) to bridge the undefined region of the falling edge of SCL.

Note 11: The maximum $t_{HD:DAT}$ need only be met if the device does not stretch the low period (t_{LOW}) of the SCL signal.

Note 12: A fast-mode device can be used in a standard-mode system, but the requirement $t_{SU:DAT} \geq 250$ ns must then be met. This is automatically the case if the device does not stretch the low period of the SCL signal. If such a device does stretch the low period of the SCL signal, it must output the next data bit to the SDA line $t_{R(MAX)} + t_{SU:DAT} = 1000 + 250 = 1250$ ns before the SCL line is released.

Note 13: C_B —total capacitance of one bus line in pF.

Note 14: Guaranteed by design; not production tested.

Note 15: The parameter t_{OSF} is the period of time the oscillator must be stopped for the OSF flag to be set.

Note 16: The device can detect any single SCL clock held low longer than $t_{TIMEOUTMIN}$. The device's I²C interface is in reset state and can receive a new START condition when SCL is held low for at least $t_{TIMEOUTMAX}$. Once the device detects this condition, the SDA output is released. The oscillator must be running for this function to work.

Note 17: This delay applies only if the oscillator is running. If the oscillator is disabled or stopped, no power-up delay occurs.

DS1339B

低电流、I²C、串行实时时钟，
可配合高ESR晶振工作

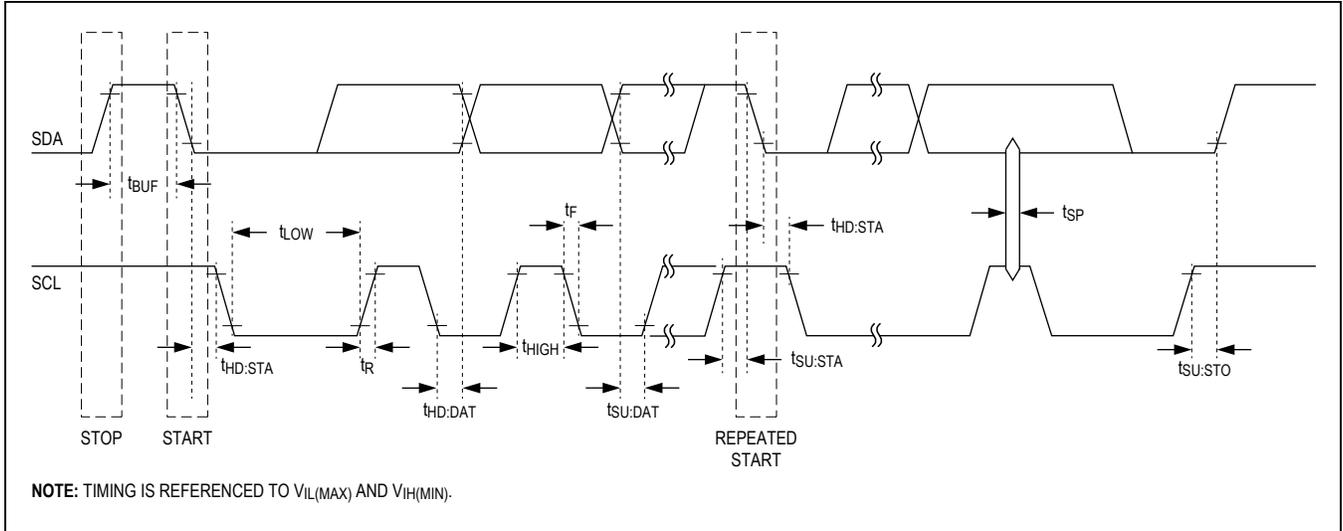


图1. I²C时序

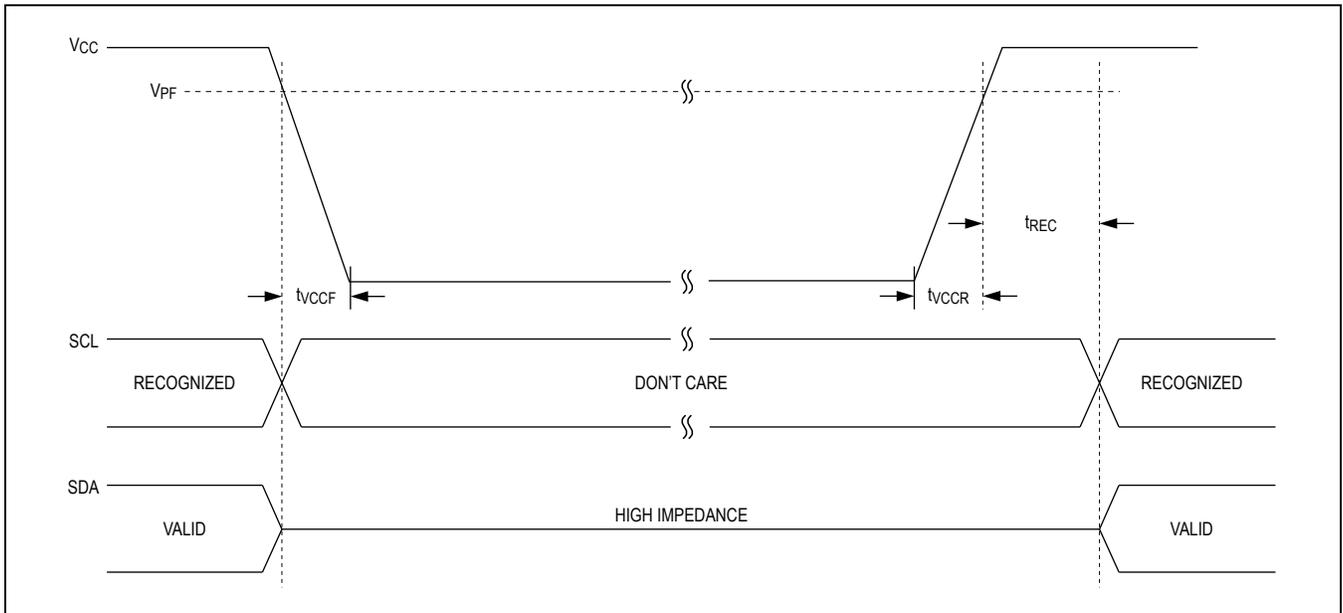
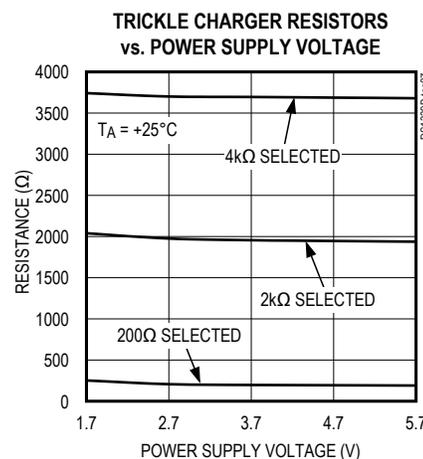
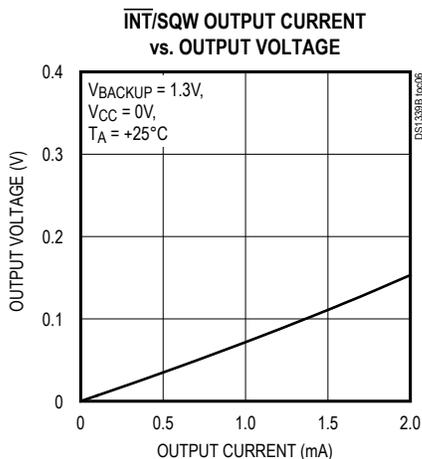
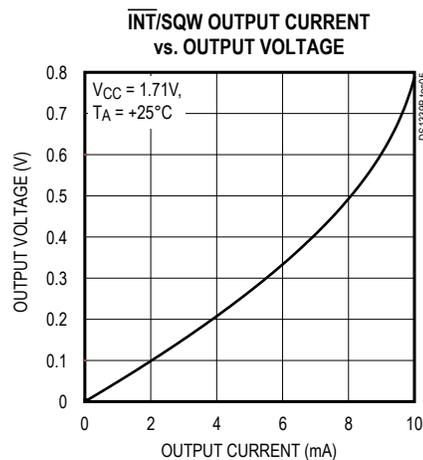
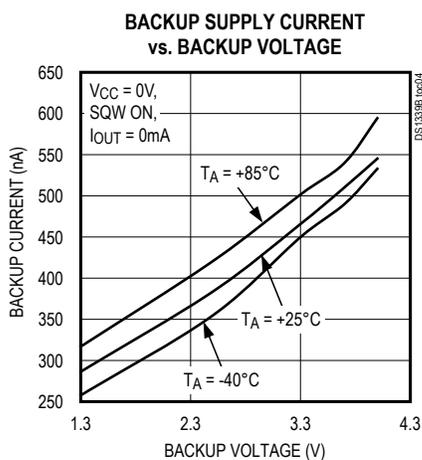
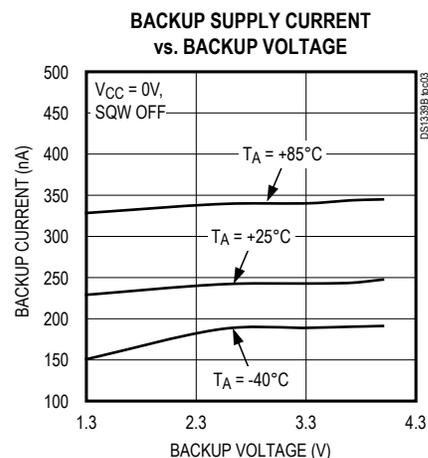
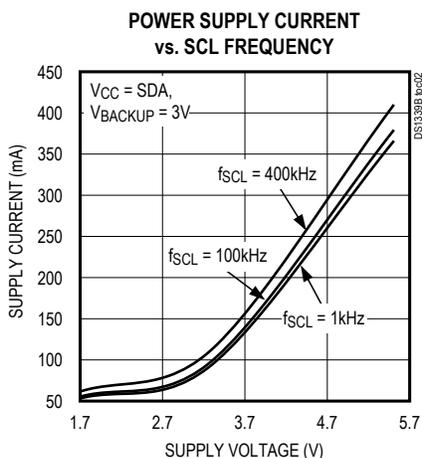
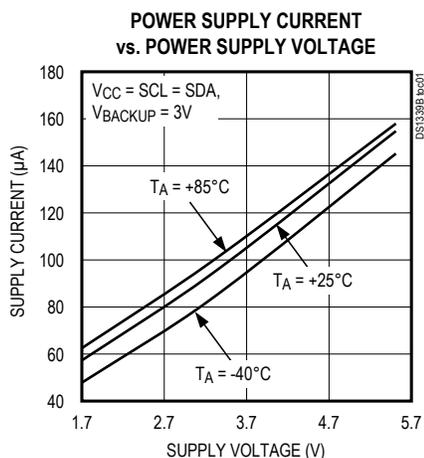


图2. 上电/关断时序

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

典型工作特性

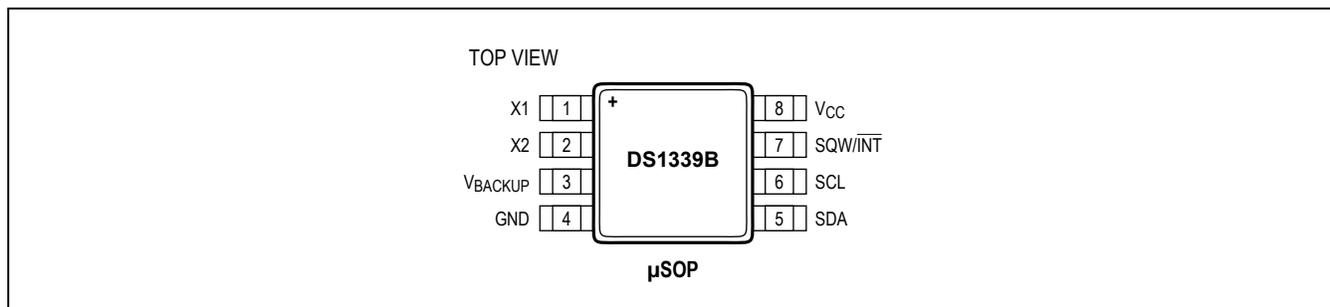
($V_{CC} = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



DS1339B

低电流、I²C、串行实时时钟，
可配合高ESR晶振工作

引脚配置



引脚说明

引脚	名称	功能
1	X1	用于连接标准的32.768kHz石英晶振。内部振荡器电路设计用于支持具有6pF特定负载电容(C _L)的晶振。关于晶振选择及晶振布局考虑的更多信息，请参阅应用笔记58: <i>Crystal Considerations with Dallas Real-Time Clocks</i> 的应用信息部分。
2	X2	
3	V _{BACKUP}	辅助电源。为确保正常工作，电源电压必须保持在1.3V至3.7V之间。该引脚可连接至原电池，例如纽扣式锂电池。此外，配合涓流充电功能使用时，该引脚可连接到可充电电池或超级电容。不应在备份电源和V _{BACKUP} 输入之间串联二极管，否则将造成工作不正常。如果不需要备份电源，V _{BACKUP} 必须接地。经过UL认证，确保辅助锂电池供电时不会出现反向充电。更多信息请参考 china.maximintegrated.com/qa/info/ul 。
4	GND	地。
5	SDA	串行数据输入/输出。SDA是I ² C串行接口的输入/输出引脚。SDA为开漏输出，需要外部上拉电阻。上拉电压可高达5.5V，与V _{CC} 电压无关。
6	SCL	串行时钟输入。SCL用于同步I ² C串行接口上的数据传输。上拉电压可高达5.5V，与V _{CC} 上的电压无关。
7	SQW/INT	方波/中断输出，可编程方波或中断输出信号。SQW/INT引脚为开漏输出，需要外部上拉电阻。上拉电压最高5.5V，与V _{CC} 电压无关。如果不使用，该引脚可保持浮空。
8	V _{CC}	主电源。施加正常限值范围内的电压时，器件可完全访问，可写入/读出数据；连接备份电源且V _{CC} 低于V _{PF} 时，禁止读/写操作。器件由V _{CC} 或V _{BACKUP} 供电时，计时和闹钟功能正常工作。

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

详细说明

DS1339B串行实时时钟(RTC)是低功耗时钟/日期器件，带有两路可编程日期/时间闹钟和一路可编程方波输出。通过I²C总线串行传输数据和地址。时钟/日期提供秒、分、时、星期、日、月和年信息。少于31天的月份，将自动调整月末日期，包括闰年修正。时钟格式可以是24小时或带AM/PM指示的12小时格式。器件内置电源检测电路，检测到主电源失效时自动切换到备用电源，以保持时间、日期和闹钟工作。

表1. 电源控制

SUPPLY CONDITION	READ/ WRITE ACCESS	POWERED BY
$V_{CC} < V_{PF}, V_{CC} < V_{BACKUP}$	No	V_{BACKUP}
$V_{CC} < V_{PF}, V_{CC} > V_{BACKUP}$	No	V_{CC}
$V_{CC} > V_{PF}, V_{CC} < V_{BACKUP}$	Yes	V_{CC}
$V_{CC} > V_{PF}, V_{CC} > V_{BACKUP}$	Yes	V_{CC}

表2. 晶振技术指标*

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS
Nominal Frequency	f_0		32.768		kHz
Series Resistance	ESR			100	k Ω
Load Capacitance	C_L		6		pF

*晶振、走线和晶振输入引脚应与RF发生信号相隔离。更多技术指标请参考应用笔记58: [Crystal Considerations for Dallas Real-Time Clocks](#)。

工作过程

器件作为串行总线的从机工作。访问器件时，首先发送START条件，提供器件识别码和后续数据。然后，可依次访问寄存器，直到发出STOP条件。 V_{CC} 高于 V_{PF} 时，器件可完全操作，进行数据读、写操作。然而，当 V_{CC} 下降至 V_{PF} 以下时，内部时钟寄存器将阻止任何访问。如果 V_{PF} 低于 V_{BACKUP} ， V_{CC} 下降至 V_{PF} 以下时，器件电源从 V_{CC} 切换至 V_{BACKUP} ；如果 V_{PF} 高于 V_{BACKUP} ， V_{CC} 下降至 V_{BACKUP} 以下时，器件电源从 V_{CC} 切换至 V_{BACKUP} 。寄存器由 V_{BACKUP} 电源维持存储内容，直到 V_{CC} 返回标称电压，[功能框图](#)中标出了串行实时时钟的主要元件。

电源控制

电源控制功能由高精度、温度补偿电压基准和监测 V_{CC} 电平的比较器实现。 V_{CC} 高于 V_{PF} 时，器件可完全操作，进行数据读、写操作。然而， V_{CC} 下降至 V_{PF} 以下时，内部时钟寄存器将阻止任何访问。如果 V_{PF} 低于 V_{BACKUP} ， V_{CC} 下降至 V_{PF} 以下时，器件电源从 V_{CC} 切换至 V_{BACKUP} ；如果 V_{PF} 高于 V_{BACKUP} ， V_{CC} 下降至 V_{BACKUP} 以下时，器件电源从 V_{CC} 切换至 V_{BACKUP} 。寄存器由 V_{BACKUP} 电源维持存储内容，直到 V_{CC} 返回到标称电压(表1)。 V_{CC} 返回至 V_{PF} 以上 t_{REC} 时间后，允许进行读、写操作(图2)。器件初次加电时，时间和日期寄存器复位为01/01/00 01 00:00:00 (日/月/年 星期 时:分:秒)。

振荡器电路

器件使用外部32.768kHz晶振，振荡器电路不需要任何外部电阻或电容即可工作。表2所列为外部晶振的几项参数。[功能框图](#)所示为振荡器电路的基本原理图。使用规格满足要求的晶体时，启动时间通常小于1秒。

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

时钟精度

时钟精度取决于晶振的精度，以及振荡器电路的负载电容与晶振微调负载电容的匹配精度。温漂引起的晶振频率漂移会增加额外的误差。耦合到振荡电路的外部噪声可能造成时钟计时加快，[图6](#)提供了一个隔离晶振、振荡器与噪声的典型PCB布局。详细信息请参考[应用笔记58: *Crystal Considerations with Dallas Real-Time Clocks*](#)。

RTC地址

[表3](#)所示为器件寄存器的地址映射，多字节操作期间，当地址指针达到寄存器空间末尾(10h)时，将返回到位置00h。发出I²C START条件时，或者地址指针递增到地址00h时，把当前时间传送到第二组寄存器。从这些辅助寄存器读取时间信息，而时钟保持继续运行。由此，在读操作期间可以避免主寄存器更新时重新读取寄存器。

时间和日期操作

通过读取相应的寄存器字节获得时间和日期信息，[表3](#)所示为RTC寄存器；通过写入相应的寄存器字节，设置或初始化时间、日期信息。时间和日期寄存器的内容采用BCD格式。器件工作在12或24小时模式，HOURS寄存器的第6位用于选择12小时或24小时模式，高电平选择12小时模

式。12小时模式下，第5位为 \overline{AM}/PM 位，逻辑高电平对应于PM；24小时模式下，第5位为20小时位(20至23点)。更改12/24小时模式时，必须重新输入所有小时值，包括闹钟。YEAR寄存器从99溢出至00时，触发Century进位(MONTH寄存器的第7位)。如果Century位为逻辑0，将当年作为闰年，二月将包含29天。

如果Century位为逻辑1，则不将当年作为闰年，二月将包含28天。

星期寄存器在午夜递增。与星期对应的值由用户定义，但必须顺序设置(即，如果1代表周日，2就代表周一，依此类推)。不合逻辑的时间和日期设置会造成不确定操作。

读、写时间和日期寄存器时，使用辅助(用户)缓存器，以防止内部寄存器更新时发生错误。读取时间和日期寄存器时，在START条件下或寄存器指针循环到00h时，同步用户缓存器与内部寄存器。任何时候，写入秒寄存器时，倒计时链均会复位。器件产生应答信号时，开始写传输。为避免翻转问题，一旦倒计时链复位，必须在1秒内写完剩余的时间和日期寄存器。振荡器运行时，1Hz方波输出(使能条件下)在秒数据传输后500ms跳变为高电平。

DS1339B

低电流、I²C、串行实时时钟，
可配合高ESR晶振工作

表3. 计时寄存器映射

ADDRESS	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0	FUNCTION	RANGE
00h	0	10 Seconds			Seconds				Seconds	00-59
01h	0	10 Minutes			Minutes				Minutes	00-59
02h	0	12/24	AM/PM 20 Hour	10 Hour	Hours				Hours	01-12 +AM/PM 00-23
03h	0	0	0	0	0	Day			Day	01-07
04h	0	0	10 Date						Date	01-31
05h	Century	0	0	10 Month	Month				Month	01-12 +Century
06h	10 Year				Year				Year	00-99
07h	A1M1	10 Seconds			Seconds				Alarm 1 Seconds	00-59
08h	A1M2	10 Minutes			Minutes				Alarm 1 Minutes	00-59
09h	A1M3	12/24	AM/PM 20 Hour	10 Hour	Hours				Alarm 1 Hours	01-12 +AM/PM 00-23
0Ah	A1M4	DY/DT	10 Date		Day, Date				Alarm 1 Day, Alarm 1 Date	01-07, 01-31
0Bh	A2M2	10 Minutes			Minutes				Alarm 2 Minutes	00-59
0Ch	A2M3	12/24	AM/PM 20 Hour	10 Hour	Hours				Alarm 2 Hours	01-12 +AM/PM 00-23
0Dh	A2M4	DY/DT	10 Date		Day, Date				Alarm 2 Day, Alarm 2 Date	01-07, 01-31
0Eh	EOSC	0	BBSQI	RS2	RS1	INTCN	A2IE	A1IE	Control	-
0Fh	OSF	0	0	0	0	0	A2F	A1F	Status	-
10h	TCS3	TCS2	TCS1	TCS0	DS1	DS0	ROUT1	ROUT0	Trickle Charger	-

“0”——读取为逻辑0。

注：除非另外说明，首次加电或V_{CC}和V_{BACKUP}下降至V_{BACKUP(MIN)}以下时，寄存器的状态无定义。

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

闹钟

器件包含两个时间/日期闹钟，闹钟1可通过写寄存器07h至0Ah进行设置，闹钟2可通过写寄存器0Bh至0Dh进行设置。闹钟可设置为(由控制寄存器的闹钟使能和INTCN位)在匹配条件时激活SQW/INT输出。每个时间/日期闹钟寄存器的第7位为屏蔽位(表4)。闹钟的屏蔽位为逻辑0时，只有当计时寄存器00h至06h中的数值与时间/日期闹钟寄存器的数值完全匹配时，才发出报警。闹钟也可设置为每秒、分、小时、星期或日期重复闹铃。表4所示为所允许的设置。表中未列出的配置将造成不合逻辑的操作。

DY/ \overline{DT} 位(星期/日期闹钟寄存器的第6位)控制保存在该寄存器第0 – 5位的闹钟值是否表示星期或日期。如果向DY/ \overline{DT} 写入逻辑0，闹钟为日期匹配；如果向DY/ \overline{DT} 写入逻辑1，闹钟为星期匹配。

器件每秒检查一次闹钟匹配。RTC寄存器值与报警寄存器值匹配时，对应的闹钟标识位“A1F”或“A2F”置1。如果对应的闹钟中断使能位“A1IE”或“A2IE”也置为逻辑1，INTCN位置为逻辑1，闹钟条件将触发输出SQW/INT信号。如果BBSQI位置1，器件由V_{BACKUP}供电时，触发INT输出。闹钟将保持有效输出，直到用户清除报警标识。

表4. 报警屏蔽位

DY/ \overline{DT}	ALARM1 REGISTER MASK BITS (BIT 7)				ALARM RATE
	A1M4	A1M3	A1M2	A1M1	
X	1	1	1	1	Alarm once per second
X	1	1	1	0	Alarm when seconds match
X	1	1	0	0	Alarm when minutes and seconds match
X	1	0	0	0	Alarm when hours, minutes, and seconds match
0	0	0	0	0	Alarm when date, hours, minutes, and seconds match
1	0	0	0	0	Alarm when day, hours, minutes, and seconds match

DY/ \overline{DT}	ALARM2 REGISTER MASK BITS (BIT 7)			ALARM RATE
	A2M4	A2M3	A2M2	
X	1	1	1	Alarm once per minute (00 sec. of every minute)
X	1	1	0	Alarm when minutes match
X	1	0	0	Alarm when hours and minutes match
0	0	0	0	Alarm when date, hours, and minutes match
1	0	0	0	Alarm when day, hours, and minutes match

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

控制寄存器(0Eh)

控制寄存器控制SQW/ $\overline{\text{INT}}$ 引脚的工作，提供振荡器状态。

位序	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
名称	$\overline{\text{EOSC}}$	0	BBSQI	RS2	RS1	INTCN	A2IE	A1IE
POR	0	0	0	1	1	0	0	0

第7位：使能振荡器($\overline{\text{EOSC}}$)。 $\overline{\text{EOSC}}$ 位为0时，使能振荡器；该位为1时，禁止振荡器。首次上电时，清零该位(0)。

第5位：电池备份方波中断(BBSQI)。如果该位设置为逻辑1，当器件由V_{BACKUP}供电时使能SQW/ $\overline{\text{INT}}$ 输出功能；如果该位设置为逻辑0，当器件由V_{BACKUP}供电时禁止SQW/ $\overline{\text{INT}}$ 输出功能。

第4位和第3位：速率选择(RS2和RS1)。使能方波时INTCN = 0)，该位控制SQW/ $\overline{\text{INT}}$ 输出的频率。请参考表5，通过RS位选择方波频率。

第2位：中断控制(INTCN)。该位控制两个闹钟和中断输出引脚的关系。INTCN位置1时，如果计时寄存器与闹钟1或闹钟2寄存器相匹配，将触发SQW/ $\overline{\text{INT}}$ 输出(如果闹钟使能)；INTCN位置0时，SQW/ $\overline{\text{INT}}$ 引脚输出方波。首次上电时，将该位置0。

第1位：闹钟2中断使能(A2IE)。该位置1时，允许状态寄存器中的闹钟2标识(A2F)位触发SQW/ $\overline{\text{INT}}$ (INTCN = 1时)；A2IE位置0或INTCN置0时，A2F位不会触发中断。首次上电时，禁止A2IE位(逻辑0)。

第0位：闹钟1中断使能(A1IE)。该位置1时，允许状态寄存器的闹钟1标识(A1F)位触发SQW/ $\overline{\text{INT}}$ (INTCN = 1时)；A1IE位置为逻辑0或INTCN置为逻辑0时，A1F位不会触发中断。首次上电时，禁止A1IE位(逻辑0)。

表5. SQW/ $\overline{\text{INT}}$ 输出

INTCN	RS2	RS1	SQW/ $\overline{\text{INT}}$ OUTPUT	A2IE	A1IE
0	0	0	1Hz	X	X
0	0	1	4.096kHz	X	X
0	1	0	8.192kHz	X	X
0	1	1	32.768kHz	X	X
1	X	X	$\overline{\text{A1F}}$	0	1
1	X	X	$\overline{\text{A2F}}$	1	0
1	X	X	$\overline{\text{A2F}} + \overline{\text{A1F}}$	1	1

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

状态寄存器(0Fh)

控制寄存器控制SQW/ $\overline{\text{INT}}$ 引脚的工作，提供振荡器状态。

位序 名称	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OSF	0	0	0	0	0	0	A2F	A1F
POR	1	0	0	0	0	0	0	0

第7位：振荡器停止标识(OSF)。该位的逻辑1表示振荡器已停止工作或曾在一定时间内停止，用于判断时钟及日历数据的有效性。该位为沿触发，内部电路检测到振荡器已经从正常运行状态跳变为停止状态时，该位置1。以下列出了可能造成OSF复位的条件示例：

首次加电。

V_{CC}和V_{BAT}上的电压不足以支持振荡。

$\overline{\text{EOSC}}$ 位置1，禁止振荡器。

晶振外部干扰(即噪声、漏泄等)。

该位保持为逻辑1，直到向其写逻辑0。该位只能写入逻辑0。如果试图向OSF写逻辑1，数值保持不变。

第1位：闹钟2标识(A2F)。闹钟2标识位为逻辑1时，表示时间与闹钟2寄存器匹配。如果A2IE位为逻辑1且INTCN位置1，则触发SQW/ $\overline{\text{INT}}$ 输出。向A2F写入逻辑0时，将其清零。该位只能写入逻辑0，如果试图写入逻辑1，数值将保持不变。

第0位：闹钟1标识(A1F)。闹钟1标识位为逻辑1时，表示时间与闹钟1寄存器匹配。如果A1IE位为逻辑1且INTCN位置1，则触发SQW/ $\overline{\text{INT}}$ 输出。向A1F写入逻辑0时，将其清零。该位只能写入逻辑0，如果试图写逻辑1，数值将保持不变。

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

涓流充电器(10h)

图3所示简化原理图列出了涓流充电器的基本元件。涓流充电选择位(TCS[3:0])控制涓流充电器的工作。为防止意外使能，只有设置1010才能使能涓流充电器，其它任何输入码都禁止涓流充电器。首次上电时，禁止涓流充电器。二极管选择位(DS[1:0])选择是否在V_{CC}和V_{BACKUP}之间连接二极管。ROUT[1:0]位选择V_{CC}和V_{BACKUP}之间所连电阻的值，表6所示为寄存器设置。

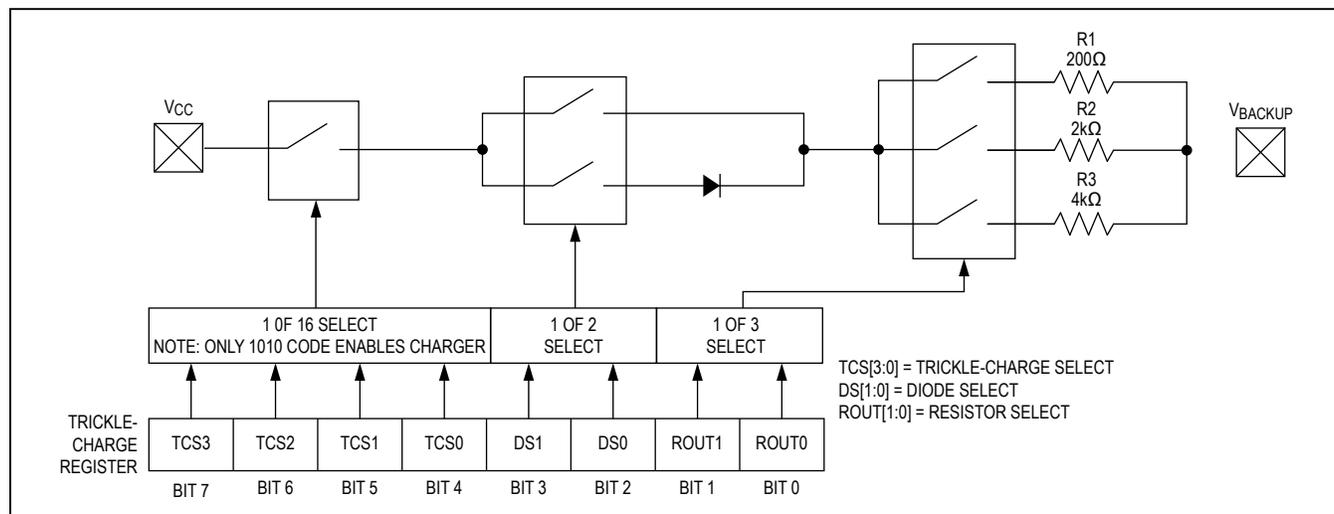


图3. 涓流充电器

表6. 涓流充电器寄存器(10h)

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0	FUNCTION
TCS3	TCS2	TCS1	TCS0	DS1	DS0	ROUT1	ROUT0	
X	X	X	X	0	0	X	X	Disabled
X	X	X	X	1	1	X	X	Disabled
X	X	X	X	X	X	0	0	Disabled
1	0	1	0	0	1	0	1	No diode, 200Ω resistor
1	0	1	0	1	0	0	1	One diode, 200Ω resistor
1	0	1	0	0	1	1	0	No diode, 2kΩ resistor
1	0	1	0	1	0	1	0	One diode, 2kΩ resistor
1	0	1	0	0	1	1	1	No diode, 4kΩ resistor
1	0	1	0	1	0	1	1	One diode, 4kΩ resistor
0	0	0	0	0	0	0	0	Initial power-up values

警告：V_{CC}高于3.63V时，ROUT必须选择为200Ω。

用户根据电池或超级电容充电的最大电流，确定二极管和电阻选择。可根据下列说明计算最大充电电流。假设将3.3V系统电源施加至V_{CC}，超级电容连接至V_{BACKUP}。此外也假设使能涓流充电器，在V_{CC}和V_{BACKUP}之间连接有二极管和电阻R2。因此，可按照下式计算最大电流I_{MAX}：

$$I_{MAX} = (3.3V - \text{diode drop}) / R2 \approx (3.3V - 0.7V) / 2k\Omega \approx 1.3mA$$

当超级电容或电池充电时，V_{CC}和V_{BACKUP}之间的电压降减小，因此充电电流降低。

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

I²C串口

I²C从地址

器件的从地址字节为D0h。发送至器件的第一个字节包括器件识别符和R/W位(图4)。I²C从机发送的器件地址必须与分配给器件的地址相一致。

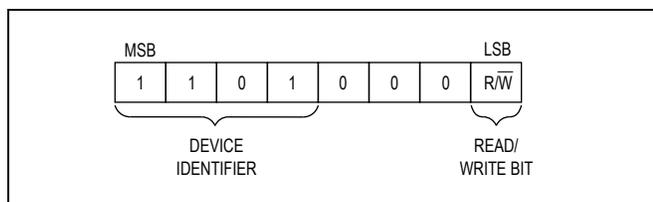


图4. 从地址字节

I²C定义

下列术语常用于I²C数据传输说明。

主机器件：主机器件用于控制总线的从机器件。主机器件产生SCL时钟脉冲以及START和STOP条件。

从机器件：从器件按照主机请求发送和接收数据。

总线空闲或非忙：STOP和START条件之间、SDA和SCL均无效且处于逻辑高状态。总线空闲时，从器件通常启动低功耗模式。

START条件：START条件由主机产生，以启动与从机的数据传输。当SCL保持为高电平时，SDA由高电平到低电平的跳变产生START条件。实际时序请参见图1。

STOP条件：STOP条件由主机产生，以结束与从机的数据传输。当SCL保持为高电平时，SDA由低电平到高电平的跳变产生STOP条件。实际时序请参见图1。

重复START条件：在一次数据传输结束后，主机可以使用重复启动条件，说明它会在当前传输结束后立即启动一次新的数据传输。读操作期间，重复START条件

通常表示对一个特定存储地址启动一次数据传输。重复START条件的产生方式与正常START条件完全相同。实际时序请参见图1。

写数据位：SDA的跳变只能发生在SCL为低电平期间。在SCL的整个高电平脉冲期间以及所要求的建立、保持时间内，SDA数据必须保持有效且不变(见图1)。在SCL的上升沿将数据移入器件。

读数据位：写操作结束后，主机应在读位期间释放SDA总线，并在SCL的下一个上升沿之前保持适当的建立时间(见图1)。在前一个SCL脉冲的下降沿，器件通过SDA逐位移出数据，数据位在当前SCL脉冲的上升沿有效。注意，主机产生所有SCL时钟脉冲，包括从从机读取数据位的时钟。

应答(ACK和NACK)：应答(ACK)或非应答(NACK)总是在字节传输的第9位发送。接收数据的器件(读操作期间的主机或写操作期间的从机)在第9位发送0，进行ACK应答；器件通过在第9位发送1执行NACK。ACK和NACK的定时与其它写数据位操作完全相同。ACK表示器件已经正确接收到数据；NACK用于终止读过程或表示器件没有收到数据。

写字节：写字节操作包括从主机发送到从机的8位信息(最高有效位在前)和从机发送至主机的1位应答位。主机按照写数据位时序完成8位发送，按照读数据位时序读取应答。

读字节：读字节操作是从机发送到主机器件的8位信息和主机发送到从机的1位ACK或NACK。主机按照读数据位时序读取从机发送到主机的8位信息(最高有效位在前)，主机按照写数据位时序发送ACK，以继续接收其它数据字节。主机应在读取最后一个字节后发送NACK，终止通信，使从机将SDA的控制权交还给主机。

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

从地址字节：I²C总线上的每个从机响应START条件之后紧跟的从机地址。从地址字节包含从地址(7位高有效位)和R/W位(最低有效位)。从机地址为D0h, 用户不可更改。R/W位为0时(例如D0h中), 主机表示向从机写数据; R/W = 1时(本例中为D1h), 主机表示从从机读取数据。如果写入错误的从机地址, 器件将判定主机与其它I²C器件通信, 并在下一次发送START条件之前忽略通信操作。

存储器地址：I²C写操作期间, 主机必须发送存储器地址, 以确定从机储存数据的存储器位置。存储器地址总是写操作期间发送的第二个字节, 紧跟从地址字节。

I²C通信

向从机写单个字节：主机必须产生START条件、写从地址字节(R/W = 0)、写存储器地址、写数据字节, 并产生

STOP条件。注意, 主机必须在全部写字节操作期间读取从机的应答。

向从机写多个字节：为了向从机写多个字节, 主机必须产生START条件、写从地址字节(R/W = 0)、写起始存储器地址、写多个数据字节, 并产生STOP条件。

从从机读单个字节：与写操作中利用指定存储器地址字节定义数据写入位置不同, 读操作地址对应于存储器地址计数器的当前值。为了从从机读取单个字节, 主机必须产生START条件、写从地址字节(R/W = 1)、读取数据字节并发送NACK表示传输结束, 然后产生STOP条件。然而, 由于实际应用中无法要求主机跟踪存储器地址计数器, 所以应采用以下方法从指定的存储器位置执行读操作。

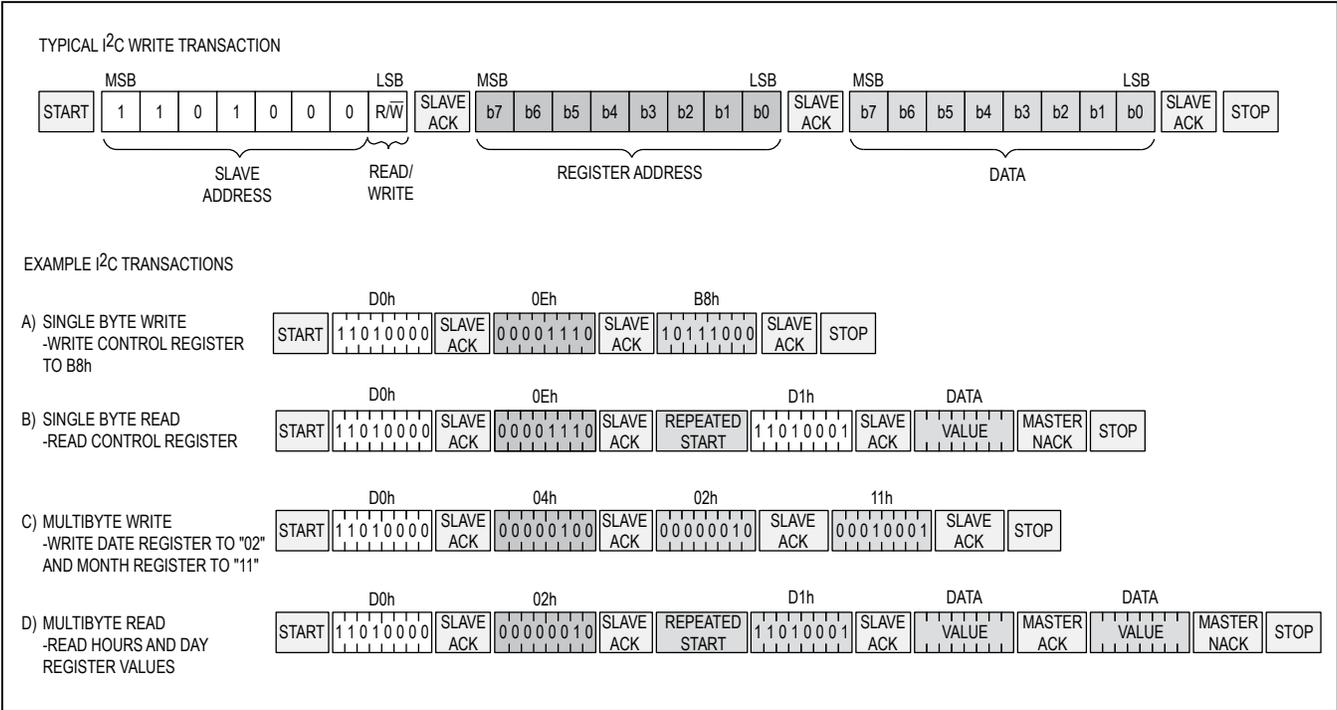


图5. I²C传输

低电流、I²C、串行实时时钟， 可配合高ESR晶振工作

读操作时修改地址计数器：可利用虚拟写循环将地址指针强制为特定值。为此，主机可以产生一个START条件，写从机地址字节($R/\bar{W} = 0$)，写入需要读取数据的存储器地址，产生一次重复START条件，写从机地址字节($R/\bar{W} = 1$)，并以ACK或NACK响应读取的数据，最后发送STOP条件。图5给出了一个利用重复START条件指定起始存储器位置的读操作的示例。

从从机读多个字节：可利用读操作通过单次传输读取多个字节。从从机读取字节时，如果主机在结束传输之前需要读取另一个字节，只需简单地用ACK应答数据字节。主机读取最后字节后，必须发送NACK，表示结束传输，然后产生STOP条件。

应用信息

电源去耦

使用器件时，为获得最佳结果，利用0.01 μ F和/或0.1 μ F电容对V_{CC}电源去耦。尽可能采用高质量表贴陶瓷电容，表贴元件将引线电阻降至最小，从而改善性能，并且陶瓷电容为去耦应用提供了足够的高频响应。

使用开漏输出

SQW/ \bar{INT} 为开漏输出，因此需要外部上拉电阻，以实现逻辑高电平。

SDA和SCL上拉电阻

SDA为开漏输出，需要外部上拉电阻，以实现逻辑高电平输出。

由于器件不使用时钟周期展宽功能，所以SCL上可连接采用开漏输出(带上拉电阻)或CMOS输出驱动器(推挽式)主机。

电池充电保护

器件具有Maxim的电池充电冗余保护电路，防止对任何外部电池充电。DS1339B通过美国保险商实验室协会(UL)认证，文件为E141114。

器件处理、PCB布局和组装

避免在封装下方布置信号走线，除非在封装和信号线之间布置接地区域。不要使用外部元件补偿不正确的晶振选择。

潮湿敏感封装在出厂运输过程中应采用防潮包装。务必严格遵守封装标签上的说明，以防回流焊时损坏器件。关于潮湿敏感度(MSD)等级信息，请参阅IPC/JEDEC J-STD-020标准。

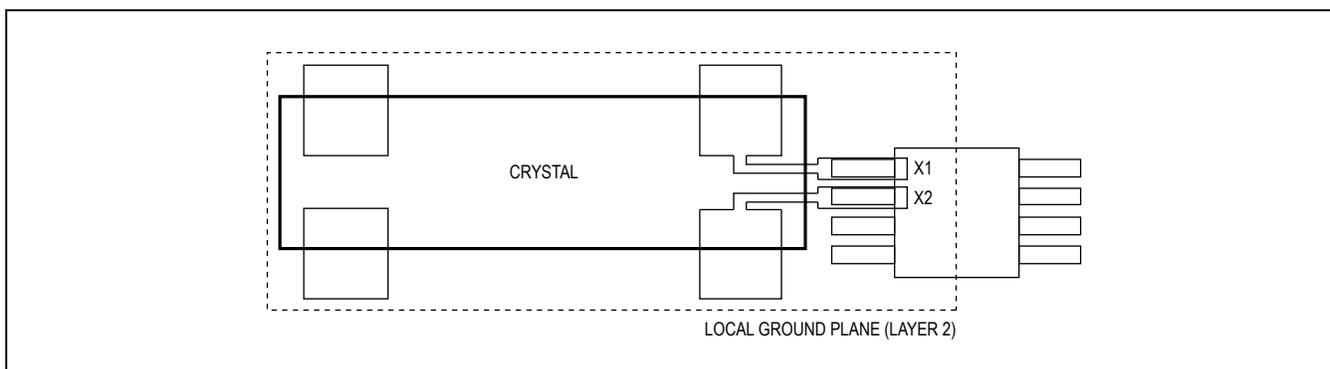


图6. 晶振的典型PCB布局

DS1339B

低电流、I²C、串行实时时钟，
可配合高ESR晶振工作

订购信息

器件	温度范围	引脚-封装
DS1339BU+	-40°C至+85°C	8 μ SOP

+表示无铅(Pb)符合RoHS标准的封装。

T = 卷袋包装。

* 未来产品——供货请联系工厂。

芯片信息

PROCESS: CMOS

SUBSTRATE CONNECTED TO GROUND

封装信息

如需最近的封装外形信息和焊盘布局(占位面积)，请查询china.maximintegrated.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
8 μ SOP	U8+1	21-0036	90-0092

DS1339B

低电流、I²C、串行实时时钟，
可配合高ESR晶振工作

修订历史

修订号	修订日期	说明	修改页
0	5/13	最初版本。	—

Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299



Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-10 00

19