



# DS26303

## 3.3V、T1/E1/J1、短程、 8 通道线路接口单元

[www.maxim-ic.com.cn](http://www.maxim-ic.com.cn)

### A1 版勘误表

本勘误表列出了 DS26303 A1 版器件性能与预期指标或数据资料中所列指标的差异，Dallas Semiconductor 将在后续版本的裸芯片中更正这些错误。

本勘误表仅适合 DS26303 A1 版器件，A1 版器件在封装顶部标有 6 个代码：yywwA1，其中 yy 和 ww 是两位数字，分别代表生产的年限和星期数，如需其它版本的 DS26303 勘误表，请访问网站：[www.maxim-ic.com.cn/errata](http://www.maxim-ic.com.cn/errata)。

注：以下增强功能仅在 REV A2 版中能够实现，REV A1 版不具备这些功能：

- 1) 可编程角频率，以便在 E1 模式下抑制抖动。
- 2) 可选择内部阻抗匹配，用于 RTIP/RRING。
- 3) 可选择系统侧 BERT 配置。

#### 1. 硬件模式

##### 说明：

硬件模式不工作，将器件置于硬件模式将复位器件。

##### 补救措施：

无。

#### 2. 数字环回插入全 1

##### 说明：

发送全 1 逻辑位于数字环回通道的内部，环回到 RPOS/RNEG 的数据将被任何发送全 1 的情况所覆盖。

##### 补救措施：

TPOS/TNEG 可以在向 TTIP/TRING 发送全 1 的同时环回到 RPOS/RNEG，当然，所有逻辑 1 将发送到 8 个 TTIP/TRING 输出。利用表 1 所示设置实现该功能。利用这些设置取代 TAOE 寄存器。

表 1. 寄存器地址与设置，修正数字环回中的全 1 发送

ADDRESS TO THE ADDP REGISTER	HEX VALUE TO ENTER IN ADDP REGISTER	WILL ACCESS THE FOLLOWING LIUs	WRITE TO THE FOLLOWING ADDRESS WITHIN THE TEST BANK	HEX VALUE TO WRITE IN ADDRESS TO TRANSMIT ALL ONES IN DIGITAL LOOPBACK
1Fh	03h	LIU 1-8	07h	07h

### 3. CLKA 引脚

**说明:**

CLKA 在使能状态下不提供可编程输出时钟。

**补救措施:**

无。

### 4. 接收器阻抗模式选择位(RIMPMS)

**说明:**

RIMPMS 位(GC.7)选择内部和外部阻抗匹配模式，当该位置位时，RTIP 和 RING 不需要外部电阻元件。当该位清零时，RTIP 和 RING 需要外部电阻。内部阻抗匹配模式下，接收器不能正确提供最大 12dB 的电缆衰减。

**补救措施:**

无。