

在低功耗应用中使用AD7782

作者: Mary McCarthy

简介

本应用笔记介绍在便携式或低功耗应用中如何使用AD7782。该器件是一款引脚可配置的24位精度只读ADC，具有20 Hz输出数据速率。它含有两个差分模拟输入通道，适用的模拟输入范围为 ± 160 mV或 ± 2.56 V。输入信号范围和输入通道选择通过外部引脚进行配置。在两次转换之间，用户可以利用AD7782上的串行数据接口关断器件，以降低器件的平均功耗。

串行接口

如图1所示，AD7782具有一个三线式串行接口：

DOUT/RDY、SCLK和CS。MODE引脚用于设置器件的工作模式：从模式(SCLK由外部提供)或主模式(AD7782提供SCLK)。器件上电后，将以19.79 Hz的更新速率连续转换。CS引脚既可用作关断引脚，也可用作芯片选择引脚。当CS为高电平时，连续ADC转换中断，DOUT/RDY变成三态，AD7782进入待机模式，并且输出移位寄存器中的任何转换结果都会丢失。在主模式下，SCLK也会呈三态。在节电模式下，AD7782的片上晶体振荡器仍然保持工作状态。当CS变为低电平时，AD7782的片上锁相环(PLL)建立锁定，然后器件开始转换选定的通道。

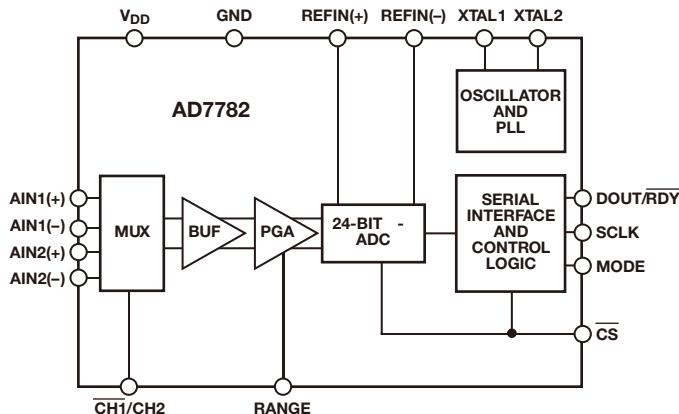


图1. AD7782功能框图

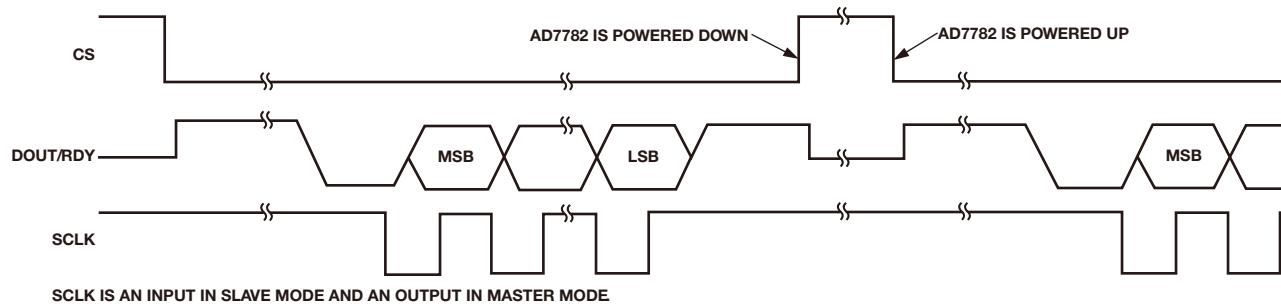


图2. AD7782时序图

功耗

AD7782上电后，3 V时的典型功耗为1.3 mA，5 V时的典型功耗为1.5 mA。在省电模式下，该器件3 V时的典型功耗为6 μ A，5 V时的典型功耗为20 μ A。在两次转换之间使AD7782处于省电模式可以优化器件的功耗。例如，如果AD7782每秒执行一次转换，则首先可以使该器件上电以执行转换，然后利用CS将其关断，直到要求执行下一次转换时为止。

从图2可以看出，将CS拉低，AD7782上电。上电之后，ADC需要约为1 ms的建立时间。然后，器件开始执行转换。该 Σ - Δ ADC采用斩波技术，因而在使器件离开省电模式之后，为产生正确的转换结果，需要使用两个转换周期。RDY仍将保持高电平，直到获得有效的转换结果为止。假设更新速率为19.79 Hz，则转换周期为50.5 ms，因此AD7782必须在 $(2 \times 50.5) + 1 = 102$ ms内保持上电状态。转换结果被读取后，该器件便可关断。

如果某一应用要求每秒执行一次转换，则一秒钟内该器件处于上电模式的时间为102 ms，处于关断模式的时间为 $(1000 - 102) = 898$ ms。假设采用3 V电源，则平均功耗等于 $(0.898 \times 6) + (0.102 \times 1300) = 138$ μ A。

如果采用5 V电源，同样是每秒执行一次转换，则平均功耗等于 $(0.898 \times 20) + (0.102 \times 1500) = 171$ μ A。

在某些应用中，AD7782用于执行监控功能，每一小时执行一次转换。这种情况下，采用3 V电源时的平均功耗为 $(0.99997167 \times 6) + (0.00002833 \times 1300) = 6.04$ μ A；

采用5V电源时的平均功耗为

$$(0.99997167 \times 20) + (0.00002833 \times 1500) = 20.04 \mu\text{A}.$$

图3显示了平均功耗与转换速率之间的关系图，转换速率为ADC执行单次转换的周期，AD7782在完成单次转换后被置于关断模式。从图中可以看出，当转换之间的时间间隔为15秒或更大时，平均功耗接近省电模式的额定值。

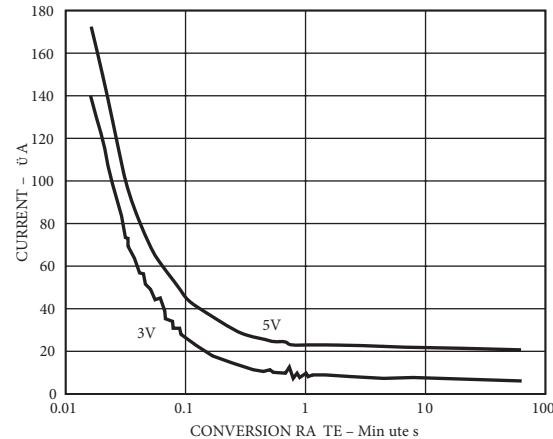


图3. 功耗与转换速率的关系曲线

小结

AD7782 ADC上电后便会连续执行转换。但是，许多应用所需的更新速率可能低得多，因此许多转换结果不会被读取。对于这些应用，在两次转换之间关断AD7782将能降低功耗。由于CS同时充当芯片选择引脚和关断引脚，而无需微控制器提供额外数字引脚，因此在两次转换之间关断ADC不会增加额外开销。