

**Circuits from the Lab**  
Reference Designs

Circuits from the Lab® 参考设计是经过测试的参考设计, 有助于加速设计, 同时简化系统集成, 帮助解决当今的模拟、混合信号和 RF 设计挑战。如需更多信息和技术支持, 请访问: [www.analog.com/cn/CN0511](http://www.analog.com/cn/CN0511)。

连接/参考器件			
AD9166	DC 至 9 GHz、直接 RF 发射(Tx)子系统	LT3090	集成可编程限流值的-36 V、600 mA 负线性稳压器
ADF4372	集成 VCO 的微波宽带频率合成器	ADP7183	-300 mA、超低噪声、高 PSRR、低压差线性稳压器
LTM8045	DC/DC μmicro 模块, 提供多达 700 mA 输出电流	ADM7150	800 mA、超低噪声、高 PSRR、RF 线性稳压器
LTC2928	多通道电源时序控制器和监控器	ADM7154	600 mA、超低噪声、高 PSRR、RF 线性稳压器
AD5693R	小型 16 位 I <sup>2</sup> C nanoDAC+, INL 为±2 (16 位) LSB, 集成 2 ppm/°C 基准电压源	LTM4622	双通道 Ultrathin 2.5 A 或单通道 5 A 降压 DC/DC μModule 稳压器
ADP5073	1.2 A、DC 至 DC 反相稳压器	ADP1761	1 A、低 VIN、低噪声、CMOS 线性稳压器

**DC 至 5.5 GHz 信号发生器, 提供+/-0.5 dB 校准输出功率**

**评估和设计支持**

- ▶ 电路评估板
  - ▶ [CN-0511 参考设计板\(EVAL-CN0511-RPIZ\)](#)
- ▶ 设计和集成文件
  - ▶ [原理图、布局文件、物料清单、软件](#)

**电路功能与优势**

当测试和调试通信、雷达及其他RF系统时, 高频率、低失真、低噪声信号源必不可少。频率合成RF信号发生器是RF测试实验室中的标准设备, 但当要求低失真或低宽带噪声时, 常常需要进行额外的滤波。

图1中显示的系统是基于直接数字频率合成(DDS)架构的完整DC至5.5 GHz正弦波信号发生器。四开关数模转

换器(DAC)核心和集成输出放大器在整个工作频率范围内提供异常低的失真, 并具有匹配的50Ω输出终端。

宽带幅度校准功能确保输出功率 (0 dBm到-40 dBm) 在整个工作频率范围内保持在+/- 0.5 dB以内。

板载时钟解决方案包括参考振荡器和锁相环(PLL), 因而不需外部时钟源。所有电源均来自Raspberry Pi平台板, 该板具有超高电源抑制比(PSRR)稳压器和无源滤波功能, 可使电源转换器对RF性能的影响最小化。

凭借这种高度集成的解决方案, 现在小型、低成本的开源参考设计便可提供与商用台式信号发生器相媲美的大带宽和精确输出功率性能。

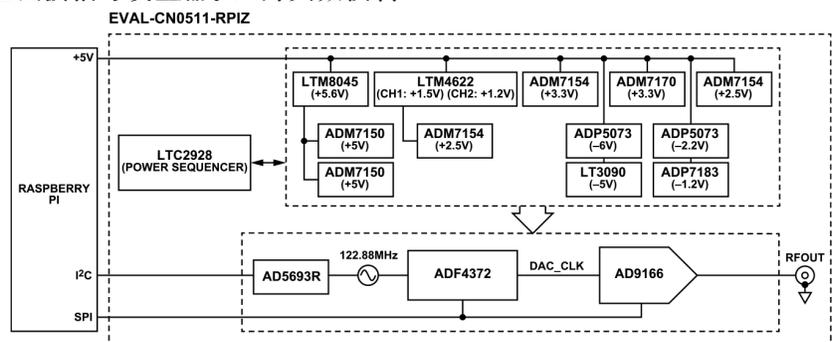


图 1. CN0511 功能框图

电路描述

RF 信号发生器工作原理

高频RF发生器，尤其是微波频率，传统上是利用基于锁相环(PLL)的频率合成器实现的。基于DAC的DDS技术相比PLL有多个优点：简单、低失真、高分辨率调谐，以及几乎瞬时的频率、相位和幅度调制。图2显示了典型的基于DDS的信号发生器。相位累加器和幅度正弦转换器包含数控振荡器(NCO)。调谐字应用于相位累加器，由后者确定输出斜坡的斜率。累加器的高位经过幅度正弦转换器，最终到达数模转换器。

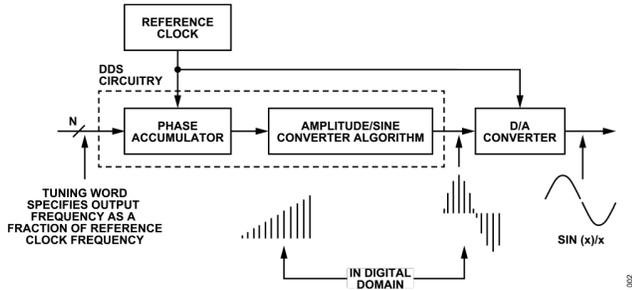


图2. 典型的基于DDS的信号发生器

数模转换器

AD9166是一款DC至9 GHz矢量信号发生器，它集成了6 GSPS (1x、不归零模式) DAC、8通道12.5 Gbps JESD204B数据接口、具有多个NCO的DDS以及高度可配置的数字数据路径，该路径包括插值滤波器、宽带FIR85滤波器、逆SINC补偿和数字混频器，支持灵活的频谱规划。

AD9166 DAC内核基于四开关架构，当输入采样时钟为6 GHz时，其有效DAC内核更新速率可翻倍至12 GSPS。该DAC具有-143 dBc/Hz的噪声谱密度(NSD)性能，提供5 GHz单音RF输出。无杂散动态范围在51 MHz时典型值为83 dB，在451 MHz时为66 dB，在4.051 GHz时为38 dB。

差分到单端缓冲器支持DAC内核从DC到9 GHz的整个工作范围，无需昂贵的宽带巴伦。直流耦合输出允许生成基带波形，而无需外部偏置器或类似电路。

AD9166支持归零和混频工作模式，可将操作扩展到第二、第三和第四奈奎斯特区。这些模式的SINC滚降如图3所示。典型性能参见AD9166数据手册。

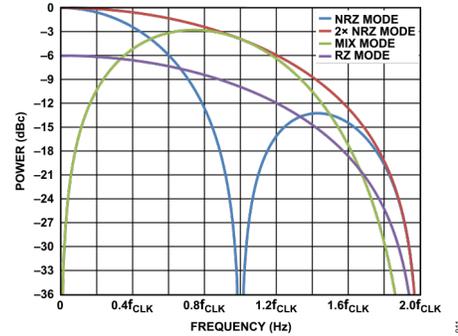


图3. AD9166 工作模式

虽然用途是通过JESD204B接口调制基带数据，但可以禁用数据输入，将DC值与NCO输出混频。这样，AD9166便可用作单芯片、DC至5.5 GHz、低失真、超低相位噪声RF信号发生器。

输出使能

在典型信号发生器应用中，对输出进行开/关控制非常重要，这样任何连接的敏感RF器件都不会损坏。AD9166输出可通过TX\_ENABLE引脚轻松配置以使能/禁用DAC输出。

TX\_ENABLE引脚还可用于其他功能，例如以更精确的时序使能或禁用DAC输出、复位NCO相位累加器，甚至使DAC的满量程电流斜坡上升（或下降）。有关TX\_ENABLE功能的完整信息，请查看AD9166数据手册。

幅度和频率控制

幅度输出

AD9166输出是单端、50 Ω（直流）、内部端接输出，具有双极性输出级，可轻松与宽带50 Ω环境接口。等效输出电路如图4所示。输出级内部偏置和端接，无需外部偏置或端接元件，可直接连接到下游提供50 Ω接地参考负载的器件。

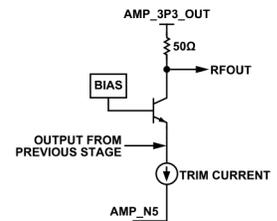


图4. AD9166 RFOUT 等效输出电路

在NCO模式下，可以通过两个参数控制正弦输出的幅度：

- ▶ DAC 输出电流  $I_{OUTFS}$  是一个数字控制的电流基准，用于确定 DAC 满量程输出电流。
- ▶ DC 测试数据字  $DC\_TEST\_DATA$  是一个 16 位数字值，在 NCO 模式下，它与 NCO 输出混频（相乘）以取代基带数据。

利用公式1设置  $ANA\_FULL\_SCALE\_CURRENT$  寄存器，便可在 8 mA 至 40 mA 范围内以数字方式调整  $I_{OUTFS}$  值。

$$I_{OUTFS} = \left( 32mA \times \frac{ANA\_FULL\_SCALE\_CURRENT}{1023} \right) + 8mA \quad (1)$$

其中：

$ANA\_FULL\_SCALE\_CURRENT$  为 DAC 模拟满量程电流调整值

$I_{OUTFS}$  为 AD9166 的满量程输出电流，单位为 mA

图5显示了不同  $I_{OUTFS}$  和  $DC\_TEST\_DATA$  设置下 AD9166 的未校准输出；上方迹线对应  $I_{OUTFS}$  和  $DC\_TEST\_DATA$  设置为最大值（分别为 40 mA 和 32767）的情况。下方蓝色迹线对应  $I_{OUTFS}$  设置为 40 mA，但  $DC\_TEST\_DATA$  设置为 16422 的情况，导致输出功率降低 6 dB。下方红色迹线对应  $I_{OUTFS}$  设置为 20 mA， $DC\_TEST\_DATA$  设置为最大值 32767 的情况，导致输出功率降低 6.02 dB。

考虑这两个参数，AD9166 的峰峰值输出电压由公式2给出。

$$V_{OUT_{PP}} = I_{OUTFS} \times 50\Omega \times 0.8 \times \frac{DC\_TEST\_DATA}{32768} \quad (2)$$

其中：

$V_{OUT_{PP}}$  为峰峰值输出电压

$DC\_TEST\_DATA$  为数字比例因子

0.8 为 AD9166 输出放大器的增益。

然后可通过公式3计算输出（单位为 dBm）：

$$dBm = 20 \times \log\left(\frac{V_{OUT_{PP}}}{0.63246}\right) \quad (3)$$

当设置为 40 mA 时， $I_{OUTFS}$  的初始容差为 -10.5% 至 +3.25%；设置为 8 mA 时，初始容差为 -7.9% 至 +7.1%。为了补偿此容差，可以执行初始校准：

对于 0 dBm 的期望输出幅度，将  $DC\_TEST\_DATA$  设置为 32767，然后减小  $I_{OUTFS}$ ，直至达到目标幅度。通常，这对应于 16mA 的  $I_{OUTFS}$ 。

### 频带平坦度

有几个因素会影响 CN0511 频带平坦度。SINC 滚降效应（如图3所示）无法避免，但可以预测。输出阻

抗也随频率而变化——它在 DC 时标称值为  $50\Omega$ ，在 2.24 GHz 时为  $23.91-j12.44\Omega$ ，在 4.22 GHz 时为  $11.2+j3.91\Omega$ （有关史密斯图，请参阅 AD9166 数据手册）。输出阻抗的变化以及负载上的阻抗不匹配，导致输出幅度出现与频率相关的变化。

分析 CN0511 频率响应以确定工作频率范围内的幅度输出平坦度。在频带平坦度测试期间，使用 AD9166 在 NCO 模式下以 2 MHz 步进从 99 MHz 扫描到 5.8 GHz 输出频率。

图5显示了  $I_{OUTFS}$  和  $DC\_TEST\_DATA$  输出功率值的不同组合所对应的几个频率扫描。可以观察到，CN0511 在 2 GHz 以下具有相对平坦的响应，在更高频率时开始滚降，最终在 5.8 GHz 时输出功率降低约 -6 dB。还应注意的是，图5中显示的曲线没有考虑 CN0511 和频谱分析仪之间的电缆损耗。

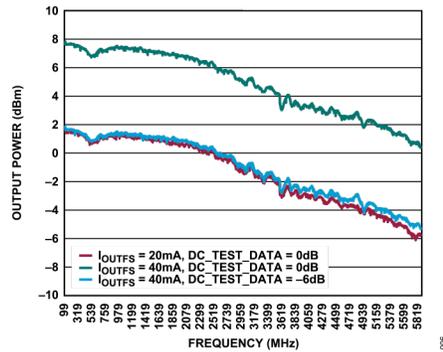


图5. AD9166 未校准输出功率与频率的关系

### 输出功率校准

频带平坦度是信号发生器应用中的一个关键参数，因此需要执行宽带幅度校准以校正 CN0511 的幅度误差。以 100 MHz 步长扫描 CN0511 的整个工作频率范围，并使用 RF 功率计测量输出功率。对五种不同的输出功率重复此过程，对应 0 dBm、-10 dBm、-20 dBm、-30 dBm、-40 dBm，以确定使 CN0511 输出功率响应平坦所需的校准系数。在每个频率， $DC\_TEST\_DATA$  设置为所需的输出功率，相对于  $32767 = 0$  dBm。然后增加  $I_{OUTFS}$ ，直至达到正确的输出功率。校准系数存储在板载 EEPROM 中，使得软件可以校正幅度误差，在 0 dBm 至 -40 dBm 范围内提供优于 +/-0.5 dB 的整体频带平坦度。

图6显示了典型 CN0511 在几种不同输出功率水平下的宽带补偿频带平坦度。

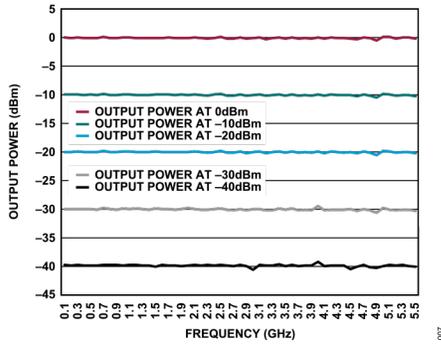


图6. CN0511 校准输出功率与频率的关系

### 频率输出

AD9166的NCO功能有两种实现:

- ▶ 一个 48 位双模 NCO 用于生成单音
- ▶ 一个快速跳频(FFH) NCO, 它由 32 个 NCO 组成, 每个 NCO 都有自己的 32 位相位累加器

AD9166的48位主NCO用于双模模式, 可实现超过48位精度的小数频率。AD9166中可编程模数函数的实现使得分数M/N可以使用公式4表示。

$$\frac{f_{CARRIER}}{f_{DAC}} = \frac{M}{N} = \frac{\left(X + \frac{A}{B}\right)}{2^{48}} \quad (4)$$

其中:

$f_{CARRIER}$ 为输出频率

$f_{DAC}$ 为DAC采样频率

X为频率调谐字寄存器中编程的值

A为累加器变化量寄存器中编程的值

B为累加器模数寄存器中编程的值

M和N为整数, 其中

$$M < (N/2)$$

以便符合奈奎斯特采样要求。

公式4的形式暗示了一个复合频率调谐字, 其中X代表整数部分, A/B代表小数部分。X、A和B是图7中模数控制逻辑的输入。使用48位模数和12 GHz  $f_{DAC}$ 时, 频率分辨率为

$$\frac{12 \text{ GHz}}{2^{48}} = 0.000043 \text{ Hz 或 } 43 \text{ } \mu\text{Hz}.$$

双模数模式可进一步提高频率分辨率, 有关模数NCO模式的更多信息, 请查看AD9166数据手册和应用笔记AN-953。

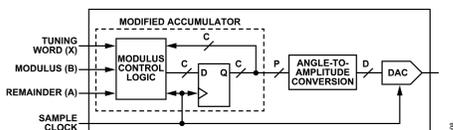


图7. 可编程模数DDS架构

在FFH NCO模式下, 可以预加载32个频率调谐字, 并且可以通过单个寄存器写操作来选择任何字。32位NCO的频率分辨率为2.79 Hz,  $f_{DAC}$ 为12 GHz。有三种跳频模式可用: 相位连续、相位不连续和相位相干。借助100 MHz串行外设接口(SPI), 可以实现最快260 ns的跳跃和停留时间。

图8显示了相位相干跳频。频率A被编程到一个NCO调谐字中, 频率B被编程到另一个调谐字中。使能相位相干切换模式后, 所有NCO相位累加器同时开始计数, 并且无论当前选择哪个NCO输出, 所有NCO都会继续计数。通过这种方式可以选择任何单个NCO的频率, 并且它始终是相位相干的。

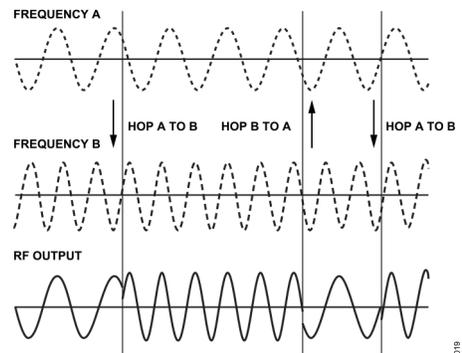


图8. 相位相干跳频示意图

### 系统时钟

#### ADF4372 频率合成器

CN0511使用ADF4372 PLL, 当与外部环路滤波器和外部参考频率一起使用时, 它能实现小数N分频或整数N分频频率合成器。为实现最佳整数边界杂散和相位噪声性能, ADF4372使用REFP引脚提供的单端基准输入信号。ADF4372有一个集成VCO, 使用RF8x端口可提供高达8000 MHz的基频输出频率。此外, VCO频率可进行1、2、4、8、16、32或64分频, 因此用户可以在RF8x产生低至62.5 MHz的RF输出频率。

ADF4372的RF8x输出引脚对是由VCO的缓冲输出驱动的双极性(NPN)差分对的集电极; 它还内置50 Ω电阻, 如图9所示。为了优化功耗与输出功率要求之间的关系, 差分对的尾电流是可编程的。可以设置四种电流水平, 提供从-4 dBm到+5 dBm的近似输出功率水平。

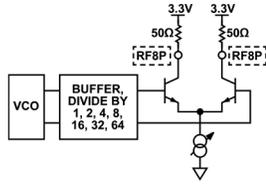


图9. ADF4372 RF8x输出级

公式5用于对ADF4372频率合成器的RF输出频率进行编程。

$$f_{RFOUT} = \left( INT + \frac{FRAC1 + \frac{FRAC2}{MOD2}}{MOD1} \right) \times \frac{f_{PFD}}{RF\_Divider} \quad (5)$$

其中：

$f_{RFOUT}$ 为RF输出频率

INT为整数分频系数

FRAC1为小数

FRAC2为辅助小数

MOD1为固定的25位模数

MOD2为辅助模数

RF\_Divider为对VCO频率进行分频的输出分频器值

$f_{PFD}$ 为鉴频鉴相器的频率，可以使用公式6得出。

$$f_{PFD} = REF_{IN} \times \left( \frac{1 + D}{R \times (1 + T)} \right) \quad (6)$$

其中：

$REF_{IN}$ 为参考频率输入

D为 $REF_{IN}$ 倍频器位

R为参考分频系数

T为参考2分频位（0或1）

### 基准输入频率

ADF4372需要一个基准输入频率，然后对其进行倍频操作以产生6 GHz AD9166时钟。

EVAL-CN0511-RPIZ包括一个板载超低相位噪声、122.88MHz CMOS压控晶体振荡器(VCXO)，其在1 MHz偏移时的相位噪声为-166 dBc/Hz。板载VCXO支持快速启动和评估CN0511，而无需额外的昂贵设备。

板载振荡器的初始容差典型值为20 ppm，适合许多测试和测量应用。如果需要更高的精度，可以通过AD5693R电压输出DAC调整VCXO时钟频率，实现可编程时钟微调以提高精度。

或者可以向频率调谐字添加一个偏移量，从而微调AD9166的输出频率；48位NCO分辨率提供42.6 μHz的潜在微调频率分辨率。

如果需要更低的系统噪声、更严格的频率精度或更精确的频率漂移，或者如果CN0511必须与外部设备同步，则可以将外部参考频率应用于时钟参考连接器。使用的外部时钟源不得超过500 MHz的最大基准输入频率。

### AD9166 时钟参考输入

AD9166内置一个低抖动差分时钟接收器，能够与差分或单端时钟源直接接口。输入通过90 Ω的标称阻抗自偏置，因此建议将时钟源交流耦合到CLK±输入引脚。标称差分输入为1 V<sub>p-p</sub>，但时钟接收器可以在250 mV<sub>p-p</sub>至2.0 V<sub>p-p</sub>的范围内工作。

图10显示了基于ADF4372低相位噪声、低抖动PLL的AD9166时钟源。

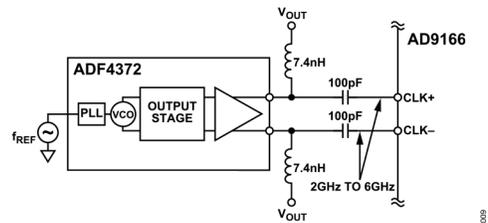


图10. ADF4372和AD9166之间的电路连接

时钟源的质量以及它与AD9166时钟输入端的接口，会直接影响交流性能。应选择相位噪声和杂散特性满足目标应用要求的时钟源。时钟源指定频率偏移处的相位噪声和杂散会被直接转换为输出信号。

性能的改善还取决于外部元件的相位平衡以及内部时钟路径。工艺变化可能导致同一类型的不同器件的相位平衡不同。因此，如果需要更高水平的镜像抑制，独立校准每个系统可能是有益的。AD9166可以通过时钟相位调谐寄存器来补偿相位不平衡。最多可以将620 fF加到CLK+或CLK-上，步长为20 fF。

### 电源架构

当使能由Raspberry Pi供电的RF放大器时，系统功耗近6 W。图11显示了系统功率图，其中提供了有关每个开关和线性稳压器的效率和功率损耗的信息。

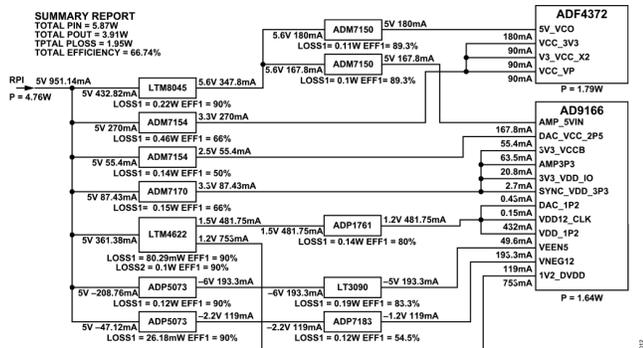


图11. CN0511系统电源树

AD9166时钟电源是器件中对噪声最敏感的电源，其中相位噪声和其他频谱内容直接调制到输出信号上。当涉及到调制进入发生器输出信号的噪声时，AD9166 DAC输出电源轨 (+2.5 V和-1.2 V) 及放大器电源轨 (+5 V、+3.3 V和-5 V) 也是需要关注的地方。

AD9166和ADF4372的电源分配如表1所示。基于系统负载要求，选择的开关稳压器是LTM8045、LTM4622和ADP5073，实现了90%的效率。选择ADM7150、ADM7154和ADP1761等低压差线性稳压器(LDO)来为DAC、放大器、PLL和VCO供电，原因是这些线性稳压器具有超低噪声和高PSRR性能，可实现尽可能好的相位噪声性能。

表1. CN-0511电源分配和消耗

RF设备	开关稳压器	线性稳压器	电源电压(V)	I <sub>LOAD</sub> (mA)	功耗 (W)
AD9166	LTM8045	ADM7150	5	167.8	0.84
		ADM7170	3.3	87.43	0.29
	LTM4622	ADM7154	2.5	55.4	0.14
		ADP1761 (CH1)	1.2	481.75	0.58
AD9166	LTM4622 (CH2)	无	1.2	753	0.90
	ADP5073	ADP1783	-1.2	119	0.14
	ADP5073	LT3090	-5	193.3	0.97
ADF4372	LTM8045	ADM7150	5	180	0.90
		ADM7154	3.3	270	0.89

### 上电顺序

AD9166电源需要按一定顺序上电以避免损坏内部电路。使用LTC2928上电时序控制芯片来确保CN0511以正确的顺序上电，如图12所示。

LTC2928监视和管理多达四个电压轨，分别控制其上电时间。其他监控功能包括欠压和过压监控和报告，以及CN0511系统的微处理器复位信号的产生。

使用的上电顺序是V1到V3依次上电，注意每组中的电源应一起上电和建立。在每组之内，监控建立时间最长的电源是一个很好的策略，这样可确保其中所有电源都建立至目标电压，然后下一组开始上电。CN0511应用对关断顺序没有要求。

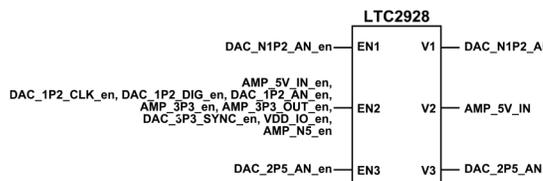


图12. CN0511上电时序示意图

### 散热考虑

根据应用和配置，AD9166的功耗可能接近4 W。AD9166使用裸露芯片封装来降低热阻并允许芯片直接散热。使用带风扇的机械散热器来散发封装的热量。

图13和图14显示了针对CN0511参考设计进行的两种测试场景：一种是没有散热器，另一种是安装了散热器。热像仪记录的低温和高温读数是CN0511表面的工作温度。在没有散热器的情况下，ADF4372器件的最高温度读数约为86.5°C。

在安装了散热器的情况下，LTM4622显示最高温度读数约为60.6°C。

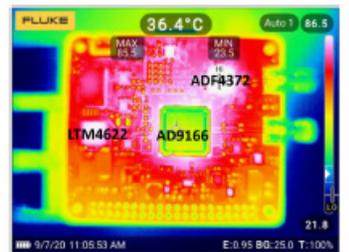


图13. CN0511未安装散热器的热性能

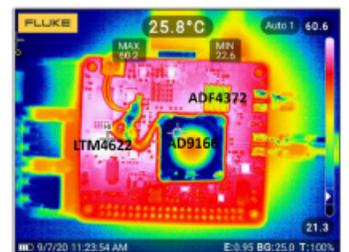


图14. CN0511安装散热器的热性能

软件读数也来自ADF4372和AD9166的器件结温，因为这两个器件都有片内温度传感器，其温度可通过软件读取。结温决定了ADF4372和AD9166的最高安全工作温度。

如表2所示，在没有散热器的情况下，ADF4372的最高温度为95.5°C。虽然这仍低于105°C的绝对最高工作温度，但环境温度约为25°C。环境温度较高时，必须使用散热器，以防止器件温度超过105°C。

表2. 散热总结

热测试	AD9166结温(°C)	ADF4372结温(°C)
CN0511无散热器	42.5	95.5
CN0511有散热器	39.4	63.5

在安装散热器的情况下，ADF4372的工作温度降至63.5°C（低约30°C）。安装散热器后，ADF4372的结温显著改善，这也导致相位噪声降低2 dBc/Hz至3 dBc/Hz。

### 布局考量

热性能与印刷电路板(PCB)设计和工作环境直接相关。为改善设计的散热性能，PCB散热焊盘上可以开散热通孔。通孔直径介于0.3 mm和0.33 mm之间，通孔管应镀以1盎司的铜。

对于这种需要极高性能和较高输出频率的应用，PCB材料的选择会显著影响结果。图15显示了PCB叠层，它在包含RF走线的层上使用Rogers 4350电介质材料，以最大限度地减少大于3 GHz的信号的衰减，并确保RF输出端的信号完整性最佳。

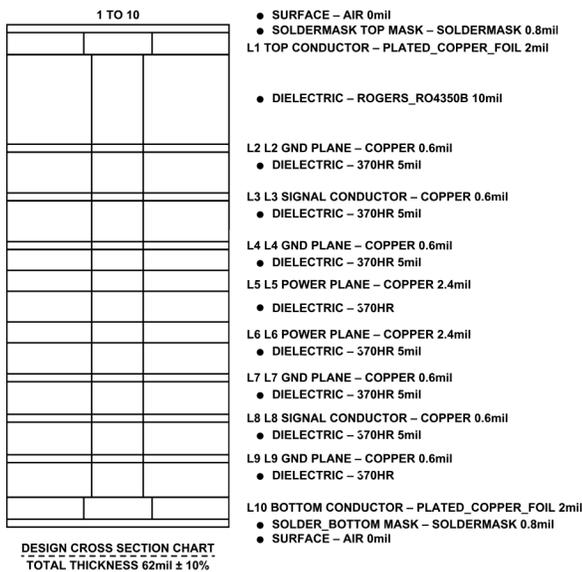


图15. CN0511 PCB横截面和叠层

### 常见变化

AD9164可用于需要差分输出直接RF频率合成器的应用，但这要求输出侧阻抗匹配。

对于以更高频率运行的VCO（用于提供DAC时钟参考），可以使用ADF4371，但会损失噪声性能。

### 电路评估与测试

以下部分概述一般设置和入门步骤。有关完整的逐步详细信息，请访问CN-0511用户指南。

### 设备要求

- ▶ EVAL-CN0511-RPIZ
- ▶ Raspberry Pi 3B+
- ▶ 5 V、2.5 A 电源，带 micro USB 连接器（推荐使用标准 RPI 3B+电源）
- ▶ 16 GB MicroSD 卡（或更大）
- ▶ ADI Kuiper Linux
- ▶ USB 键盘和鼠标
- ▶ HDMI 转 HDMI 线
- ▶ 带 HDMI 输入端口的显示器
- ▶ 公 SMA 转 SMA 电缆
- ▶ 频谱分析仪：Keysight E5052B/R&S FSUP

### 开始使用

1. 将 ADI Kuiper Linux 镜像加载到 micro SD 卡上。
2. 将 micro SD 卡放入 Raspberry Pi 3B+。
3. 使用 40 针连接器将 EVAL-CN0511-RPIZ 板连接到 Raspberry Pi 3B+ 上方。
4. 将 Raspberry Pi 3B+ 的 HDMI 电缆插入显示器
5. 将 USB 键盘和鼠标插入 Raspberry Pi 3B+
6. 将 5 V、2.5 A 电源连接到 Raspberry Pi 3B+ 上的 micro USB 连接器
7. 将 SMA 电缆从 EVAL-CN0511-RPIZ 连接到 Keysight E5052B/R&S FSUP 或等效频谱分析仪。
8. ADI Kuiper Linux 启动后，打开 IIO 示波器应用程序。
9. IIO 示波器随即打开 CN0511 软件插件。将频率设置为 2.5 GHz，输出幅度设置为 -10 dBm，并使能输出。
10. 使用频谱分析仪找到 2.5 GHz 输出信号，并验证其是否约为 -10 dBm。

### 功能测试设置

Raspberry Pi 通过 40 针连接器 P3 连接到 EVAL-CN0511-RPIZ，如图16和图17所示。

配置器件需要其他外设，例如HDMI监视器和USB有线/无线键盘和鼠标。

远程访问和连接器件的另一种方法是通过LAN电缆或WLAN将器件连接到互联网。

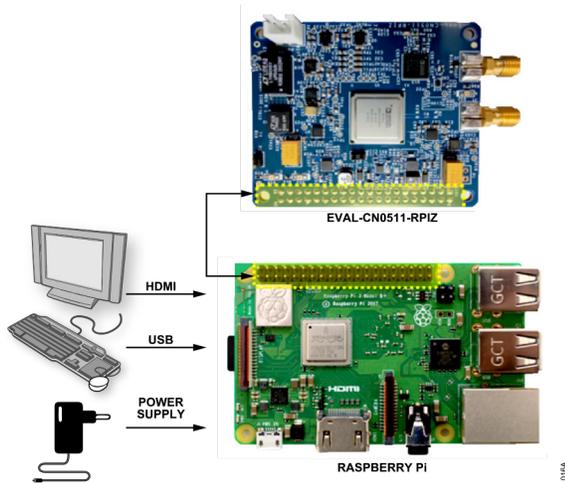


图16. CN0511系统测试材料

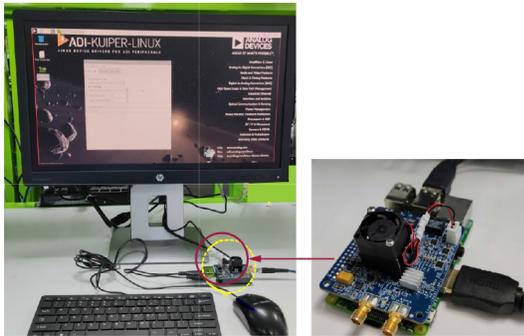


图17. CN0511系统测试设置

### 测试结果

相位噪声是一个关键的RF信号发生器性能指标。相位噪声用载波偏移频率处测得的频谱功率密度与载波信号总功率之比表示。相位噪声是信号质量的指标。在理想的信号频谱表示中，其总能量集中在一个单一频率上。然而，真实信号具有频谱分布，其能量是分散的。信号质量越好，靠近载波处的能量就越高。

一般来说，相位噪声是指信号相位的短期随机波动，通常表示为归一化到1 Hz带宽、偏离信号频率且相对于信号幅度的值。在时域中，相位噪声表现为正弦波过零处的抖动。

时钟源的质量以及它与AD9166时钟输入端的接口，会直接影响相位噪声性能。

时钟源指定频率偏移处的相位噪声和杂散会被直接转为输出信号。

表3. CN0511相位噪声测试设置

器件	器件设置
AD9166	缓冲放大器：使能 FIR85滤波器：使能 时钟采样速率：6 GHz NCO输出频率：100 MHz、1GHz、4 GHz、5 GHz、5.5 GHz NCO数字标度：0 dBm

图18显示了从EVAL-CN0511-RPIZ测量的0 dBm输出功率、单边带(SSB)相位噪声与频率偏移的关系。该曲线表明了使用板载122.88 MHz VCXO的CN0511相位噪声。

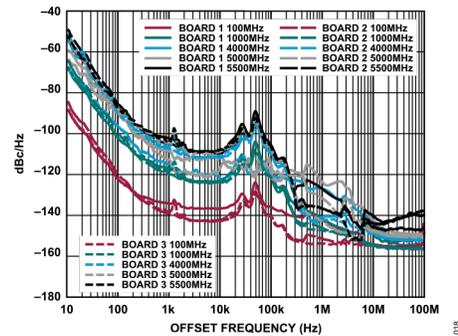


图18. 单边带(SSB)相位噪声与输出频率的关系

**更多资料**

Bergeron, Jarrah. 分析及管理电源噪声和时钟抖动对高速DAC相位噪声的影响, 《模拟对话》51-03, 2017年3月。

Brannon, Brad. 应用笔记AN-756, 采样系统以及时钟相位噪声和抖动的影响。ADI公司, 2004年。

Rob Reeder. “高速ADC的电源设计”, ADI公司, 2012年2月。

John Ardizzoni. 高速印刷电路板布局实用指南, 《模拟对话》39-09, 2005年9月。

教程 MT-031: 实现数据转换器的接地并解开“AGND”和“DGND”的谜团, ADI公司。

教程 MT-073: 高速可变增益放大器(VGA), ADI公司。

教程 MT-101: 解耦技术, ADI公司。

教程 AN-953, 具有可编程模数的直接数字频率合成器(DDS), ADI公司。

Eva Murphy 和 Colm Slattery, 应用工程师问答—33: 直接数字频率合成全攻略。

**数据手册和评估板**

AD9166数据手册

AD9166评估板

ADP5073数据手册

ADP5073评估板

ADP7183数据手册

ADP7183评估板

LTC2928数据手册

LTC2928评估板

ADF4372数据手册

ADF4372评估板

ADM7150数据手册

ADM7150评估板

LTM8045数据手册

LTM8045评估板

ADM7154数据手册

ADM7154评估板

AD5693R数据手册

AD5693R评估板

LTM4622数据手册

LTM4622评估板

ADP1761数据手册

ADP1761评估板

LT3090数据手册

LT3090评估板

**修订历史**

**2022年05月—修订版0: 初始版**

**ESD 警告**

ESD (静电放电) 敏感器件。带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量 ESD 时, 器件可能会损坏。因此, 应当采取适当的 ESD 防范措施, 以避免器件性能下降或功能丧失。



(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

