

学子专区— ADALM2000实验： TTL逆变器和NAND门

Antoniu Miclaus, 系统应用工程师
Doug Mercer, 顾问研究员

目标

自20世纪60年代首次生产出集成逻辑门以来, 各种数字逻辑电路技术层出不穷。本次实验将研究晶体管-晶体管逻辑(TTL)电路逆变器(非门)和2输入NAND门配置。

背景知识

TTL逆变器的原理图如图1所示。此电路克服了单晶体管逆变器电路的局限性。基本TTL逆变器由三级组成: 电流导引输入、分相级和输出驱动级。

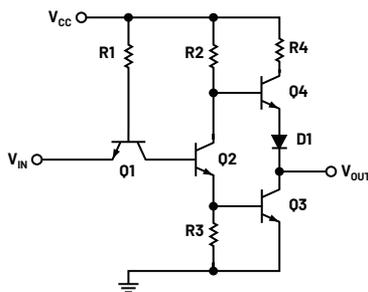


图1. TTL逆变器

输入级晶体管Q1执行电流导引功能, 可以将它视为背靠背二极管布置。晶体管以正向或反向模式工作, 使电流流入或流出第二级晶体管的基极Q2。正向电流增益 β_f 远大于反向电流增益 β_r 。关断时, 它提供更高的放电电流来给基极放电。

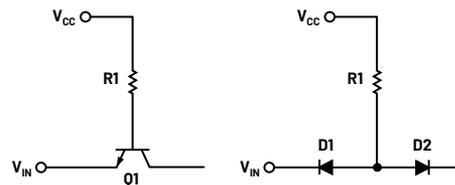


图2. 输入电流导引级的等效电路

图1中的第二级晶体管Q2使用分相器来驱动上拉和下拉输出级的两半。它允许以相反相位产生输入条件, 从而可以反相驱动输出晶体管。这样, Q4关断时Q3可以导通, 反之亦然, 如图3所示。

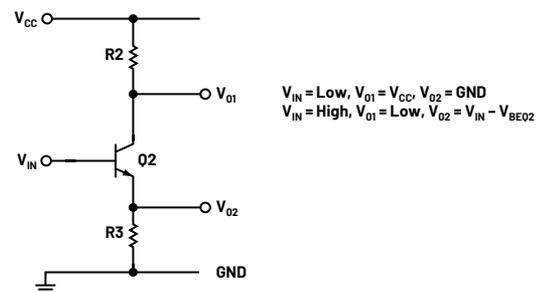


图3. 分相级

输出晶体管Q3和Q4与二极管D1一起被称为图腾柱输出, 如图4所示。这种输出配置提供了主动拉电流或灌电流的能力, 对于驱动容性负载很有用。电阻R4用于限制 V_{CC} 提供的电流。在稳态条件下, 一次只有一个晶体管导通。

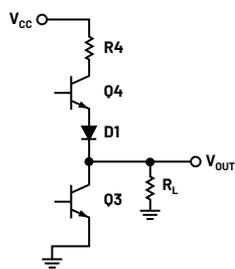


图4. 输出级

二极管D1用于提高Q4的有效导通电压，使其能够在Q3完全导通之前关断。这有助于防止逻辑状态转换期间潜在的大浪涌电流流入输出级。电阻R4还用于限制输出级中允许流动的电流。缺点是逻辑高电平会降低，降幅为二极管压降，如图11所示。

材料

- ▶ ADALM2000主动学习模块
- ▶ 无焊试验板
- ▶ 跳线
- ▶ 一个100 kΩ电阻
- ▶ 一个2.2 kΩ电阻
- ▶ 一个470 Ω电阻
- ▶ 一个100 Ω电阻
- ▶ 一个小信号二极管(1N914)
- ▶ 五个小信号NPN晶体管 (2N3904和/或SSM2212)

TTL逆变器

说明

ADALP2000模拟部件套件随附五个2N3904 NPN晶体管。较旧的套件可能包含一对匹配的SSM2212。所示的建议试验板布局是针对SSM2212连接。如果只使用2N3904器件，请根据需要更改布局。

在无焊试验板上构建图5所示TTL逆变器电路。如果使用SSM2212 NPN对，它只能替代Q3和Q4（输出级），因为其基极和发射极端子上有内部保护二极管以防止反向偏置。

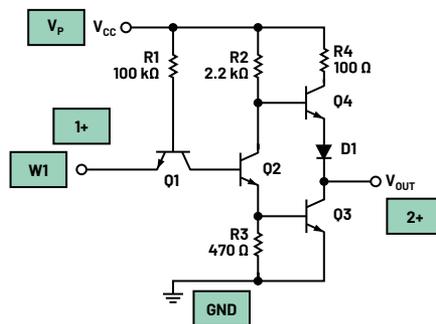


图5. TTL逆变器

硬件设置

将电路连接到ADALM2000输入/输出连接器，如图5所示。对于未使用的示波器负输入，在不使用时最好将其接地。

试验板连接如图6所示。

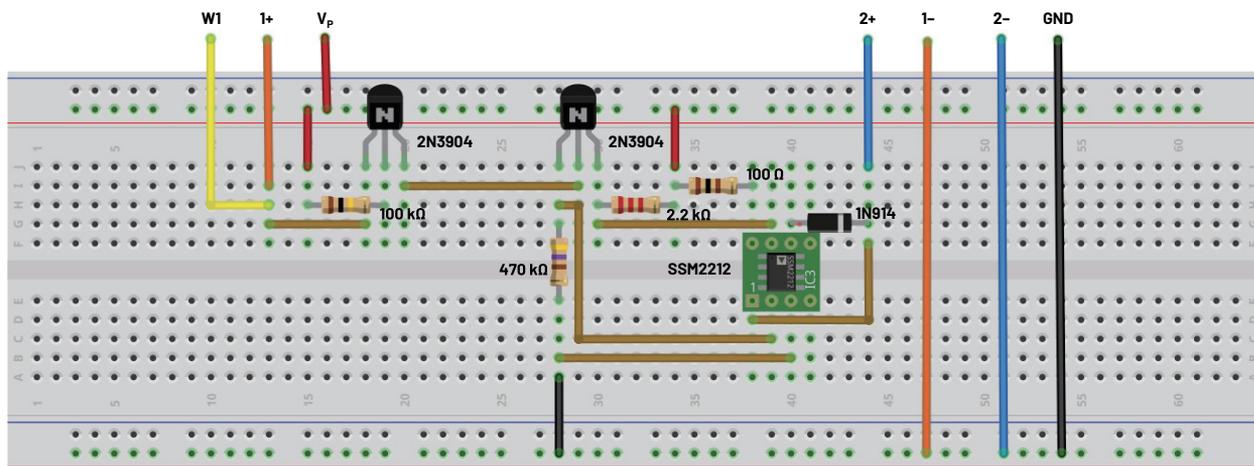


图6. TTL逆变器试验板电路

程序步骤

将波形发生器W1配置为具有0 V偏移和6 V幅度峰峰值的100 Hz三角波。在x-y模式下使用示波器观察电路的电压传输曲线。



图7. TTL逆变器传输曲线

TTL NAND门

说明

给TTL逆变器再增加一个输入，便得到一个TTL NAND门。按照图8所示连接TTL逆变器电路。

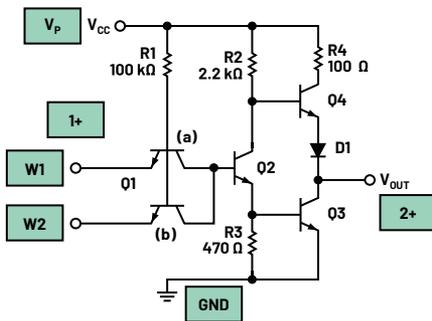


图8. TTL 2输入NAND门

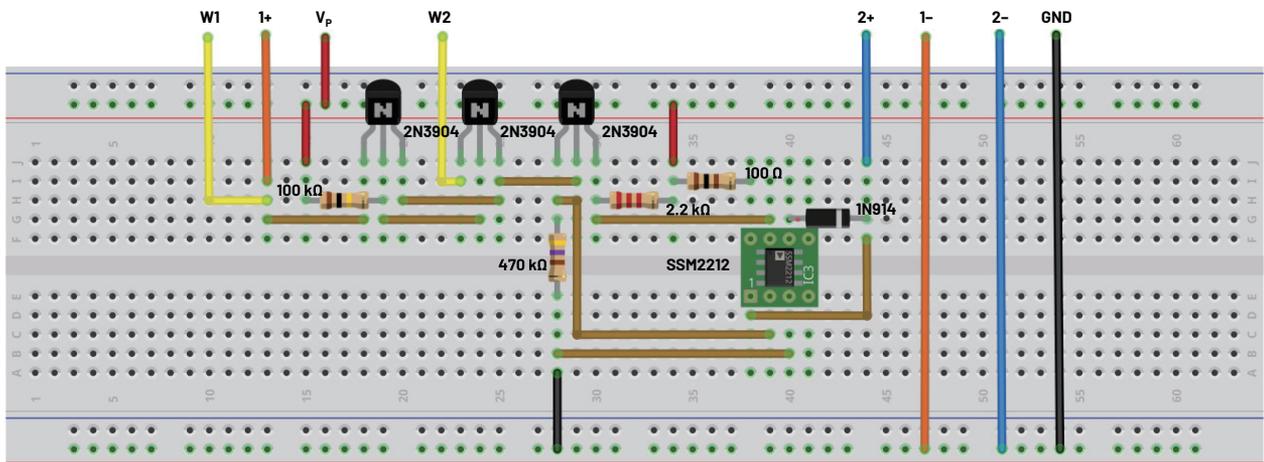


图9. TTL 2输入NAND门试验板电路

硬件设置

将电路连接到ADALM2000 I/O连接器，如图8所示。对于未使用的示波器负输入，在不使用时最好将其接地。

试验板连接如图9所示。

程序步骤

将波形发生器W1配置为具有0 V偏移和6 V幅度峰峰值的100 Hz三角波，将W2配置为具有0 V偏移、6 V幅度峰峰值和90°相位的100 Hz三角波。

使用示波器观察电路的输出Ch2。



图10. TTL NAND门输出波形

测量

传输特性

通过施加缓慢上升的输入电压，并确定相对于每个晶体管的导通状态变化而发生的事件序列以及这些变化发生的临界点，可以推导出TTL逆变器的传输特性。考虑图11所示的电路输入与输出传输特性曲线。

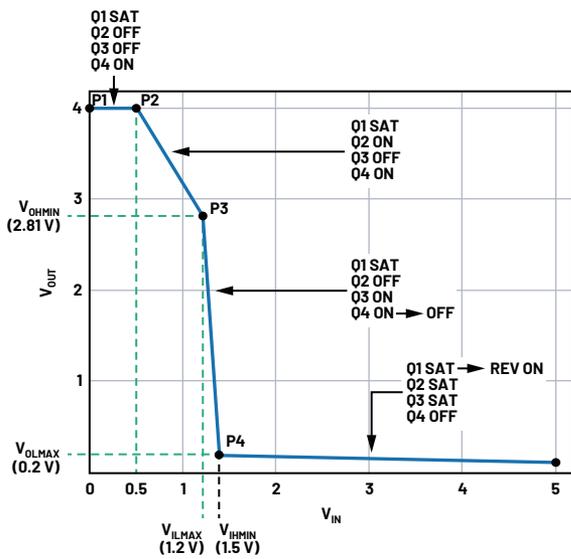


图7. TTL逆变器输入与输出传输曲线

断点P1

当输入接近0V且基极电流提供给Q1时，该晶体管可以在正向模式下导通。集电极电流的唯一来源是Q2的漏电流，因此Q1将被驱动到饱和状态。这确保了Q2关断，进而又意味着Q3关断。在没有负载的情况下，输出级中有漏电流流动，这使得晶体管Q4和二极管D1在导通状态下几乎不传导电流。

$$V_{OUT} = V_{CC} - V_{BE4} - V_{D1}$$

$$V_{OUT} = 5V - 0.6V - 0.6V = 3.8V$$

$$P1点: V_{IN} = 0.5V, V_{OUT} = 3.8V$$

断点P2

随着输入电压略微增加，上述状态一直持续，直到（在Q1导通并处于饱和状态的情况下）Q2基极的电压上升至导通点。则

$$V_{IN} = V_{BE2} - V_{CE1(SAT)} = 0.6V - 0.1V = 0.5V$$

$$P2点: V_{IN} = 0.5V, V_{OUT} = 3.8V$$

断点P3

随着输入电压进一步增加，Q2传导更多电流，从而完全导通。Q2的基极电流由Q1的基极-集电极结（现在是正向偏置）提供，Q1仍处于饱和状态。最终，Q3达到导通点。这发生在：

$$V_{IN} = V_{BE2} + V_{BE3} - V_{CE1(SAT)}$$

$$V_{IN} = 0.7V + 0.6V - 0.1V = 1.2V$$

请注意，当晶体管Q3刚刚导通时， $V_{BE3} = 0.6V$ ，这意味着流过R3的电流为 $0.6V/470\Omega = 1.27mA$ 。在线性活动区工作时，Q2的集电极电流为 $0.97mA \times 1.27mA = 1.23mA$ 。

$$R2两端的电压降即为 $V_{R2} = 1.23mA \times 2.2k\Omega = 2.7V$ 。$$

在这种情况下，Q2上的集电极到发射极电压降为：

$$V_{CE2} = V_{CC} - V_{R2} - V_{R3}$$

$$V_{CE2} = 5V - 2.7V - 0.6V = 1.7V$$

这证实了Q2仍在正向活动模式下运行。

随着Q3开始导通，电流通过Q4和二极管D1的传导路径，随后完全导通。这种情况下：

$$V_O = V_{CC} - V_{R1} - V_{BE4} - V_{D1}$$

$$V_O = 5V - 0.94V - 0.65V - 0.6V = 2.81V$$

$$P3点: V_I = 1.2V, V_O = 2.81V$$

断点P4

随着输入电压进一步增加，Q2传导更多电流，最终进入饱和模式。Q3也传导更多电流，最终达到饱和点。当Q2传导更多电流时，其集电极电流增加。这导致R1两端的压降增加，意味着Q2上的电压（即VCE2）下降。当此电压降至Q4和二极管D1导通所要求的电压以下时，二者均关断，然后Q3饱和。

当Q3达到饱和边缘时：

$$V_I = V_{BE2} + V_{BE3} - V_{CE1}$$

$$V_I = 0.7V + 0.7V - 0.1V = 1.3V$$

$$P4点: V_I = 1.4V, V_O = 0.2V$$

问题：

1. 典型TTL逻辑门的输出电路通常被称为图腾柱输出，原因是其两个输出晶体管相互堆叠，就像图腾柱上的雕像一样。具有图腾柱输出级的门电路能否提供负载电流、吸收负载电流或既能提供又能吸收负载电流？

您可以在[学子专区论坛](#)上找到答案。



作者简介

Antoni Miclaus现为ADI公司的系统应用工程师，从事ADI教学项目工作，同时为Circuits from the Lab®、QA自动化和流程管理开发嵌入式软件。他于2017年2月在罗马尼亚克卢日-纳波卡加盟ADI公司。他目前是贝碧思鲍耶大学软件工程硕士项目的理学硕士生，拥有克卢日-纳波卡科技大学电子与电信工程学士学位。



作者简介

Doug Mercer于1977年毕业于伦斯勒理工学院(RPI)，获电子工程学士学位。自1977年加入ADI公司以来，他直接或间接贡献了30多款数据转换器产品，并拥有13项专利。他于1995年被任命为ADI研究员。2009年，他从全职工作转型，并继续以名誉研究员身份担任ADI顾问，为“主动学习计划”撰稿。2016年，他被任命为RPI ECSE系的驻校工程师。

