

学子专区(StudentZone)—2017年3月

接地和去耦：现在就开始学习基础知识，为日后铺平道路！

第一部分：接地

作者：Walt Kester

共享



首先让我们来做假设——假设您已读过学子专区11月和12月关于试验板和原型制作的专栏文章，出于项目要求或兴趣爱好实际构建的工作电路也获得了成功。您使用的可能是无焊试验板，制成的电路看起来可能类似于图1所示的电路。

您很聪明，利用了试验板顶部和底部的总线，将其用于电压和接地连接。在图1所示电路中，两条+5V总线和两条GND总线位于试验板的顶部和底部（通过外部导线相连）。这种双总线配置允许从试验板的任一半边灵活地连接电源和接地。非常棒！

在您研习电气工程专业期间，您可能构建了多个此类电路。大四求职面试时，您决定将其中一个带给潜在雇主看看，以展示您的能力。毕竟，您听说过雇主喜欢看到求职者有实际操作经验。您带着原理图、电路描述和测试数据去面试。面试进行得很好，您展示了试验板，但面试官随后要求您说明您制作的电路有哪些局限。因此您开始阐述电路原理及其功能，但面试官打断了您，要求您说明您如何处理接地和去耦的重要布局问题。您解释了自己是如何使用电源和接地总线的，但面试官又接着询问您如何应对寄生阻抗和接地电流，并开始谈及接地和电源层、多层印刷电路

板、高频和低频去耦；您的面试形势突然变得不容乐观。

遗憾的是，大学里没有专门讲授PCB接地和去耦基础知识的课程（如果您知道哪里有，请务必告诉我们！），您掌握的这方面知识很可能来自实验室经验，或与从事硬件开发的指导教师合作得来。由于时间限制，绝大部分电气工程课程都不会涉及这些重要的实际问题。大多数电气工程专业毕业生都是在工作中学习这些技能，因而只要您对电路设计过程（从原理图到布局直至PCB最终生产）涉及的关键问题稍有了解，就会拥有胜人一筹的优势。

我们将在本专栏中介绍关于接地的基础知识，下一专栏再讨论去耦，以便为读者提供一个良好的开端。请注意，这些讨论仅涉及基础知识，在专栏末尾的各类参考文献中可以找到更多相关资料。

完美接地vs.不完美接地

图2显示信号源与负载之间隔开了一段距离，接地G1和G2通过一个回路连接起来。理想情况下，G1和G2之间的接地阻抗为0，因此接地回路电流不会在G1和G2之间产生一个差分电压。

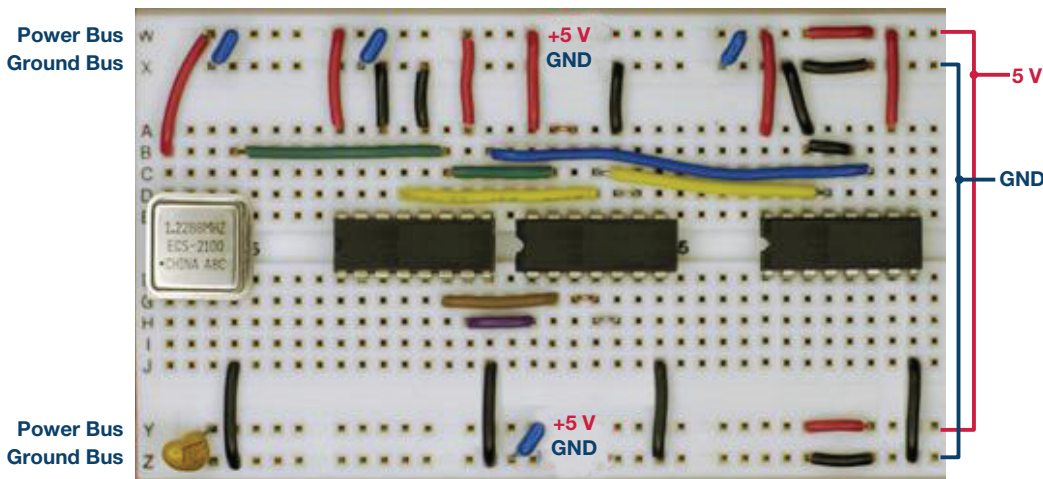


图1. 采用无焊试验板的电路——您的得意之作！

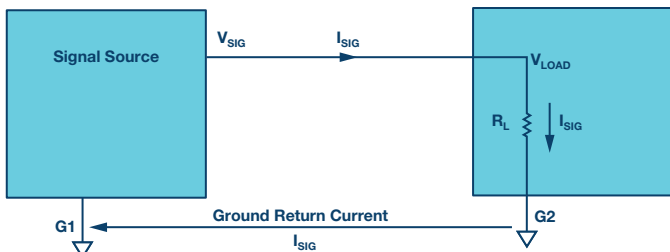


图2. 在电路中的任何一点, 电流的算术和为0, 或者说流出去的必会流回来。若G1和G2之间的阻抗为0, 则G1和G2之间无差分电压。

遗憾的是, 让回流路径保持零阻抗是不可能的, 接地回路阻抗在接地电流作用下, 会在G1和G2之间产生一个误差电压 ΔV 。G1和G2之间的连接不仅有电阻, 还有电感。出于本文目的, 这里忽略杂散电容的影响。但在下篇专栏中, 您会了解到电源层和接地层之间的电容是如何帮助高频去耦的。

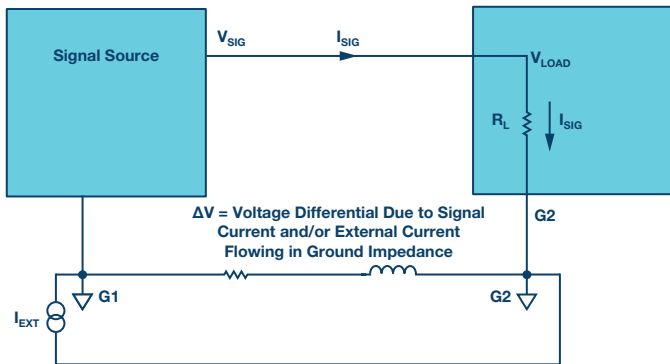


图3. 接地阻抗中流动的信号和/或外部电流产生误差电压 ΔV 。

G1和G2之间流动的电流可以是信号电流或其他电路引起的外部电流。

您可以看到图1试验板中的总线阻抗如何既有阻性元件又有感性元件。接地总线阻抗是否会影响电路运行, 不仅取决于电路的直流精度要求, 而且取决于模拟信号频率和电路中数字开关元件产生的频率分量。

如果最大信号频率为1 MHz, 并且电路仅需要几毫安(mA)电流, 那么接地总线阻抗可能不是问题。然而, 如果信号为100 MHz, 并且电路驱动一个需要100 mA的负载, 那么阻抗很可能会成为问题。

大部分情况下, 由于“母线(buss wire)”在大多数逻辑转换等效频率下具有阻抗, 将其用作数字接地回路是不能接受的。例如, #22标准导线具有约20 nH/英寸的电感和1 mΩ/英寸的电阻。由逻辑信号转换产生的压摆率为10 mA/ns的瞬态电流, 在此频率下流经1英寸的该导线, 将形成200 mV的无用压降:

$$\Delta V = L \frac{\Delta i}{\Delta t} = 20 \text{ nH} \times \frac{10 \text{ mA}}{\text{ns}} = 200 \text{ mV}.$$

对于具有2 V峰峰值范围的信号, 此压降会转化为约10%的误差(大约3.5位精度)。即使在全数字电路中, 该误差也会大幅降低逻辑噪声裕量。

对于低频信号, 该1 mΩ/英寸电阻也会产生一个误差。例如, 100 mA电流流过1英寸的#22标准导线时, 产生的压降约为:

$$\Delta V = I \times R = 100 \text{ mA} \times 1 \text{ m}\Omega = 100 \mu\text{V}.$$

一个2 V峰峰值范围的信号数字化到16位精度时, 其1 LSB = $2 \text{ V} / 2^{16} = 30.5 \mu\text{V}$ 。因此, 导线电阻引起的100 μV误差约等于16位精度水平的3.3 LSB误差。

图4显示了模拟接地回路中流动的高噪声数字电流如何在输入模拟电路的电压 V_{IN} 中产生误差。将模拟电路地和数字电路地连接在同一点(如下方的正确电路图所示), 可以在某种程度上缓解上述问题。

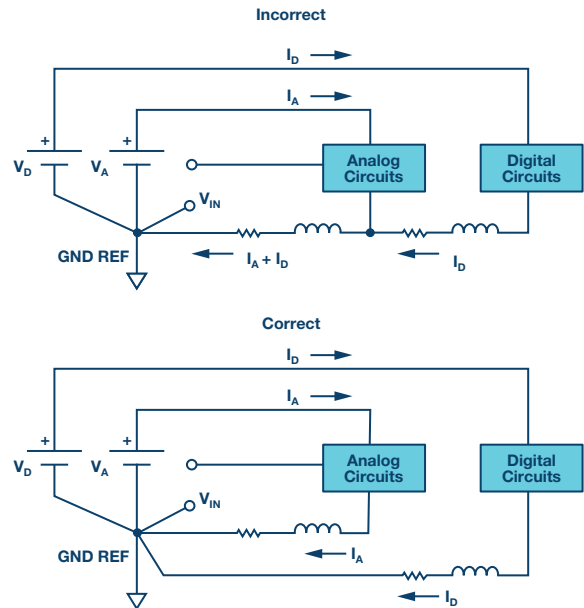


图4. 模拟电路和数字电路使用单点接地可降低高噪声数字电路引起的误差效应。

接地层在当今系统中必不可少

在无焊试验板中, 甚至在图1所示的采用总线结构的电路板中, 能够用来降低接地阻抗的手段并不多。无焊试验板在工业系统设计中是非常罕见的。实接地层是提供低阻抗回流路径的工业标准方法。生产用印刷电路板一般有一层或多层专门用于接地。这种方法相当适合最终生产, 但在原型系统中较难实现。关于将接地层运用到原型中的一些技术, 请参见指南MT-100中的论述。

图5显示了一个包含模拟电路、数字电路以及一个混合信号器件(模数转换器或数模转换器等)并针对PCB的典型接地安排。

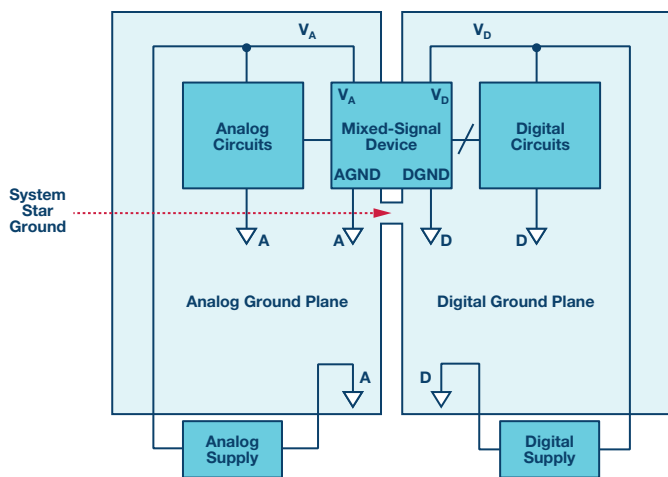


图5. 针对混合信号系统PCB的良好接地解决方案。

模拟电路和数字电路在物理上相隔离，分别位于各自的接地层上。混合信号器件横跨两个接地层，系统单点或星形接地是两个接地层的连接点。

您应当知道，关于模拟接地和数字接地，还有其他已被证明有效的接地原理。部分原理在指南MT-03中有介绍，请您参阅以了解更多详情。然而，这些原理全都基于同样的概念——分析模拟和数字电流路径，然后采取措施以最大限度地减少它们之间的相互影响。

希望大家已经了解到接地对于你们当前和未来设计的重要性。在下一期中，我们将讨论“去耦”这一同样重要的话题。

三月份测验问题

照例，我们用一个电路小测验结束本专栏。答案见于[EngineerZone®](#)的[学子专区\(StudentZone\)](#)。

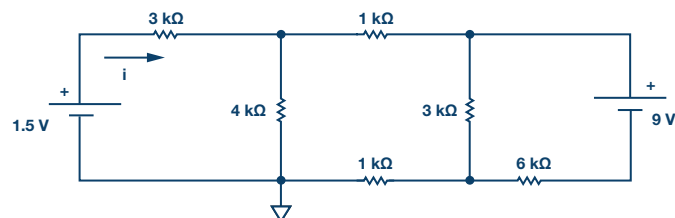


图6. 二月份测验问题: 1.5 V电源须向电路提供多少电流?

关于接地、布局 and 去耦的参考资料

应用笔记AN-1142, [高速ADC PCB布局布线技巧](#)。ADI公司, 2012年1月。

Ardizonni, John。 “[高速印刷电路板布局实用指南](#)”。模拟对话, 2005年9月。

Walt Kester、James Bryant和Mike Byrne。 [指南MT-031, 实现数据转换器的接地并解开“AGND”和“DGND”的谜团](#)。ADI公司, 2009年。

[指南MT-100, 试验板和原型制作技术](#)。ADI公司, 2009年。

[指南MT-101, 去耦技术](#)。ADI公司, 2009年。

Zumbahlen, Hank。 “[良好接地指导原则](#)”。模拟对话, 2012年6月。

Walt Kester [walt.kester@analog.com]是ADI公司企业应用工程师。在多年任职期间，他设计、开发了高速ADC、DAC、SHA、运算放大器和模拟多路复用器并提供应用支持。他撰写了许多论文和技术文章，并为ADI公司全球技术研讨会系列编撰了11本重要应用书籍；涉及的主题包括运算放大器、数据转换、电源管理、传感器信号调理、混合信号电路以及实用模拟电路设计技巧。他的最新著作[数据转换手册](#)(Newnes)近1000页，是一本关于数据转换的综合指南。Walt拥有北卡罗来纳州立大学电气工程学士学位(BSEE)和杜克大学电气工程硕士学位(MSEE)。



Walt Kester